

C-9

改良型多機能マルチポート CAM の提案

熊木 武志 岩井 啓輔 黒川 恭一
 防衛大学校情報工学科
 e-mail: kukky@ma3.justnet.ne.jp

1 はじめに

我々は、CAM (Content Addressable Memory)に更なる処理の高速化と柔軟な応用を持たせるため、入出力ポートを複数持たせ各種機能を付加した多機能マルチポート CAM (Multi-Functional Multi-port CAM: MFMCAM)を提案している[1]。これにより、複数個の CAM を使用するよりもデータ処理比、資源使用率の面で有用性を確認できている。しかし、この MFMCAM は各ポートがそれぞれ全てのデータを比較するため、ポート数の増加に伴い資源使用率が大きくなる傾向にあり、また全ての入力ポートに対し、入力データを同期させて入力せねばならなかった。

そこで本稿では、入力データの非同期処理と、更なる資源使用率削減を図った改良型 MFMCAM を提案する。

2 MFMCAM の概要

2.1 基本動作

MFMCAM の概要を図 1 に示す。ここでデータ幅 (m)とは入力データ及び CAM 内比較テーブルのビット幅であり、ワード数 (2^{n-1})とは比較テーブルに入るデータの個数を表す。

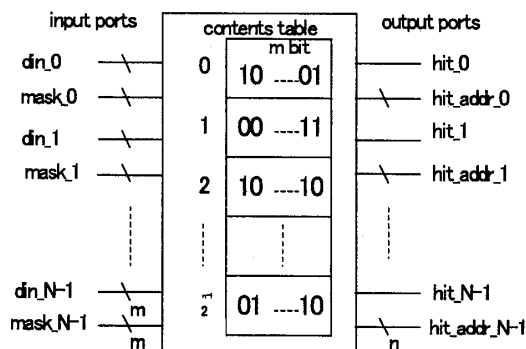


図1 m ビット $\times$ 2^{n-1} ワード MFMCAM.

MFMCAM は入力ポートとしてデータ入力ポート din とマスク入力ポート $mask$ を持ち、これに対応した出力ポートとして、ヒット検出ポート hit とアドレス検出ポート hit_addr とがある。これらによってポート全てで同時に N 個のデータを入力、比較することが出来る。また、比較テーブルは全ポートで共有し、各出力ポートは同時に出力される。

2.2 有効性と問題点

MFMCAM は、特に入力データ処理比および資源使用率の面において有効である[1]。しかし、それと同時にいくつかの問題点があることもわかっている。

- ・ 処理データ数

MFMCAMは、一致検索処理を行っている間、次の入力

データを受け付けられないため、入力データの到着頻度が高いとデータのキューイング時間等、無駄が生じる可能性がある。よって、MFMCAM の有効性を引き出すためには、一度に処理するデータ数を極力最大ポート数に近づけなければならない。

- ・ ポート資源

MFMCAM は、BPBP 方式[2]を採用しており、1ポートあたりの比較器の資源使用率が、ワード数に比例して増加する傾向にあることがわかっている。

3 iMFMCAM の概要

2.2 であげた問題点を解決するためには、入力データの非同期処理、すなわち同時に複数の入力データが到着することも含め、各ポート独立に一致検索処理が可能であることが求められる。また、ワード数の増加に依存することなく資源使用率が一定であることが望ましい。

そこで本稿では、これらの解決策として、改良型 MFMCAM (Improved MFMCAM: iMFMCAM)を提案する。

3.1 iMFMCAM の内部構成及び改良点

iMFMCAM は MFMCAM に対し、以下の二つの点でアーキテクチャを改良した。

- ・ 比較器の削減

カテゴリ分けを行った比較テーブルを用い、複数ポート化による比較器の資源増加を抑える。

- ・ 非同期処理

リングカウンタの使用により非同期処理を実現する。

iMFMCAM の内部構成を図 2 に示す。またその詳細を以下に述べる。

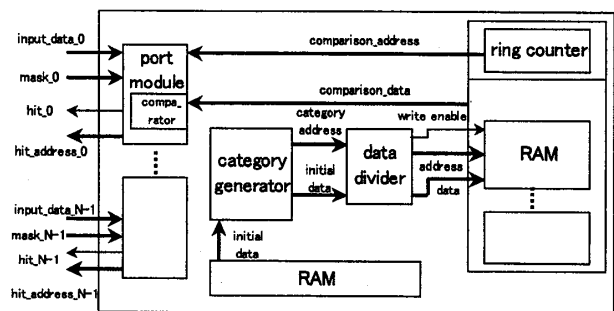


図2 iMFMCAMのアーキテクチャ.

3.2.1 カテゴリ分け

高速検索可能 CAM では BPWP, BPBP 方式[2]等に見られるように比較器をワード数にあわせて多量に用意する必要があり、これが処理速度と資源消費のトレードオフとなっていた。この問題

を解消する一方式としてカテゴリ分けが提案されており[3], 必要なカテゴリに対してのみ検索を行うことで比較器を削減することができる。MFMCAM では、比較テーブルの共有により資源を削減したが、ポート数が複数ある分、比較器もそれだけ必要となる。そこでiMFMCAM では、初期化の際、予め指定しておいたデータに基づき比較テーブルに格納されるデータをカテゴリ分けした後格納する。更に、両方とも階層設計に基づき作成されているが、比較データを格納するRAM周辺に位置していた比較器を、各ポートの一致検索処理を行う port module に格納した(図3)。これにより資源の大幅な削減を行うと同時に、各ポートに必要なカテゴリの比較データを参照することで、比較器を上位階層に移動したためにおこる処理クロックの増加を防ぐことを可能とした。

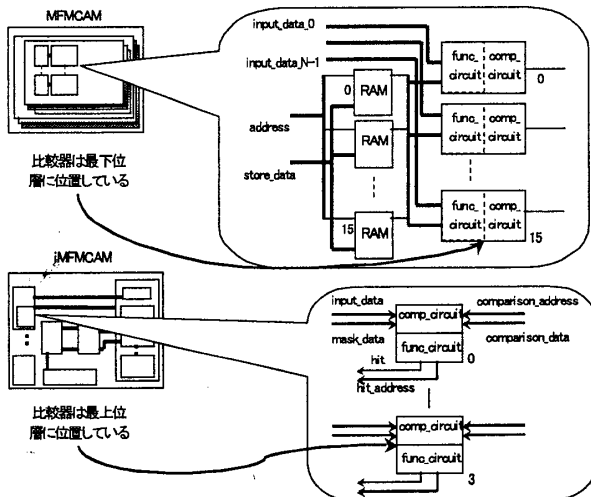


図3 MFMCAM及びiMFMCAMにおける比較器の位置。

3.2.2 リングカウンタアーキテクチャ

BPBP方式等のCAMでは、入力データの到着を待って比較テーブルのアドレスカウンタを逐次アップカウントさせながら、一致検索処理を行う。しかしこの方法では、比較器を上位階層で保有しポート毎独立させているiMFMCAMにおいて、異なるポートにある同一カテゴリに対し一致検索処理を行う場合、キューイングが必要となり高速化の妨げとなる。そこでこの問題を解消するために、比較テーブルのアドレスカウンタをリングカウンタによって常時動作させておくものとする(図4)。各ポートは、データが入力されたならば、適するカテゴリから一致検索を行う。このときのアドレスを比較開始アドレスとしてレジスタに保持しておくことで、リングカウンタが一巡することが判定できるため、同一カテゴリに対してもキューイングが不要となり、非同期処理を可能とした。

4 設計結果

現在開発しているiMFMCAMは、データ幅128ビット、アドレス8ビット(ワード数256)としている。これをXilinx社FPGA, Virtex II XC2V6000を対象デバイスとしてインプリメンテーションし、PCIボードに実装した。その結果を表1に示す。またこの表にデータ幅16ビット、ワード数1024のMFMCAMの実装結果も併せて示す。1ポート増加することによるハードウェア資源量の

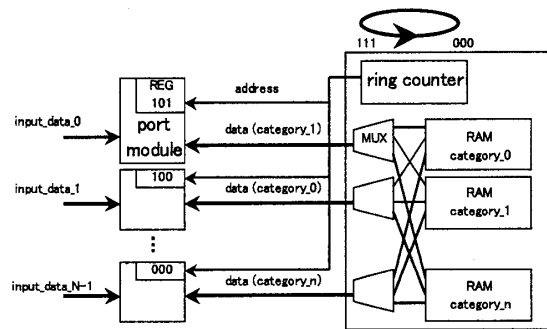


図4 リングカウンタアーキテクチャの一例。

変化は、MFMCAMが約784、iMFMCAMが約964と両方ともほぼ一定であるが、MFMCAMは16ビットのデータを比較しているのに対しiMFMCAMは128ビットのデータを比較しているため、ポートの増加による資源使用率はiMFMCAMの方が大幅に抑えられていることがわかる。また最大動作周波数については、ポートの増加に対してもiMFMCAMがほぼ一定であり、安定した動作であることがわかる。

表1 Performance of iMFMCAM

	number of ports	number of slices	f _{max} (MHz)
iMFMCAM	1	6,092	147.69
	2	7,075	147.69
	3	8,017	147.69
	4	8,984	147.68
MFMCAM	1	1,794	62.16
	2	2,613	40.93
	3	3,347	48.06
	4	4,061	56.36

5 おわりに

本稿では、MFMCAMの問題点を改良したiMFMCAMを提案し、資源使用率及び動作周波数において、このアーキテクチャの優位性を示した。今後の課題として、他のCAMとの比較を行うとともに応用アプリケーションについても探求していく。

参考文献

- [1] T. Kumaki, K. Iwai, and T. Kurokawa, "A proposal of MFMCAM and its applications," ITC-CSCC2002, vol. 1, pp. 224-227, Jul. 2002.
- [2] K. Kobayashi, K. Tamaru, H. Yasuura, and H. Onodera, "A bit-parallel block-parallel functional memory type parallel processor architecture," IEICE Trans. Electron. vol.E76-C, no. 7, pp. 1151-1158, 1993.
- [3] M. Motomura, J. Toyoura, K. Hirata, H. Ooka, H. Yamada, and T. Enomoto, "A 1.2-million transistor, 33-MHz, 20-b dictionary search processor (DISP) ULSI with a 160-kb CAM," IEEE J. Solid-State Circuits, vol. 25, no. 5, pp. 1158-1164, oct. 1990.