

時系列アナログパターンのための領域表現を用いた KFM 連想メモリ

白鳥友規 長名優子

東京工科大学 コンピュータサイエンス学部

1 はじめに

 $(t = 1, \dots, t_k - 1)$

近年、生物の脳や神経系に見られるような柔軟な情報処理を行う手法として、ニューラルネットワークの研究が盛んに行われており、多くのモデルが提案されている。しかしながら、これらのモデルの多くでは学習過程と実行過程が分離しているため、学習すべき情報があらかじめすべて与えられていなければ学習を行うことができない。それに対し、実際にはあらかじめ記憶すべき情報がすべては得られない場合も数多く存在する。そのような場合には学習過程と実行過程を区別しない逐次学習可能なモデルが必要となる。

本研究では、時系列アナログパターンのための領域表現を用いた KFM 連想メモリ [1][2] に文献 [3] で提案されている学習方法を導入することで、学習速度と記憶容量を改善した時系列アナログパターンのための領域表現を用いた改良型 KFM 連想メモリを提案する。

2 時系列アナログパターンのための領域表現を用いた改良型 KFM 連想メモリ

2.1 構造

提案モデルは図 1 に示すように入出力層とマップ層の 2 層から構成されており、入出力層は $\mathbf{Y}^{(k,t)}$ と $\mathbf{Y}^{(k,t+1)}$ の 2 つのパターンに対応する 2 つの部分に分かれている。このモデルでは再帰差分ベクトルを用いることで共通項を含むような時系列パターンの連想を実現している。

2.2 学習過程

$\mathbf{Y}^{(k,1)} \rightarrow \mathbf{Y}^{(k,2)} \rightarrow \dots \rightarrow \mathbf{Y}^{(k,t_k)}$ のような時系列パターンを学習する場合、 k 番目の時系列パターンの t 番目のパターンを学習するための学習ベクトル $\{\mathbf{X}^{(k,t)}\}_{k=1,\dots,p}$ として以下のようなベクトルを用いる。

$$\mathbf{X}^{(k,t)} = \begin{pmatrix} \mathbf{Y}^{(k,t)} \\ \mathbf{0} \end{pmatrix} + \begin{pmatrix} \mathbf{0} \\ \mathbf{Y}^{(k,t+1)} \end{pmatrix} \quad (1)$$

Kohonen Feature Map Associative Memory using Area Representation for Analog Sequential Patterns
Tomonori Shirotori and Yuko Osana (Tokyo University of Technology, osana@cc.teu.ac.jp)

学習アルゴリズムを以下に示す。

- (1) ランダムに重みの初期値を選び、再帰差分ベクトルを $\mathbf{y}_i = \mathbf{0}$ とする。
- (2) マップ層の各ニューロンに対して、再帰差分ベクトルを求める。 n 回目の学習の繰り返しにおける時系列パターン中の t 番目のパターンに対するマップ層ニューロン i の再帰差分ベクトル $\mathbf{y}_i(n, t)$ は

$$\mathbf{y}_{ij}(n, t) = \begin{cases} (1 - \beta)\mathbf{y}_{ij}(n, t - 1) + \beta(\mathbf{X}_j^{(k,t)} - \mathbf{W}_{ij}(n, t)) & (i \leq M/2) \\ \mathbf{X}_j^{(k,t)} - \mathbf{W}_{ij}(n, t), & (\text{それ以外}) \end{cases} \quad (2)$$

で与えられる。ここで、 M は入出力層のニューロン数、 β ($0.5 < \beta < 1$) は重み付け係数である。

- (3) マップ層の勝ちニューロン r を以下のように決定する。

$$r = \underset{i}{\operatorname{argmin}} (\mathbf{y}_i(n, t)(1 - sH(d_i))) \quad (3)$$

で求められる。ここで、 s ($0 < s < 1$) は係数を表す。 d_i はニューロン i に一番近い固定ニューロンまでの距離であるが、提案モデルではマップ層を 2 次元トーラスとして扱うため、 d_i は以下のように計算する。

$$d_i = \sqrt{x_d^2 + y_d^2} \quad (4)$$

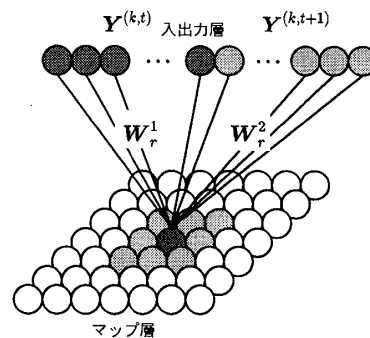


図 1: 提案モデルの構造

$$x_d = \begin{cases} |x_f - x_i|, & (|x_f - x_i| \leq x_{max}/2) \\ x_{max} - |x_f - x_i|, & (\text{それ以外}) \end{cases} \quad (5)$$

$$y_d = \begin{cases} |y_f - y_i|, & (|y_f - y_i| \leq y_{max}/2) \\ y_{max} - |y_f - y_i|, & (\text{それ以外}) \end{cases} \quad (6)$$

ここで、 x_i, y_i はそれぞれマップ層ニューロン i のマップ層上の x, y 座標、 x_{max}, y_{max} はそれぞれマップ層の横と縦のニューロン数である。また、 $H(d_i)$ は、

$$H(d_i) = \frac{1}{1 + \exp\left(-\frac{d_i - D}{\varepsilon}\right)} \quad (7)$$

で与えられる。ここで、 D は領域のサイズを決める定数、 ε は関数の傾きを決める係数である。

- (4) 重みの値が固定されていないニューロンに結合する重みベクトルを以下の更新式に基づいて更新する。

$$\mathbf{W}_i(n, t+1) = \mathbf{W}_i(n, t) + H(d_i) h_{ri} \mathbf{y}_i(n, t) \quad (8)$$

ここで、 h_{ri} は近傍関数であり、

$$h_{ri} = \exp\left(-\frac{\|\mathbf{r} - \mathbf{i}\|^2}{2\sigma(n)^2}\right) \quad (9)$$

で与えられる。ここで、 $\sigma(n)$ は単調減少関数であり、

$$\sigma(n) = \sigma_i \left(\frac{\sigma_f}{\sigma_i}\right)^{n/n_{max}} \quad (10)$$

で表される。 $\sigma(n)$ は学習開始時には σ_i 、終了時には σ_f (ただし $\sigma_i > \sigma_f$) となる。

- (5) $t = t_k - 1$ になるまで (2)~(4) を繰り返す。 $t = t_k - 1$ になったら再帰差分ベクトルを $\mathbf{y}_i = \mathbf{0}$ として初期化する。なお、重みベクトルは以下のように次の学習の繰り返しの引き継がれる。

$$\mathbf{W}_i(n+1, 1) = \mathbf{W}_i(n, t_k) \quad (11)$$

- (6) $n = n_{max}$ になるまで (2)~(5) を繰り返す。最後の繰り返しで選ばれた $t_k - 1$ 個の勝ちニューロンの重みを固定する。

- (7) (2)~(6) をすべての k に対して繰り返す。

2.3 想起過程

想起過程では、時系列アナログパターンのための領域表現を用いた KFM 連想メモリ [1][2] と同様の方法で想起を行う。

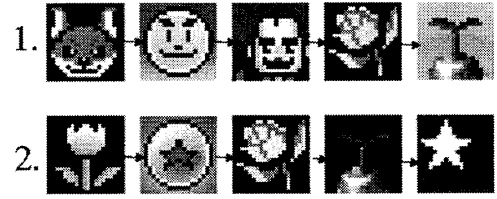
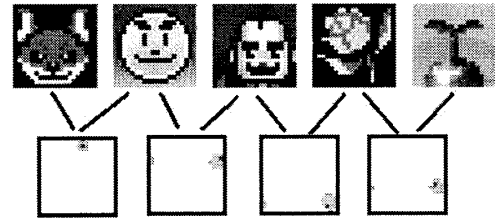
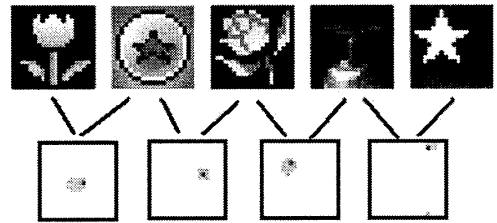


図 2: 学習パターンの例



(a)



(b)

図 3: 想起結果

3 計算機実験

図 2 に示すような共通項を含む時系列パターンを提案モデルに学習させ、想起を行った結果を図 3 に示す。また、4 つのパターンからなる時系列パターンを 1 つ学習するのに要する時間を従来のモデル [1][2] と比較したところ、従来のモデルでは 7.388 秒かかっていたものが、0.351 秒に短縮できることを確認した。

参考文献

- [1] 白鳥友規, 長名優子: “領域表現を用いた KFM 連想メモリにおける時系列アナログパターンの学習,” 情報処理学会第 70 回全国大会論文集, 2008.
- [2] T. Shiratori and Y. Osana: “Kohonen feature map associative memory with area representation for sequential analog patterns,” Proceedings of IEEE and INNS International Joint Conference on Neural Networks, Hong Kong, 2008.
- [3] Y. Uda and Y. Osana: “Improved Kohonen feature map associative memory with refractoriness based on area representation,” Proceedings of IEEE International Conference on System, Man and Cybernetics, Singapore, 2008.