

システム LSI における低消費電力化手法の比較検討

花見 智 渡辺重佳

湘南工科大学大学院 工学研究科 電気情報工学専攻

1. はじめに

現在、システム LSI の高速、高集積化による高機能化とともに、消費電力の増大が問題になっている。この問題を解決するため多電源方式[1]やダイナミック電源方式[2]等の低消費電力化の手法が提案されてきた。今回、この2方式を簡単な積和演算と CDFG (コントロールデータフローグラフ) を用い、実際のシステム LSI で発生する効果を考慮した上で消費電力を比較し、それぞれの特徴を調べた。

2. 2方式の消費電力の比較方法

4行4列の積和演算を低電力化後の CDFG の例を図1(a)に示す。2方式を比較するときの条件は、

- ① 低電力化前の最短の CDFG は加算器が1サイクル、乗算器は2サイクルで動作する
- ② 積和演算を処理する演算器の組み合わせは加算器2個 乗算器2個
- ③ 低電力化した演算器の演算時間は低電力化前の CDFG の整数倍になると仮定する

とした。

3. 実際の効果を考慮した設計

まず、ダイナミック電源方式における、実際の効果を考慮した設計について述べる。ダイナミック電源方式で理想的な場合の CDFG を作成する時、電源電圧を瞬時に切り換えるように CDFG を作成する。しかし、現実的に動作させる時には、電源電圧の切り換え時に演算処理の一時中断が必要になると考えられる。まず、なぜ演算処理の一時中断が必要かについて述べる。電源電圧を切り換える時、実際に電圧を変化させるためには、全く時間をかけずに電圧を変化させることは不可能である。このとき発生する電圧切り換えの遅延によって、高速で動作するシステム LSI の場合では演算結果に変化が生じてしまう可能性が懸念される。そのため、

電源電圧の切り換え直前に演算処理を中断し、電源電圧を変換後に演算を再開することによって演算ミスを未然に防ぐといった対策が必要になる。今回は電源電圧の切り換えにかかる時間によって、消費電力にどのような変化が現れるか検討する。そのため、サイクル数が最小サイクル×2になるまで電源電圧の切り換えにかかるサイクル数を1サイクルずつ増加するように CDFG を作成した(図1(b))。

電源電圧の切り換えを考慮した CDFG は、電源電圧の切り換え回数毎に演算を最低1サイクルずつ中断しなければならないため、電源電圧の切り換えを頻繁に行わない方が低消費電力化の効率が良いと考えられる。また、電源電圧切り換え時には必ず最低1サイクル消費するため、最小サイクルの CDFG より1サイクル遅らせた場合の CDFG は作成することができない。これらを考慮して作成した CDFG をもとに消費電力の計算を行った。

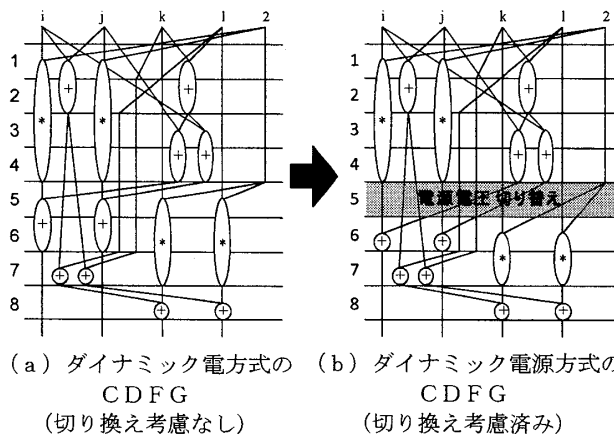
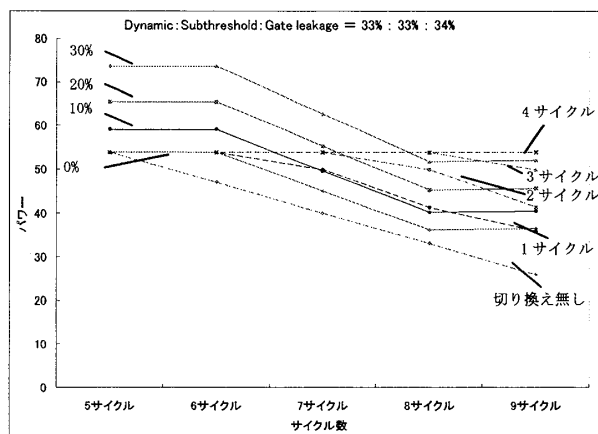


図1. ダイナミック電源方式の電源電圧の切り換えを考慮した CDFG の作成例

次に、多電源方式の現実的な実装を想定した場合の検討を行う。多電源方式では複数の電圧を扱うため、それぞれの電圧に変換する回路が必要となる。電源電圧の変換回路が存在する時点で、電圧を変換するとき一定の割合でロスが発生すると考えられる。そのため、これらを考慮した消費電力を検討する必要がある。現在の変換回路では80～90%程度の変換効率の

ものが主流となっているため、これらを中心に変換時のロスが0%~30% (= 変換効率が100%~70%) の場合までの消費電力を10%刻みで計算し、消費電力の計算を行った。

以上のようにして求めた2方式の消費電力の比較したグラフを図2に示す。

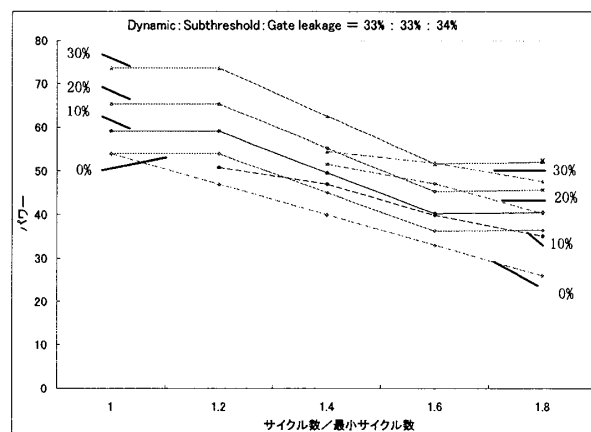


— 多電源方式 - - - ダイナミック電源方式

図2. 多電源方式とダイナミック電源方式の消費電力の比較

消費電力のパラメータは、多電源方式は電源電圧の変換効率、ダイナミック電源方式は切り換えサイクル数をパラメータにしている。どちらの方式もロス(変換効率、切り換えサイクル数)が発生すると消費電力が理想的な状態より増加していることがわかる。ダイナミック電源方式で横軸のサイクル数が変わると切り換えに必要なサイクル数が同じでも(切り換えサイクル数/サイクル数)の値が異なる。そこで多電源方式との比較がしやすいように、切り換えサイクル数をパラメータにする代わりに、(切り換えサイクル数/サイクル数)をパラメータとしたものを、図2を元に作成した(図3)。この例では理想の場合にダイナミック電源方式の方が多電源方式と比較して、低消費電力化されているという状況にはあるが、現実的な変換効率80~90%を用いた多電源方式と比較して、ダイナミック電源方式で低消費電力化するためには(切り換えサイクル数/サイクル数)を、20%以内に抑える必要があることがわかる。

図3で示したように、多電源方式の変換効率とダイナミック電源方式の(切り換えサイクル数/サイクル数)をパラメータとすれば、現実的な場合にも両者を定量的に比較出来ることがわかった。



— 多電源方式 - - - ダイナミック電源方式

図3. 多電源方式とパラメータ変更後のダイナミック電源方式の消費電力の比較

4. まとめ

多電源方式とダイナミック電源方式の比較検討を行った。その結果、現実的な実装を想定した場合ではダイナミック電源方式、多電源方式ともに理想的な条件の場合よりも消費電力が増加する。2方式とも低消費電力化の効果があることがわかった。2方式の消費電力等の定量的な議論をする際に、ダイナミック電源方式では電源電圧の(切り換えサイクル数/演算に必要なサイクル数)、また、多電源方式では電源電圧の変換効率が重要な指標になることがわかった。典型的な演算器数の場合には変換効率が現状の80~90%の多電源方式より、低消費電力なダイナミック電源方式を実現するには、(切り換えサイクル数/演算に必要なサイクル数)を20%以下に抑える必要がある。

- [1] 桜井、宇佐見他: 低消費電力・高速LSI技術、リアライズ社
- [2] 北庄、藤吉、白武、西川、濱田、原、藤田、羽鳥、島澤、村方、南、河邊、北原、高橋、大脇: モジュールの電圧/周波数を動的に制御したH.264/MPEG-4 Audio/Visual Code LSI, 信学技法 ICD-22, pp.13-18, 2005.
- [3] 渡辺、金井、永澤、花見、小林、高島: 微細MOSFETのリーク電流を考慮した2電源型システムLSIの低消費電力設計法、信学技法 ICD-132, pp.31-36, 2006.