

GATES による Commercial Workload アクセスパターンの分析

4H-7

成瀬 彰、佐藤 充、久門 耕一

{naruse, msato, kumon}@flab.fujitsu.co.jp

(株) 富士通研究所

1 はじめに

PCサーバ用汎用メモリトレーサ GATES[1] を用い、商用アプリケーションのメモリアクセスパターンを調査したので、本発表ではその結果について報告する。

商用アプリケーションとして Web サーバ (IIS on WindowsNT、Apache on Linux) を採用した。調査の結果、プロセッサがバスに送出する read トランザクションのうち、最大で約 50% の応答が dirty-hit となることが分った。

2 背景

近年、PCサーバが注目を集めている。PCサーバとは IA プロセッサを用いたサーバシステムであり、デスクトップ PC と同じ環境で使うことができ、価格性能比が良いことから、情報系サーバシステムとして広く普及しつつある。

現在、PCサーバの用途は、科学技術計算処理ではなく、OLTP、DSS (ERP)、Web サーバなどいわゆる商用アプリケーションの処理である。しかし、商用アプリケーションの挙動は、大規模で I/O アクセスが多いといった特徴のため、シミュレーションではその挙動の正確な把握が困難である。

このような背景をふまえ、我々は商用アプリケーション動作時の PC サーバの挙動を把握するため、以下特長を備えた GATES を用い、Web サーバを対象とした調査を行なった。

- ・リアルタイム測定可能
- ・測定負荷無し
- ・ソフトウェア・ソースコード不要

3 測定環境

3.1 ハードウェア構成

ハードウェア構成は図 1 に示す通りであり、サーバには Fujitsu GranPower5000 model 570 を使用した。表 1 にサーバの構成を示す。クライアントには 7 システム (CPU 数は計 16) を使用し、それらを 2 系統に分け 100BaseT Hub 経由でサーバに接続した。

Cpu	4 x 200MHz Pentium Pro (L2:512K)
Memory	640MB
Disk	Mylex DAC960PJ (32MB, RAID0)
Network	Intel EtherExpress100, 3Com 3c905TX

表 1: Configuration of GranPower5000 model 570

3.2 ソフトウェア構成

測定対象とした Web サーバは、以下の 2 つである。

Analysis of Memory Access Transactions of Commercial Workloads with GATES

Akira NARUSE, Mitsuru SATO, Kouichi KUMON
Fujitsu Laboratories Ltd.

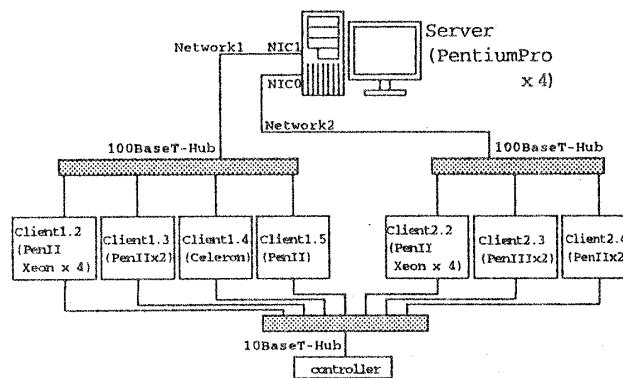


図 1: Test environment

- ・ IIS 4.0 on Windows NT Server 4.0 Enterprise Edition SP5 (以後 WinNT)
- ・ Apache 1.3.6 on Linux 2.2.10 upgraded from RedHat 6.0 (以後 Linux)

各ソフトウェアには、Mindcraft 社が行なったベンチマーク [2] の phase3 に準拠したチューニングを施した。

4 測定

Web サーバへの負荷生成には WebBench3.0[3] を使用した。リクエストタイプは GET のみとし、リクエストパターンにはデフォルトの zd_static.v30.wl を用いた。

測定は CPU 数 1~4 の 4 構成で行ない、Web サーバへの負荷 (リクエストを生成するスレッド数) を増加させながら、各負荷状態で GATES を用い、バストランザクションのトレースデータを採取した。尚、以下文中で示す数値は全てピーク性能を示した負荷状態時のものである。

4.1 Web サーバ性能

図 2 に WebBench による Web サーバ性能測定結果を示す。図の横軸はプロセッサ数、縦軸は 1 秒あたりにサーバが処理した Web リクエスト数の最高値である。図内の数字は 1CPU 構成時に対する相対性能を示す。

WinNT, Linux の 4CPU 構成時の相対性能は、それぞれ 1.74、1.64 と低く、スケーラビリティが良いとは言えない。処理時間のうち system 時間の占める割合は、WinNT、Linux とともに約 80% と高い。性能の律速部分は Web サーバではなく OS、ドライバ等と考えられる。

4.2 バストランザクション

図 3 にプロセッサのバス使用状況を示す。図の横軸はプロセッサ数、縦軸は 1 Web リクエストあたりの各トランザクションの数である。

折れ線グラフはそれぞれ read、ex-read、invalidate の 3 種類のトランザクション数を示す。ex-read、invalidate は write 時に他プロセッサ所有のデータを無効化するトランザクションである。棒グラフは read を応答の種類で区分し

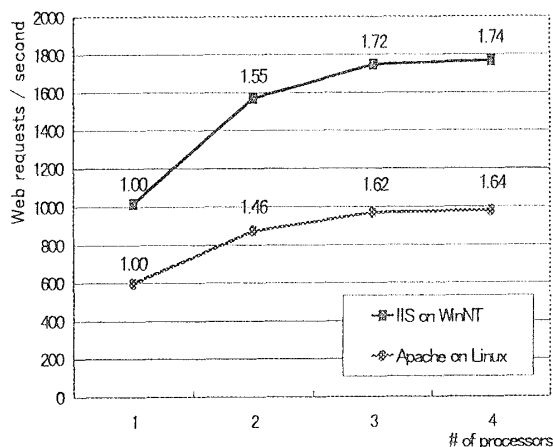


図 2: Web server performance

たものである。応答の種類は no-hit、clean-hit、dirty-hit の 3 つである。

- ・ no-hit … 他プロセッサがデータを未所有。
- ・ clean-hit … 他プロセッサがデータを clean で所有。
- ・ dirty-hit … 他プロセッサがデータを dirty で所有。

WinNT、Linux ともに、プロセッサ数増加に伴い、1 Web リクエスト処理に必要なトランザクション数が増加している。read 数は、1CPU 構成から 4CPU 構成で、WinNT、Linux ともに 600 トランザクション程度増加している (増加率ではそれぞれ 2.5 倍、1.7 倍)。増分のほとんどは dirty-hit であり、WinNT の 4CPU 構成時では、dirty-hit が read の約 50% を占めるまでになっている。排他制御や共有データの更新など、並列処理のためのオーバーヘッドが read 数増加の原因と考えられる (ex-read、invalidate の増加原因も同様)。

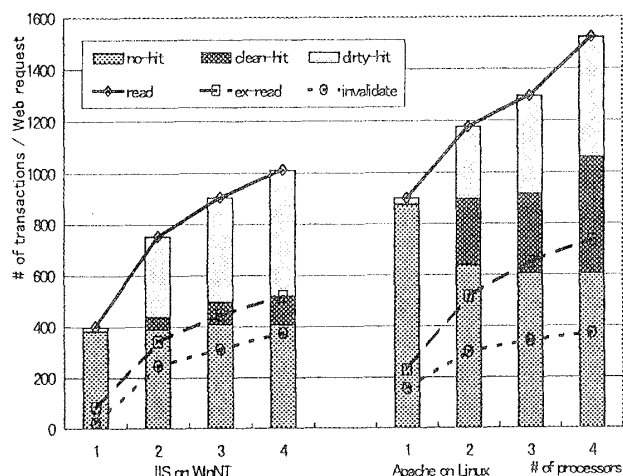


図 3: Processors issued bus transactions

no-hit、clean-hit 部分に注目すると、WinNT では、no-hit の数はプロセッサ数に関係なくほぼ一定であり、clean-hit の数は相対的に少ない。一方、Linux では、1CPU 構成から 2~4CPU 構成になると、no-hit の数が 4 分の 1 程度減少し、それを補う形で clean-hit が増加している。プロセス間のデータ共有部分が広い、あるいはプロセスマ

イグレーションが発生している、等が原因と思われる。

4.3 特定ブロックへのアクセス集中

図 4 は、プロセッサがバス送出した read のアクセスが特定ブロックに集中していることを示すグラフである (図は Linux 4CPU 構成時のもの)。横軸はアクセス対象となったブロックをその出現回数が多い順に左から右へ並べたものであり、左から n 番目のブロックは、出現回数が n 番目に多かったブロックである。縦軸は全 read 数に対する該ブロックへの read 数の比率 (累積) である。

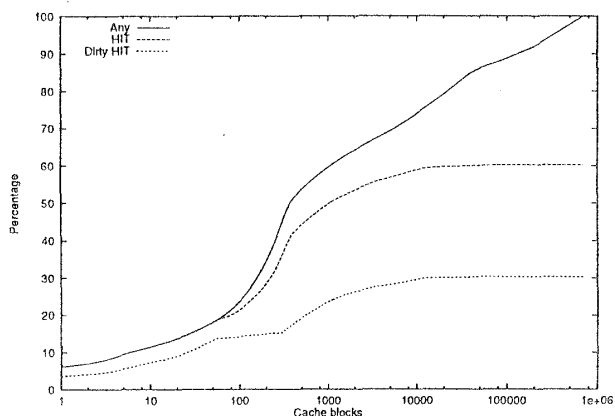


図 4: Distribution of processors issued read transactions

全 read の約 20% が、出現回数の多い上位 100 ブロックに集中しており、その応答の約 70% は dirty-hit である。この部分へのアクセスを調べた結果、プロセッサ間による read、invalidate の繰り返しであることが分かった。排他処理、共有データの更新などが、これらブロック上で行なわれていると思われる。

5 おわりに

商用アプリケーションの挙動調査に GATES を用いた結果、プロセッサがバスに送出する read トランザクションのうち、最大で約 50% の応答が dirty-hit であることが分かった。現在は最大 50% であるが、今後、キャッシュサイズ増による no-hit 応答部分の減少に伴い、dirty-hit 応答の比率が高くなると考えられる。商用アプリケーションの処理性能を向上させるには、dirty-hit 応答を考慮したメモリアーキテクチャを選択する必要があると言える。

最後に、本研究を行うにあたって、富士通研究所アーキテクチャ研究部のみなさまには、議論を通じて適切な助言をいただきました。ここに深く感謝致します。

参考文献

- [1] 佐藤 充、成瀬 彰、久門 耕一、"GATES(PC サーバ用汎用メモリアクセストレースシステム)の開発", 情報処理学会第 59 回全国大会 4H-06, 1999.
- [2] Bruce Weiner, "Open Benchmark: Windows NT Server 4.0 and Linux", <http://www.mindcraft.com/whitepapers/openbench1.html>, June 1999.
- [3] "WebBench 3.0", <http://www.zdnet.com/zdbop/webbench/webbench.html>, ZDNet Corporation.
- [4] "Pentium Pro Family Developer's Manual Volume 1: Specifications", Intel Corporation, 1996.