

マルチメディア処理用オンチップリアルタイムOS 1F-1 -MPEG-2ビデオエンコーダへの適用評価-

岩崎 裕江 長沼 次郎 遠藤 真

NTT ヒューマンインターフェース研究所

1.はじめに

マルチメディア処理用システムLSIのリアルタイム性が要求される複雑なファームウェア開発の短TAT化を図るために、オンチップに搭載可能なリアルタイムOS(RTOS)[1]を開発している。プロトコル処理を行うMPEG-2多重LSIのファームウェアに適用し、有効性を明らかにした。さらに、より一層リアルタイム性が厳しいMPEG-2ビデオエンコーダLSI[2]のファームウェアへの適用を検討している[3]。本稿では、MPEG-2ビデオエンコーダの厳しいリアルタイム制約を実現するため、新たに追加したシステムコールと再構成したタスク構成を明らかにし、それらの評価結果を示す。

2. リアルタイム制約と従来の問題点

2.1 リアルタイム制約

対象LSIのファームウェア(FW)の中で最もリアルタイム性の厳しい処理は、最下位層のマクロブロック(MB)層であり、LSI上のコアCPUの動作周波数が81MHzであるため、MB層の処理は、2000ステップ($81*10^6/(30\text{frame}*1350\text{MB})$)以下で実現しなければならない。

2.2 従来の問題点

当初、FW開発の容易性を優先するため、ハードウェア(HW)機能ブロック毎にタスクを分割していた[3]。このため、MB層で1つのタスクと4つの周期タスクが起動され、タスク切り替えのオーバーヘッドが大きくなっていた。また、HWのフラグを監視する周期タスクが頻繁に起動されていた。これらの問題により、1MBあたり、最悪、5500ステップの処理が必要となり、リアルタイム制約のための目標ステップ数を大幅に超えていた。

3. システムコールの追加と新たなタスク構成

3.1 システムコールの追加

対象LSIでは、FWからの指示に従ってHWが所定の動作を行い、その終了をフラグを用いてFWに通知する。HWの所要ステップ数は、データ依存はあるが、LSI設計時にある範囲で規定されており、その範囲内ではHWのフラグ監視を行う必要がなく、周期タスクを抑制することができる。

このような間欠的な周期タスク動作を実現するため、新たに、周期タスク中断/再開システムコールを追加した。追加したシステムコールを表1に示す。周期タスク中断が発行された周期タスクは、周期タスク再開のシステムコールが発行されるまで起動されない。

3.2 タスク構成

MB層での処理を多くのタスクに分割すると、タスク切り替えのオーバーヘッドが大きくなるため、MB層では、従来、SE/SIMD/SDIF/DCTQの機能ブロック毎に分割していた4つの周期タスクをHWのフラグを監視する1つの周期タスクに統合した。図1に再構成したタスク構成と優先度を示す。

An On-Chip Real-time OS for Multimedia Applications
Hiroe Iwasaki, Jiro Naganuma, and Makoto Endo
NTT Human Interface Laboratories
1-1, Hikarinoooka, Yokosuka-Shi, Kanagawa, 239-0847 JAPAN
E-mail: hiroe@nttvdt.hil.ntt.co.jp

表1 追加したシステムコール

システムコール名	機能
TSK_cyclicsuspend	周期タスク中断
TSK_cyclicresume	周期タスク再開

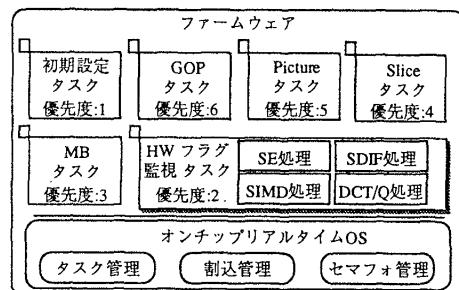


図1 新たなタスク構成と優先度

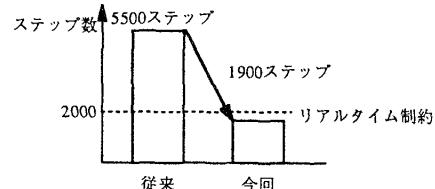


図2 1MBあたりのステップ数(最悪値)

4. 評価結果

対象LSIのシミュレーション環境であるソフトウェアプラットホーム[4]を用いて、追加したシステムコールと再構成したタスクの動作確認を行った。シミュレーションの結果、システムコールの追加とタスクに再構成により、1MBあたり約1100ステップ～1900ステップで処理できた。従来のタスク構成と新たなタスク構成の1MBあたりの処理ステップ数の比較(最悪値)を図2に示す。目標ステップ数の2000ステップ以下を満たしており、リアルタイム処理が実現できる。

5. おわりに

オンチップRTOSをMPEG-2ビデオエンコーダLSIのファームウェアに適用するため、システムコールを追加し、タスク構成を見直すことにより、リアルタイム処理が実現できることを示した。今後は、より詳細な評価を行うと共に、実LSI上での動作確認と評価を行う予定である。

参考文献

- [1] 岩崎他, オンチップリアルタイムOSの構成法, 情報処理学会研究報告98-OS-77-9, Feb. 1998.
- [2] T. Minami et al., A Single-Chip MPEG-2 MP@ML Video Encoder LSI with Multi-chip Configuration for a Single-board MP@HL Encoder, Hot Chips, 1998.
- [3] 岩崎他, マルチメディア処理用オンチップリアルタイムOS, 情報処理学会第57回全国大会.
- [4] 長沼他, エンベディドシステムLSIのコンカレントデザイン環境, 1998年電子情報通信学会総合大会.