

4 Q-5

直流テストパターン選択手法の改良による ASICのテスト時間の短縮

鳥羽 宏幸¹ 澤田 茂穂¹ 田中 宏¹ 小迫 靖志²
¹三菱電機システムLSIデザイン(株) ²三菱電機(株)

1 まえがき

一般にASIC開発では、機能テスト用のテストパターン(以下、機能テストパターン)は顧客が作成するが、そのテストパターンは直流テスト(出力電圧レベルやリーク電流等のLSIの静的特性を測定するテスト)でも使用できる。機能テストパターンの中には、LSIの静的特性を測定できるパターン(以下、測定パターン)が数多く含まれているからである。直流テストを機能テストパターンを用いて行うと、顧客のテストパターン作成負荷を軽減できる。しかし一方で、測定パターンの選び方によってはテスト時間が長くなってしまう可能性がある。

機能テストパターンの中から測定パターンを選択する手法として、[1]が報告されている。しかし[1]の手法は、選択する測定パターンの数を最小にすることを目的としており、テスト時間を左右する考えられるその他の要因(例えば、テスト時に走らせるパターンの数)は考慮されていないという問題点がある。

そこで今回、ASICのテスト時間を短縮することを目的に、機能テストパターンの中から測定パターンを選択する手法を改良したので報告する。

2 直流テストパターンの選択

機能テストパターンを直流テストで使用するには、直流テストで測定対象となるビン(以下、測定ビン)についても、そのビンの測定パターンが少なくとも1つは含まれるパターンの組み合わせを機能テストパターンの中から選択する必要があり、これを直流テストパターンの選択と呼ぶ。

機能テストパターンの中の各パターンが測定パターンかどうかは、測定ビンの信号値で決まる。例えば、出力電圧ハイレベルを測定する直流テストの場合、測定ビンの信号値が1のパターンが測定パターンとなる。

最近のASIC開発では、機能テストパターンを機能ブロックやテスト目的毎に作るため、一品種当たりの機能テストパターン数は増加傾向にある。また、一つの機能テストパターンに含まれるパターンの数は数千～数十万、測定ビンは100ビン以上あることが多く、上記組み合わせの数は無限に近い。

3 改良した直流テストパターン選択手法

3.1 改良のポイント

(1) テスト時間を左右する次の4種類のパラメータが平均して小さくなるパターンの組み合わせを選択するようにした。

① 直流テストに使用する機能テストパターンの数(以下、流用機能テストパターン数)

② LSIテスト上で行われる、低速大容量メモリから高速小容量メモリにテストパターンを転送する回数(以下、テストパターン転送回数)

③ テスト時に走らせるパターンの数(以下、パターン走行回数)

④ 選択した測定パターンの合計(以下、選択測定パターン数)

(2) 無限に近い組み合わせの中から、実用的な時間内で最適解(テスト時間最小の組み合わせ)に近い組み合わせを選択するようにした。

3.2 処理の流れ

本手法の処理の流れを図1に示す。本手法では、最初に測定パターンを選択する機能テストパターンの組み合わせを決定する。その後、各組み合わせ毎に測定パターンの選択とテスト時間の見積もりを行い、テスト時間の見積もり値が最も小さかった組み合わせで選択した測定パターンを直流テストパターンとする。以降、本手法の各処理について説明する。

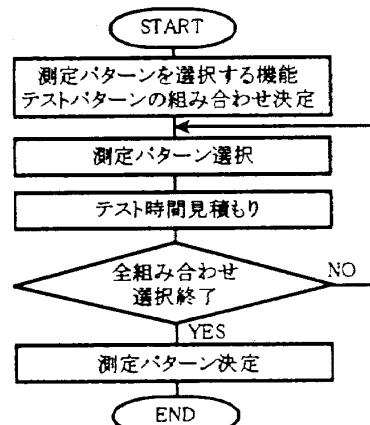


図1. 本手法の処理の流れ

3.2.1 測定パターンを選択する機能テストパターンの組み合わせの決定

機能テストパターンの全組み合わせについて測定パターンを選択すると、機能テストパターン数が多い場合、実用的な時間内で選択処理が終わらないことが考えられる。このため、最初にテスタビリティ(全測定ビンに占める測定パターンが見つかった測定ビンの割合)が100%で、かつ流用機能テストパターン数が最小となる機能テストパターンの組み合わせを選び出し、それら組み合わせからだけ測定パターンを選択する。

3.2.2 測定パターンの選択

2つ以上の機能テストパターンから測定パターンを選択する場合は、全ての順番で測定パターンを選択する。例えば、機能テストパターンAとBから測定パターンを選択する場合は、[A→B], [B→A]の2通りの順番で測定パターンを選択する。この時、2番目の機能テストパターンでは、1番目の機能テストパターンの中に測定パターンがない測定ビンだけを選択の対象とする。

一つの機能テストパターンから測定パターンを選択する手順を図2を用いて説明する。図2では、測定ビンはP1～P8の8個のビン、信号値が1のパターンを測定パターンとする。また、記載していないパターン(パターン番号4～N-1, N+2～2N-3のパターン)の信号値は全て0とする。

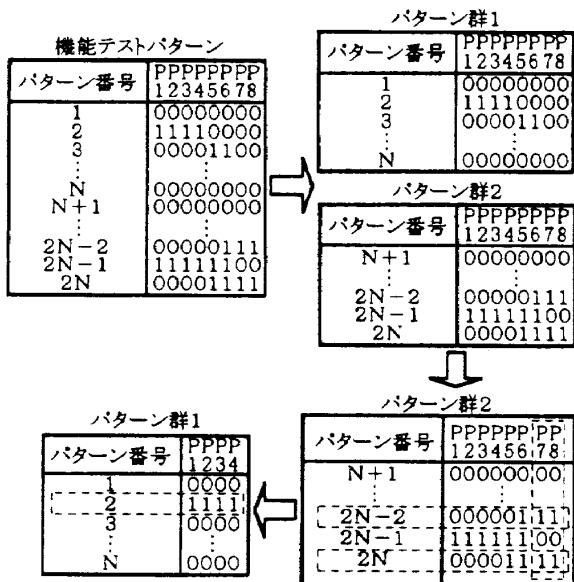


図2. 测定パターンの選択手順(例)

ステップ1: 機能テストパターンをLSIテストの高速小容量メモリに格納できるパターン数(図2ではN)で分割する。

ステップ2: 機能テストパターンがM個に分割されたとすると、最初にM番目のパターン群(図2ではパターン群2)から測定パターンを選択する。この時、M番目のパターン群にだけ測定パターンがある測定ピン(以下、選択必須ピン。図2ではP7とP8)の信号値が1であることを選択の必須条件とする。該当するパターンが2つ以上ある場合は、①信号値が1の選択必須ピンが多いパターン、②信号値が1の測定ピンが多いパターン、③パターン番号が小さいパターンの順で測定パターンを決定する。図2のパターン群2では、パターン番号2N-2と2Nのパターンで、選択必須ピンのP7とP8の信号値がともに1になっているが、パターン番号2Nのパターンの方が信号値が1の測定ピンの数が多いため、こちらを選択パターンに選ぶ。

ステップ3: 測定パターンが決定した測定ピン(図2ではP5～P8)を除いてステップ2の処理を繰り返し、処理中のパターン群の中に選択必須ピンがなくなった時点で、処理の対象を一つ前のパターン群に移す。図2では、パターン番号2Nのパターンを選んだことでパターン群2の中に選択必須ピンがなくなったため、処理の対象をパターン群1に移す。パターン群1から測定パターンを選択するピンはP1～P4であり、パターン番号2のパターンで全ピン信号値が1となっているため、このパターンを測定パターンに選ぶ。

3.2.3 テスト時間の見積もり

選択した測定パターンで直流テストを実施した場合の時間を、以下の式で見積もる。

$$T = N_t \times T_L + N_r \times T_R + N_m \times T_M$$

ここで、Tは直流テストの時間(見積り値)、N_tはテストパターン転送回数、T_Lはテストパターン転送時間、N_rはパターン走行回数、T_Rはテスト周期、N_mは測定回数、T_Mは1回当たりの測定時間である。テストパターン転送時間と1回当たりの測定時間はLSIテスト固有の値、テスト周期は品種によって決まる値である。測定回数は、選択測定パターン数と測定ピンの数で決まる。

4 評価結果

A～Dの4種類のASIC既開発品種を用いて、本手法を評価した。従来手法[1]と本手法で直流テストパターンを選択し、直流テストの時間を左右するパラメータの値を調べた結果を図3に示す。また、LSIテストでテスト時間測定した結果を表1に示す。

品種BとCは、テスト時間をほとんど短縮できなかった。これらの品種は、従来手法でも質の高い直流テストパターンが選択できており、もともと総テスト時間に占める直流テスト時間の割合が小さかったことがテスト時間を短縮できなかった原因だと考えられる。これに対し品種AとDは、大幅にテスト時間を短縮できた。図3から、パターン走行回数を大幅に削減したことが最大の原因であると考えられる。

直流テストパターンの選択にかかった時間(EWSのCPU時間)は従来手法の1.0～1.5倍程度であり、本手法の処理時間は十分実用的である。

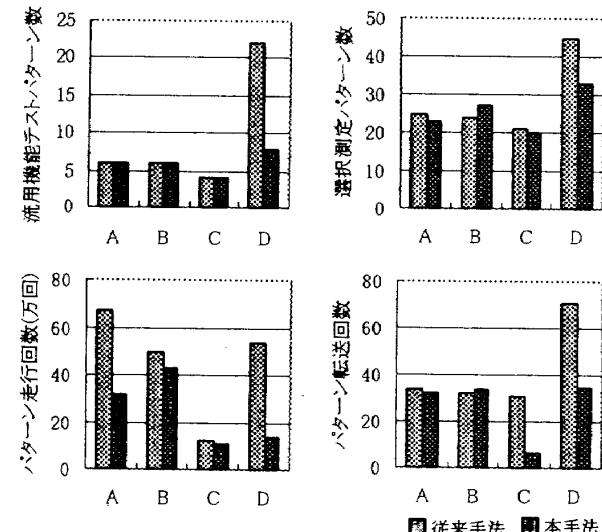


図3. 直流テストの時間を左右するパラメータの値

表1. テスト時間測定結果 単位:秒

品種	直流テスト時間		総テスト時間	
	従来手法	本手法	従来手法	本手法
A	2.54	1.19(53)	8.86	5.78(35)
B	1.26	1.23(2)	3.21	3.17(1)
C	0.86	0.74(14)	2.62	2.51(4)
D	5.29	1.60(70)	16.08	12.38(23)
平均	2.49	1.19(52)	7.69	5.96(22)

括弧内は、テスト時間短縮率。

$$\text{テスト時間短縮率} = \frac{\text{従来手法の時間} - \text{本手法の時間}}{\text{従来手法の時間}} \times 100$$

5まとめ

機能テストパターンの中から直流テストパターンを選択する手法を改良することで、ASICのテスト時間の短縮を図った。4種類の既開発品種で評価した結果、品種によってばらつきはあったものの、全ての品種のテスト時間を短縮することができ、今回の改良の有効性が確認できた。

参考文献

- [1] J.Morris Chang.: A Study of Optimization of DC Parametric Tests, 1990 IEEE International Test Conf., pp.478-487 (1990).