

パラメータ可変方式によるタイミングシミュレーション*

2 R - 3

吳 信珠^{*} 若林 哲^{**} 檀 良^{***}
法政大学大学院 法政大学工学部 法政大学工学部

1 はじめに

半導体プロセスはサブミクロン ($1 \mu\text{m}$) からディープサブミクロン ($0.5 \mu\text{m}$) の時代に突入している。 $0.35 \mu\text{m}$ のプロセスでの高速大規模ASICは120万ゲート, 130MHzのシステム・クロック程度だとすると全体のディレイの50%以上が配線のディレイになる。このような回路のタイミング設計における配線遅延のより詳細な検証が必要になってきている。

そこで、本研究は SDF に記述された MAX/TYP/MIN の3値の遅延時間をもとに、11値のテーブルへ自動的にスケーリングを行ない、信号の物理的要因（消費電力の増加等）による遅延時間の変化に対し、動的にパラメータを変化させ現実に則した遅延時間を用いてシミュレーションを行ない、高精度のタイミング検証を可能にするものである。

2 シミュレーション手法

シミュレーションのアルゴリズムは、一般的なイベントドリーブン方式を用いる。さらに、タイミング検証のため遅延パラメータの動的かつ非線形なスケーリングを自動にできるようにしている。（図1）また、レイアウト結果からのバック・アノテーションやシミュレーション履歴をもとにパラメータを変える際の再コン

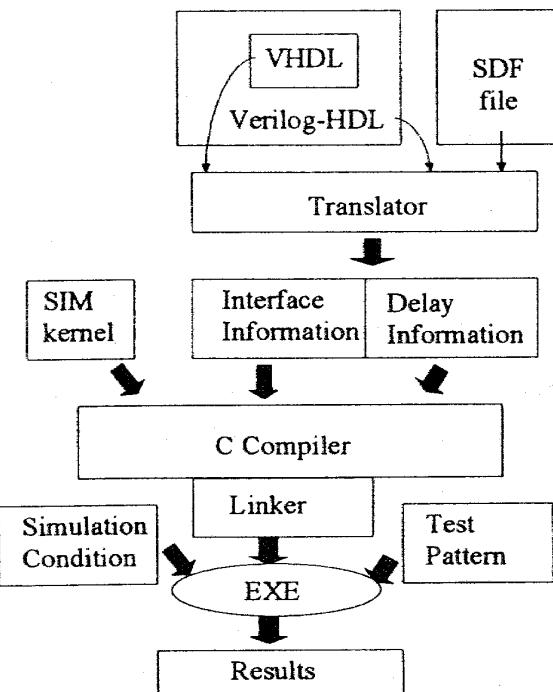


Figure 1. Simulation Flow

パイルの必要はないので、シミュレーション時間の短縮ができる。[1]

3 遅延値のスケーリングの自動化

論理回路でファンアウト数の増加が持つ意味は、消費電力の増加や遅延値の増加である。また、クロックのような活性化率が大きい信号は、信号の遷移状態が不安定なため状態が安定するまでの遅延時間が長くなる。このようなことを考慮し遅延パラメータの自動的なスケーリングのための基準を設ける。その基準は、①信

* A Timing Simulation Using Selectable Delay

^{*} Shinjoo Oh, Graduate School of Engineering, Hosei University, Koganei, 183 Japan

^{**} Satoshi Wakabayashi, Hosei University

^{***} Ryo Dang, Hosei University

号の活性化率や②ファンアウト数の大小によりパラメータをスケーリングすることである。

前者のため、レジスタのクロックのように状態の遷移の頻度が多い信号の活性化率を最も大きいとし、その信号のパラメータを d_{max} （最大遅延値）にする。

後者のため、信号のファンアウトの数を考慮し、ファンアウト数の大・小によりパラメータを 11 値の中から選ぶようする。

上記のようにパラメータ変更を自動化するのは、人手による遅延値変更の時よりシミュレーション時間を短縮することができる。また、配線遅延の物理的影響を考慮したシミュレーションをすることで、より実デバイスに近いタイミング設計ができるようになっている。

これに加え、今回の遅延の拡張には、配線遅延が配線の長さの二乗に比例することから、次式のように前回[1]の線形的なスケーリング式から非線形的な式に変えた。この式で、パラメータをスケーリングするにあたり、基準値である d_{typ} （標準遅延）から両端の値の差を求めて 5 の二乗で割った値を a , b とし、両側に進むほどその差が $a \times n^2$, $b \times n^2$ (ここで n は d_{typ} から n 番目離れているとするときの n) になるようにしたものである。(例: 図 2)

このようにパラメータを非線形にし信号の活性化率を考えることで、より実デバイスに近いシミュレーションが可能になっている。さら

に、前回[1]のシミュレータに比べ、配線遅延の観点で高精度なシミュレーションが可能となっている。

$$\begin{array}{ll} d4 = d_{typ} - a \times 1^2 & d6 = d_{typ} + b \times 1^2 \\ d3 = d_{typ} - a \times 2^2 & d7 = d_{typ} + b \times 2^2 \\ d2 = d_{typ} - a \times 3^2 & d8 = d_{typ} + b \times 3^2 \\ d1 = d_{typ} - a \times 4^2 & d9 = d_{typ} + b \times 4^2 \\ a = (d_{typ} - d_{min})/25 & b = (d_{max} - d_{typ})/25 \end{array}$$

4 まとめ

以上よりタイミングシミュレーションでの遅延パラメータの自動でかつ非線形なスケーリングでシミュレーションを高精度にし、シミュレーション時間を短縮することができる。

今後はこれらの機能に加え、レイアウト結果やシミュレーション履歴からのパラメータの変更も自動にできるようにしていき、シミュレーションの高速化を計りたい。

参考文献

- [1] 吳 信珠, 若林 哲, 檜 良：“遅延パラメータを動的に変更可能な論理シミュレータの考察”，情報処理学会第 54 回全国大会

	d_{min}	$d1$	$d2$	$d3$	$d4$	d_{typ}	$d6$	$d7$	$d8$	$d9$	d_{max}
Parameter	0	1	2	3	4	5	6	7	8	9	10
Rise	100	136	164	184	196	200	204	216	236	264	300
Fall	50	68	82	92	98	100	108	132	172	228	300

図 2 データの拡張とパラメータによる参照