

教育用プロセッサMITEC-Iを用いた演習方法の提案

1G-9

山崎 義和* 石川 知雄*

武藏工業大学**

1 はじめに

近年のコンピュータに関する教育を見ると、ソフトウェアに関しては、それを取り巻く環境や状況が整備されるに伴って内容も充実し、また学習する機会も増えている。本学の電子通信科においても、情報処理関連の科目は講義、演習共に充実してきているが、ハードウェア関連、特にプロセッサの学習の面では、講義はともかく演習に関しては、プロセッサの動作を外部の信号でのみモニタできる程度の実験機具がある程度であり、内部回路の動作確認や設計に関して、学習することが可能な演習環境が整っていないと言える。

そこでコンピュータのハードウェア、特にプロセッサのより深い理解と、VLSI 設計技術の修得をさせることを目的とした演習を行うことになった。そのためのツールとして、設計や動作確認の雛型となるプロセッサ MITEC-I、及びその周辺装置を合わせた、検証・確認用の演習ボードを作成した。本論では、それらを用いたプロセッサ設計に関する演習方法を提案する。

2 計算機アーキテクチャ設計教育

プロジェクト全体としては、「プロセッサのより深い理解」と、「VLSI 設計技術の修得」ということをを目指しており、これより

- プロセッサの動作と構造を理解させる
- プロセッサの仕様決定の手順を学ばせる
- プロセッサの回路設計を経験させる

という項目を達成できるような演習である必要があると考えている。「論理回路」「電子回路」等の基礎を先に修得していないと、設計の演習は無理であるので、図1のようなロードマップで基礎教育を終えてから回路設計演習に取り組めば理想である。

しかし、「電子計算機基礎」においてプロセッサの「構造/動作の理解」をさせようとしても講義のみでは難しい。これを補う意味で、演習の中に実機を使っての「動作/構造の確認」の工程を設ける必要がある。

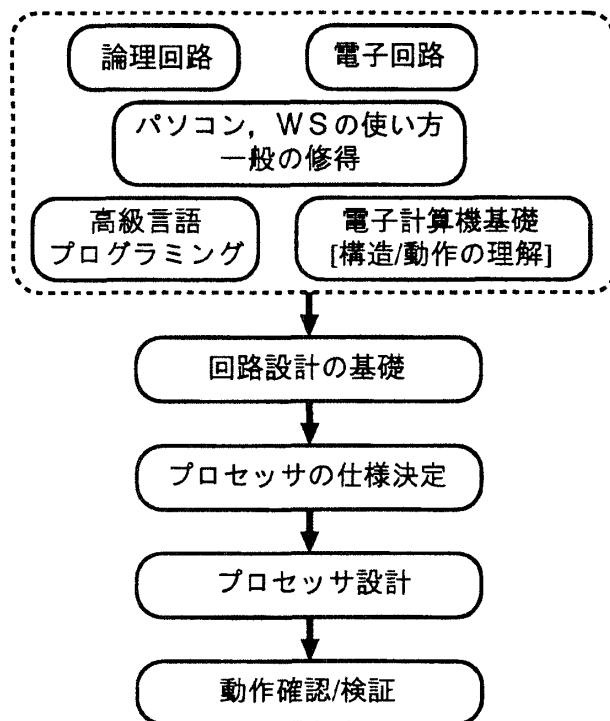


図1 計算機アーキテクチャ設計教育

An exercise with Educational Microprocessor
MITEC-I

Yoshikazu Yamazaki*
Tomoo Ishikawa*
** Musashi Institute of Technology

更に、「回路設計の基礎」の工程を終えて、「プロセッサの仕様決定」「設計」「検証」と演習を行う

だが、演習の枠内でこれらを全て行うには、時間や教員と補助をするTAの数からも厳しく、難易度としても敷居が高いと言える。よって、実際の設計演習は雛型としてプロセッサ MITEC-I を用い、その変更や改良にとどめることで、時間の短縮と、低難易度化を計る。また、MITEC-Iは、先に述べた「構造/動作の確認」の工程にも使用する。

雛型を用意することで、「プロセッサの仕様決定」の工程は不要になってしまふが、これについては、MITEC-I の仕様を決定した経緯を問題にして出題し学習させる。

3 演習方法

以上の条件の下で、演習計画を立て模擬演習でそれを検証する。演習は、「回路設計の基礎」の工程を工学部学部生高学年用として、それ以降の工程を工学部学部生高学年または大学院生用とすることを想定している。

3.1 回路設計の基礎

VHDL や、ソフトウェア等の取り扱い等の予備的な知識を修得する工程。簡単な演算回路などを作成することを通して、後の演習で必要な工程を一通り経験させる。

3.2 プロセッサの仕様の理解

MITEC-I の仕様について、決定された時の経緯をもとにした問題を出題する。「概要」「命令セット」「命令フォーマット」の 3 つの項目について、主に演習の条件と設計上の制限等とのトレードオフを考えさせる。

3.3 プロセッサの構造を理解

MITEC-I のブロック図 VHDL ソース等を用いて、プロセッサの基本構造と動作を理解させる。シミュレーションと実機で命令処理の流れを確認させる。

3.4 命令の追加、変更

命令の追加や、既存の命令の変更を行わせる。命令の処理内容の決定、RTL での記述、VHDL での

記述、シミュレーション、動作確認までを行う。

4 模擬演習の結果

模擬演習に割り当てた時間と、結果は以下の通り。達成率は、問題形式の部分は正答率、設計に関しては作業の達成率を示す。「仕様の理解」以降の工程に関しては、割り当てた時間では終わらず、さらに各回 1 時間程の延長を行っている。

工程	時間	達成率
回路設計の基礎	1.5 時間 × 7	—
仕様の理解	3 時間 × 2	76.9[%]
構造の理解	3 時間 × 3	92.3[%]
命令の追加変更	3 時間 × 7	82.1[%]

5 まとめ

前述のような、プロセッサの設計の工程を一通り経験することで、計算機のアーキテクチャをより具体的に理解できる。また、プロセッサの実現に必要なバッファの数やクリティカルパス等、より定量的な問題についても触れることができる。

模擬演習の結果を見ると、仕様の理解については、資源と仕様のトレードオフの問題に対して、既存の仕様の下で考えさせるのは、かえって理解しにくく、少なくとも命令関係に関しては、その後の演習で用いるプロセッサとのつながりが薄くなつたとしても、1 から決めさせた方がこの問題を理解しやすいようである。設計については、構造の理解が不十分な部分が、設計の面でもやはり達成率が落ちる傾向にある。

今後は、マニュアル等の演習の補助的環境を整備を行う。特にマニュアルについては、VHDL やソフトウェア用の簡潔なものが必要である。

参考文献

- [1] 小宮山俊一 他:教育用マイクロプロセッサ MITEC-I の提案、情報処理学会、第 54 回全国大会講演論文集、1G-08、1997.
- [2] 柴山潔 他:大学における計算機アーキテクチャの教育方法に関する考察、情報処理学会研究報告 計算機アーキテクチャ 100-4、1993.