

7 N-3

## クロック同期ゼロディレイ論理シミュレータにおける擬似論理接続方式

岡村桂子・溝上良人・奥澤治・飯島一彦

(株)日立製作所

## 1. はじめに

論理シミュレーションにおいて、自らが設計した論理回路の他に内部論理が不明なLSI等を使用する場合、これをソフトウェア等でモデル化し、擬似論理として設計論理に接続する手法が採られている。

本報告では、これらの擬似論理と設計論理の接続時の問題解決手法について述べる。

## 2. 擬似論理接続における問題点

イベントドリブン方式論理シミュレーションは、素子の出力信号変化をイベントとして次段の論理素子へ伝播し、イベントが発生した論理素子だけ演算対象とする手法である。この手法によれば、擬似論理の駆動は入力信号変化(イベント)により行われ、伝播してきた入力信号値により擬似論理の出力値を算出し、イベントとして伝播する。図1に擬似論理使用例を示す。本例は、設計論理の一部をモデルとして作成し、設計論理からの信号変化により、モデルの出力値を算出したのち、出力結果を次段の設計論理にイベントとして伝播する手法である。本手法での問題点は、以下の2点である。

- ① 図2に示すように擬似論理と設計論理の出力信号線が同一信号線で結線されるとき、擬似論理の信号値伝播により、設計論理からの信号伝播が抑止される。
  - ② 図3に示すように擬似論理に対し同一時刻に複数のイベント(重複イベント)を発生する論理素子が接続している場合、擬似論理も複数回コールされ、論理シミュレーションの効率低下が発生する。
- 特に、クロック同期ゼロディレイ論理シミュレーションでは、組合せ回路の素子数により、同一素子へのイベント重複が多発するため、②の問題が大きくなる。これらの対策として、仮想素子の挿入による信号伝播の結線化と、発生イベントの統合化によるモデル処理回数の削減を実施した。

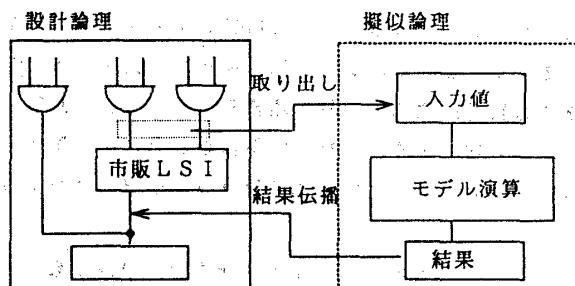


図1 擬似論理使用例

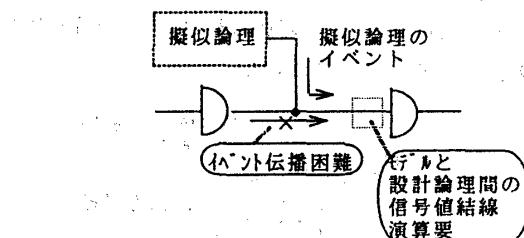


図2 擬似論理接続時の信号伝播

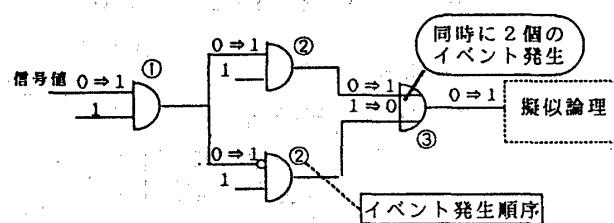


図3 重複イベントによる重複信号伝播

### 3. 模似論理接続手法

#### 3. 1 仮想論理素子の挿入

設計論理と模似論理の出力信号線が結線したときの出力信号値伝播手法においては、双方いずれかの出力イベント発生時、それぞれの出力値を参照し、結線演算を行うことが必要である。これらの処理をイベントドリブン方式シミュレータで実現するには、アルゴリズムの検討とシミュレータ改造が必要となり、多大な工数を要する。

そこで、図4に示すように模似論理の入出力端子と接続する設計論理部に仮想論理素子を挿入し、仮想論理素子による結線手法とした。模似論理からの出力素子結線処理は、すでに存在する素子間結線の演算により実現した。

このとき、接続対象となる設計論理上の論理素子に従い、同一種の素子（3ステート、オーブンコレクタ等）を選択し、Aに挿入することにより、仮想論理素子と設計論理素子の矛盾を防止するとともに、双方向信号線については、設計論理のネットリスト上に仮想論理素子Bを挿入することによって、模似論理の出力値が再度模似論理に入力されることを防止した。

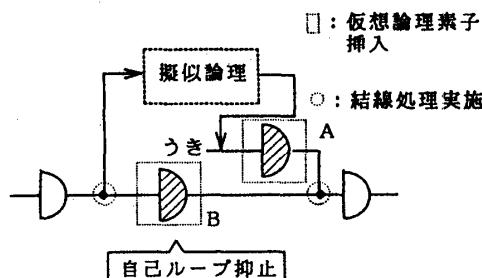


図4 仮想論理素子挿入による接続

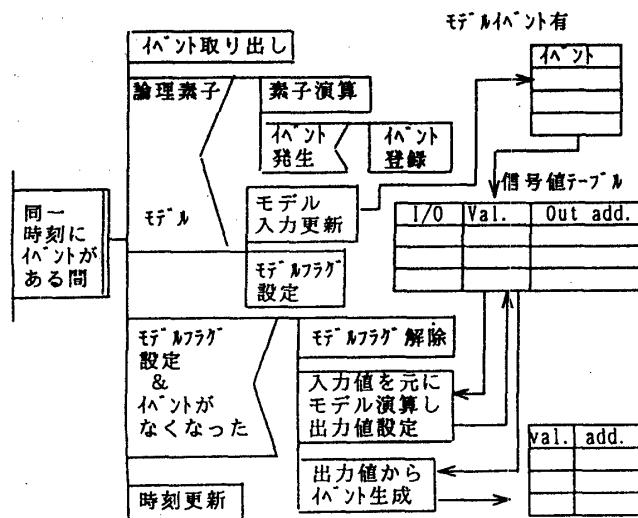


図5 発生イベントの統合

### 3. 2 発生イベントの統合化

イベント重複発生防止のため、図5のフローに示すように模似論理の入出力端子に対応する信号値テーブルを準備した。模似論理へのイベントは、そのまま模似論理を駆動せず、イベント存在のみを認識する手段を設け、発生したイベントに対しては、入力信号値のみを設定し、組合せ回路内のイベントがすべて処理を終えた後、模似論理を駆動する手法とした。この手法により、発生イベントの処理回数を削減できた。

### 4. 適用結果

以上、述べた改善施策により、模似論理の入出力区分が明確に切り分けられ、モデル作成の容易化とともに、モデル多用論理での効率的なシミュレーションを可能とした。

表1 適用結果

No.	項目	改善前	改善後
1	モデル呼出し回数	1	0.3
2	処理時間 モデル4個	1	0.96
	8個(予想)	1	0.91

注) 50kHz-トータルステーション相当で1000マシンサイクル実行時、モデル入出力端子数120本(入力70, 出力50)

### 5. おわりに

模似論理を接続した、クロック同期ゼロディレイ論理シミュレーションにおいて、仮想論理素子の挿入による接続の容易化を図ることができ、シミュレーション効率を10%向上できる見通しを得た。

### <参考文献>

- (1) Y.Kazama et al. : Algorithm for Vectorizing Logic Simulation and Evaluation of "VELVET" Performance, 25th DA Conf.(1988)
- (2) 風間 他 : 論理シミュレーションのための機能レベル論理記述言語, 情報処理学会第24回全国大会論文(1982)
- (3) 溝上 他 : ベクトル化イベントドリブン方式の高速化手法, 情報処理学会第42回全国大会論文(1991)