テクニカルノート

修正可能な設計誤りの多重度を向上させた論理診断手法

井上 宏† 増田 浩平†
黒木 修隆† 沼 昌宏†

組合せ論理回路に含まれる論理設計誤りを自動的に診断・修正する手法の1つである拡張X-伝搬法では，処理時間の問題により，多重度3を超える設計誤りの診断は困難であった．本稿では，修正可能な設計誤りの多重度を向上させるために，各外部出力の機能仕様との一致/不一致を考慮して部分回路に分割したうえで論理診断を行う手法を提案する．回路全体に含まれる設計誤りの個数 m よりも小さな多重度 k による修正を部分回路に対して繰り返し試みることで，一度に診断対象とする素子数を小さくする．実験の結果，多重度3を超える設計誤りを含む回路の多くが修正可能になるとともに，処理時間短縮の効果が確認された．

A Logic Diagnosis Technique Improved in the Number of Rectifiable Logic Design Errors

Hiroshi Inoue,† Kohei Masuda,† Nobutaka Kuroki† and Masahiro Numa†

Rectification of four or more design errors in a combinational circuit based on the EXM-algorithm, an existing algorithm for logic diagnosis, has been difficult due to processing time. This paper presents a logic diagnosis technique applicable to four or more design errors employing iterative diagnosis procedure for subcircuits extracted based on the correctness of primary output functions. By handling the subcircuits, the proposed algorithm reduces both the number of gates and the number of logic design errors to be considered at once for logic diagnosis. Experimental results demonstrate that most of circuits including four or more design errors can be rectified within shorter processing time.

1. はじめに

論理回路の設計方法について，機能記述をもとにした自動論理合成が一般的である．しかし，すべての設計について合成結果をそのまま利用できるとは限らない．回路規模や性能に対する要求が厳しい場合は，人手による設計/変更が必要である．人手で設計または変更された部分については，論理検証[1),2)]が不可欠であると同時に，検証によって設計誤りの存在が確認された際にはその設計誤りの追跡と修正，すなわち論理診断を行う必要がある．

論理診断を自動化する拡張X-伝搬法[3)]は，ゲート機能誤りや信号線欠落などのゲートレベルの設計誤りが，複数箇所で同時に存在する組合せ回路を対象としており，誤り追跡入力と呼ぶ入力ベクトルを用いる点に特徴がある．複数の箇所を同時に修正した場合の外部出力信号値変化の可能性を，誤り可能性の指標EPI（Error Possibility Index）や6値シミュレーションにより評価することで，網羅的な処理を可能な限り回避して多重設計誤りの追跡を実現している．その一方で，対象回路の規模にもよるが，処理時間の問題から現実には3重誤りの追跡が限界であった．

このほか，単一誤りの修正を繰り返すことで多重設計誤りの修正を試みる手法[4)]も提案されているが，扱える回路規模が小さく，修正用の付加回路によってゲート数や遅延が大きくなる点に問題があった．

本稿では，拡張X-伝搬法をもとに部分回路の修正を繰り返すことによって，修正可能な設計誤りの多重度を向上させた論理診断手法を提案する．

† 神戸大学工学部
Faculty of Engineering, Kobe University

2. 用語の定義

まず，提案手法の説明に必要な用語を定義する．

定義 1 n 入力 p 出力の組合せ論理回路における j 番目の外部出力 po_j に関して，機能記述から導かれた論理関数を $f_{sj}(x_1, \cdots, x_n)$，回路から導かれた論理関数を $f_{gj}(x_1, \cdots, x_n)$ とする．ここで，論理変数 X または，その補 $\overline{X}$ を含む入力パターン $\boldsymbol{a} = (a_1, \cdots, a_{i-1}, X/\overline{X}, a_{i+1}, \cdots, a_n)$ に対して，

$$f_{sj}(\boldsymbol{a}) = X \quad (1)$$

$$f_{gj}(\boldsymbol{a}) = a \quad (2)$$

を満足する j が存在するとき，$\boldsymbol{a}$ を **po_j に関する誤り追跡入力**という．ただし，$X/\overline{X}$ は X または $\overline{X}$ の一方を表し，a_k（$k = 1, \cdots, n : k \neq i$）および a は論理定数（0 または 1）を表す． □

正しい機能記述において，誤り追跡入力に対する外部出力値は論理変数 X の値に依存するが，設計誤りを含む回路（実回路）では X の値に依存しない．したがって，実回路が X を出力するように修正することが，機能記述を満たすための必要条件となる．

定義 2 **誤り箇所** l は，1 つのゲートまたは外部入力端子である．m 個の誤り箇所からなる空でない集合を，多重度 m の**組合せ箇所** L^m と呼ぶ． □

定義 3 **誤り種類** t は，論理設計誤りの種類のことであり，その修正法をも含むものとする．すなわち，ゲート機能誤りについては，修正後のゲート機能に関する情報を含む． □

定義 4 **誤り候補** e は，誤り箇所 l と誤り種類 t の組（l, t）で表される．m 個の誤りからなる空でない集合を，多重度 m の**組合せ誤り候補** E^m と呼ぶ． □

定義 5 その修正によって正しい機能記述を満たす回路（理想回路）が得られる多重度 m の組合せ誤り候補を，**真の組合せ誤り** E^m_{T} と呼ぶ．この m に対して存在するすべての E^m_{T} からなる集合を，**真の組合せ誤り集合** $C_{E^m_{\mathrm{T}}}$ と呼ぶ．一方で，修正しても理想回路を得ることのできない組合せ誤り候補を，**虚報** E^m_{F} と呼ぶ． □

定義 6 機能記述を満たす外部出力 po_j（$1 \leq j \leq p$）の集合を**一致外部出力集合** $PO_{\mathrm{OK}} = \{po_j \mid f_{sj} \equiv f_{gj}\}$ と呼ぶ．PO_{OK} に含まれない外部出力の集合を，**不一致外部出力集合** PO_{NG} と呼ぶ． □

定義 7 ゲートレベル組合せ回路 G は，各ゲート素子，外部入力，外部出力に相当するノードの集合 V，各ノード間の信号線の集合 E に対して，$G = (V, E)$ で定義される．回路 $G_1 = (V_1, E_1)$，回路 $G_2 = (V_2, E_2)$ に対して，回路 $G_3 = (V_1 \cup V_2, E_1 \cup E_2)$ のことを **G_1 と G_2 の重ね合せ**と呼び，$G_3 = G_1 \cup G_2$ と表す． □

定義 8 ある外部出力 po_j を始点として，外部入力まで到達するすべての経路を含む単一出力部分回路を，po_j を頂点とする**コーン回路**と呼び，$cone(po_j)$ で表す． □

定義 9 外部出力集合 $PO_P = \{po_{p1}, \cdots, po_{pn}\}$ の各要素 po_{pj} を頂点とするコーン回路の重ね合せ

$$Mcone(PO_P) = cone(po_{p1}) \cup \cdots \cup cone(po_{pn})$$

を，PO_P を頂点とする**多重コーン回路**と呼ぶ． □

定義 10 多重コーン回路 Mc に対する多重度 k の真の組合せ誤りを，**Mc に対する多重度 k の修正法** $E^k_{\mathrm{T}}(Mc)$ と呼ぶ．また，存在するすべての $E^k_{\mathrm{T}}(Mc)$ からなる集合を，**修正法集合** $C_{E^k_{\mathrm{T}}}(Mc)$ と呼ぶ． □

3. 多重設計誤りに対応した論理診断手法

多重度の高い設計誤りへの対応を実現するため，単一または複数の外部出力に基づく部分回路への分割とその回路に対する論理診断を繰り返すことで，回路全体に対する修正法を求める手法を提案する．

提案手法では，部分回路を対象として論理診断を行うことにより，対象とする素子数を小さくするだけでなく，一般には回路全体に含まれる誤りを分割して取り扱うことを可能とする．

3.1 節では部分回路，すなわち多重コーン回路に対する論理診断処理について述べ，3.2 節では回路全体に対する処理について述べる．

3.1 多重コーン回路に対する論理診断処理

想定多重度を k とした場合の多重コーン回路に対する論理診断を以下のように行う．

まず，機能記述との不一致が判明した外部出力の 1 つを診断対象外部出力 po_d に設定し，コーン回路 $cone(po_d)$ に対して EPI[3]による組合せ箇所候補の抽出を行う．EPI は po_d に対する可制御性を表し，各素子に対して各誤り追跡入力ごとに $[0, 1]$ の範囲で次の条件 1（定理 1[3]）を満たすように設定される．

条件 1 ある誤り追跡入力に対して，組合せ箇所 $L^k = \{l_1, \cdots, l_k\}$ の出力値変更により po_d の値が変化する可能性があれば，各箇所 l_i に設定される EPI の値の和 $epi_{\mathrm{sum}}(L^k)$ が 1 以上となる． □

組合せ箇所 L^k に対する修正によって正しい回路を得るには，po_d に関する各誤り追跡入力に対して $epi_{\mathrm{sum}}(L^k) \geq 1$ が必要となるため，この条件を満たす L^k を候補として抽出する．

次に，po_d と PO_{OK} を頂点とする多重コーン回路 $Mc_d = Mcone(\{po_d\} \cup PO_{\mathrm{OK}})$ を対象として 6 値シミュレーション[3]による組合せ箇所の絞り込みを行う．

6 値とは $\{0, 1, X, \overline{X}, D, E\}$ の 6 種類の信号値を表し，複数の誤り種類をまとめて評価するための不定信号値 D，E を含む．D は $\{0, 1\}$，E は $\{0, 1, X, \overline{X}\}$ のいずれかの値をとる可能性を表す信号値である．EPI を用いた判断では，各誤り追跡入力に対する外部出力値変化の可能性のみに着目するが，6 値シミュレーションでは変化後の外部出力値が理想回路の出力値と一致する可能性に着目する．すなわち，理想回路で X が出力される外部出力について，シミュレーションの結果が X または E となる組合せ箇所のみを候補として残す．また，$cone(po_d)$ ではなく Mc_d を対象とすることで，組合せ箇所の限定効果を高める．

続いて，6 値シミュレーション後に残存する組合せ箇所に対して組合せ誤り候補を生成し，その各候補が Mc_d の論理を修正できるか否かを BDD により検証する．検証の結果，Mc_d について正しい論理が得られるならば，その組合せ誤り候補を Mc_d に対する多重度 k の修正法 $E_{\mathrm{T}}^k(Mc_d)$ とする．

別の手法の可能性として，論理診断処理において $Mc'_d = cone(po_d) - Mcone(PO_{\mathrm{OK}})$ を対象として候補の存在範囲を限定することも考えられるが，結果的に限定し過ぎることになり，解が見つからないことがある．それに対して本手法では，Mc_d を対象することで，$cone(po_d) \cap Mcone(PO_{\mathrm{OK}})$ に含まれる設計誤りにも対応できる．また，po_d に対して EPI を設定することで，抽出する組合せ箇所 L^k を $cone(po_d)$ 内に限定できる．さらに，$Mcone(PO_{\mathrm{OK}})$ を含めることで，$po_j \in PO_{\mathrm{OK}}$ の論理関数に影響を及ぼす誤り箇所および誤り候補を除去できる．

3.2 回路全体に対する処理

提案手法では，回路に含まれるすべての設計誤りを一括して診断するのではなく，$k_{\max}$ 以下の多重度に対する診断を繰り返すことにより，多重設計誤りへの対応を実現する．

提案手法による論理診断処理を**図 1** に示す．

Step 3 以降では，想定多重度 k の設定を行う．ただし，$k = k_{\max}$ で修正法が見つからない場合には，修正不可能として終了する．Step 4 では論理の修正が必要な外部出力の集合 PO_{NG} を診断対象外部出力集合 PO_{D} に設定する．Step 6，7 では，多重コーン回路 Mc_d に対する修正法 $E_d^k = E_{\mathrm{T}}^k(Mc_d) \in C_d^k$ を 3.1 節の手順に従って求める．

Step 10 では，修正法集合 C_d^k から採用すべき修正法 E_c^k を選択する．各修正法 E_d^k は，PO_{OK} の論理を損なうことなく診断対象外部出力 po_d の論理を修正する組合せ誤りであるが，po_d 以外で新たに修正可能となる外部出力の数を評価し，その数が最大となる修正法を E_c^k として選択する．

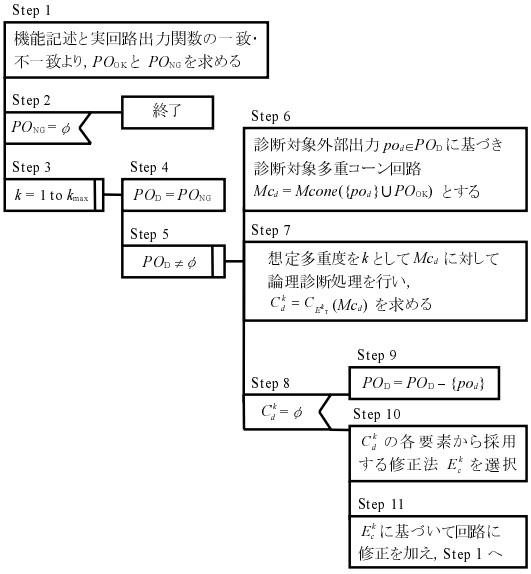

図 1 提案手法による論理診断処理
Fig. 1 Logic diagnosis procedure.

4. 実験評価

提案手法を，計算機（Celeron 375 MHz 動作，メモリ 128 MB）上に GNU C コンパイラ（ver. 2.7.2.1）を用いて C 言語で実装するとともに，実験による評価を行った．

実験には，**表 1** に示す ISCAS'85 ベンチマーク回路[5]に対して，無作為に誤りを 1 個から 8 個挿入した回路例を用いた．1 種類の回路に対して多重度ごとに 20 例，合計 $7 \times 20 \times 8 = 1,120$ 例について実験を行った．多重コーン回路の論理診断において想定する多重度の最大値 $k_{\max} = 3$ とした．

ただし，従来手法[3]においては，多重度 3 を超える実験は行っていない．これは，多重度 4 の場合には記憶容量の点で論理診断が困難となるためである．

実験結果を評価するための指標として，処理時間と修正率を用いる．修正率は，実験回路例数に対する，最終的に修正法が求められた回路例の割合を示す．

4.1 修正率

提案手法の論理診断による修正率を，表 1 に示す．提案手法により，多重度 4，5 については 90%以上の高い修正率を得ることができた．実験結果より，本手法で用いた修正法 E_c^k の選択法は多くの場合において有効であると考えられる

その一方で，適切でない修正法 E_c^k の選択により，

表 1 回路例と修正率（%）
Table 1 Benchmark circuits and ratios of rectified examples.

回路名	ゲート数	外部入力数	外部出力数	多重度							
				1	2	3	4	5	6	7	8
C432	160	36	7	100	100	100	95	90	80	85	80
C499	202	41	32	100	95	100	95	80	95	75	50
C880	383	60	26	100	95	100	95	90	90	95	80
C1355	546	41	32	100	100	95	90	85	85	50	30
C1908	880	33	25	100	100	100	90	90	85	80	90
C3540	1669	50	22	100	100	100	100	100	100	100	85
C5315	2307	178	123	100	100	100	100	100	90	80	80
平均	–	–	–	100	98.6	99.3	95.0	90.7	89.3	80.7	70.7

表 2 処理時間（s）
Table 2 Processing time.

手法	提案手法								従来手法		
回路名	多重度								多重度		
	1	2	3	4	5	6	7	8	1	2	3
C432	1.72	2.67	4.03	6.00	7.46	13.46	20.83	18.83	2.00	2.37	8.13
C499	1.29	2.59	7.41	10.91	26.01	113.65	71.08	60.68	1.41	1.98	11.82
C880	0.82	1.35	1.81	2.53	4.57	8.86	7.74	10.53	1.04	1.57	3.97
C1355	2.15	4.11	12.13	37.90	46.66	59.04	355.43	145.47	2.29	2.99	7.82
C1908	1.50	3.23	6.23	11.86	13.22	52.38	37.70	63.56	1.52	2.98	24.63
C3540	5.74	8.72	10.53	16.69	18.74	38.03	43.65	110.75	6.33	9.47	312.57
C5315	3.72	6.41	9.77	12.95	26.27	52.56	54.45	146.62	4.33	7.18	247.60
平均	1.99	3.54	6.36	10.70	16.01	36.35	44.85	56.36	2.24	3.32	24.75

修正が不可能となる回路例も存在した．1 つの改善策として，不適切な候補が採用された場合にも対応できるように修正前の状態を保持しておき，修正不可能であれば以前の状態に戻してから別の候補を選択するバックトラック処理の適用が考えられる．

4.2 処理時間

表 2 に，提案手法および従来手法[3]による論理診断の処理時間を，修正法が得られた回路に対する相乗平均で示す．ただし，条件をそろえるため，従来手法については最初の解が得られるまでの時間を処理時間としている．

実験結果から，処理時間に関しては多重度 3 で従来手法の約 4 分の 1 に短縮された．とくに C3540, C5315 のような大規模回路に対しては 20 分の 1 以下となり，有効であることが確認できた．

5. まとめ

本稿では，拡張 X-伝搬法をもとに，修正可能な設計誤りの多重度を向上させた論理診断手法を提案・実現した．部分回路に対する修正を繰り返し行うことで．従来手法では困難であった多重度 3 を超える設計誤りにも対応可能となり，さらに処理時間も短縮された．

今後の課題として，バックトラック処理による修正率の向上があげられる．

参考文献

1) Smith, G.L., Bahnsen, R.J. and Haaliwell, H.: Boolean comparison of hardware and flowchart, *IBM J. Res. Dev.*, Vol.26, No.1, pp.106–116 (1982).
2) Odawara, G., Tomita, M., Okuzawa, O., Ohta, T. and Zhuang, Z.Q.: A logic verifier based on Boolean comparison, *23rd DAC*, pp.208–214 (1986).
3) Tomita, M., Yamamoto, T., Sumikawa, F. and Hirano, K.: Rectification of multiple logic design errors in multiple output circuits, *31st DAC*, pp.212–217 (1994).
4) Pomeranz, I. and Reddy, S.M.: On correction of multiple design errrors, *IEEE Trans. CAD*, Vol.14, No.2, pp.255–264 (1995).
5) Brglez, F. and Fujiwara, H.: A neutral netlist of 10 combinational benchmark circuits and a target translation in FORTRAN, *ISCAS-85* (1985).

(平成 11 年 9 月 20 日受付)
(平成 12 年 2 月 4 日採録)