

並列試験系列記述法PTSNを用いた試験の効率に関する一考察

2P-2

朴 美娘[†] 岡崎 直宣^{††} 高橋 薫[†] 白鳥 則郎[†] 野口 正一[†]
[†]東北大学 ^{††}AIC

1. はじめに

分散処理システムの普及拡大に伴い、通信ソフトウェアに対する試験の重要性が高まっている。試験に関する問題の中で主要な部分を占めるものの1つが、試験系列の記述法に関する問題である。現在、通信システムを対象とした製品試験は、個々の製品に対して個別に行う“適合性試験”と、実利用環境のもとで実際に製品同士を接続して行う“相互接続試験”との組合せで実施されている。このうち、適合性試験^①については、試験系列の記述法としてTTCN^②や形式記述言語により表す方法^③等が提案されている。

我々は、相互接続試験の高信頼化と実施時間の短縮による試験の効率化を目的として、相互接続試験の試験系列記述法PTSN^④及びPTSNを用いた効率的な試験系列生成法であるPP法^⑤を提案した。本稿では、PTSNに基づいた試験系列を用いた試験の実施時間について検討を行う。

2. 試験システムのモデル化

本稿では、対象とする相互接続試験の環境を図1のようにモデル化する。すなわち、試験対象として通信し合うn個のプロトコルエンティティ(試験下では、これをIUT: Implementation Under Testと呼ぶ)を考え、ネットワークを介してテストセンタと接続されているn個のテスタが制御観測点(PCO: Point of Control and Observation)を通して各IUTを制御/観測する。ここで、相互接続試験の試験系列(これを試験スイートと呼ぶ)とは、各PCOにおいて制御/観測すべき試験イベントの順序を表したものとする。

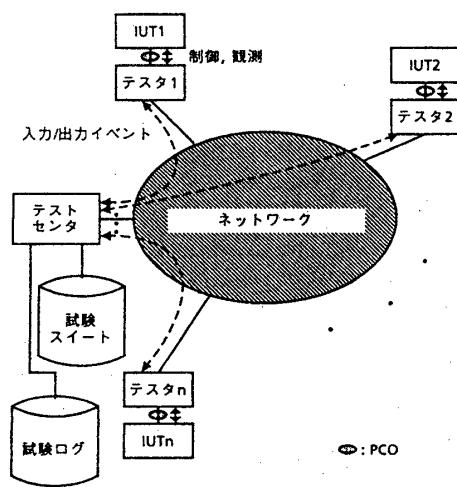


図1 相互接続試験の環境

3. 並列試験系列記述法及び相互接続試験系列生成法

3.1 並列試験系列記述法:PTSN

従来のTTCN等の適合性試験系列の記述法は、基本的に試験系列を1つの時間系列として表すものである。そのため、これを相互接続試験に適用した場合、ある1つのプロセスで1つの試験イベントを制御/観測している時には他の全てのプロセスに対する制御/観測は行われない。このことは、試験の実施時間の増大を招き、試験の効率化に影響を及ぼすという問題があった。

そこで、我々は、相互接続試験における複数のプロセスの独立性に着目し、複数のプロセスにおいて並列に制御/観測動作が可能な部分を陽に表すような試験系列の記述法PTSNを提案した^④。PTSNでは、並列オペレータ“||”を用いて並列試験系列を

$$p = \{t_1 \parallel t_2 \parallel \cdots \parallel t_n\}$$

のように表す。これは、図1の各テスターに対するイベント系列 t_k を並列に試験することができることを示す。

3.2 相互接続試験系列生成法:PP法

PP法は、nプロセスシステムを対象とし、並列性を考慮した効率的な試験系列の生成法である^⑤。PP法では、n個のFSMとして表されるプロトコル仕様より、システム全体の動作を表すシステム状態グラフ(SSG)を生成し、SSGの各遷移に対して、状態を確認することを基本とするエラー検出能力の高い試験系列を生成する。試験系列はPTSNにより表される。

4. 試験の効率

以下に、PTSNに基づいた試験系列を用いた試験の効率に関して考察を行う。特に、試験の実施時間に関して具体的な仕様例を対象にして検討する。

図2のようなA,T,Bの3つのプロセスからなるシステムを考える。同図でAは発信局、Bは着信局、Tは中継局を想定している。

ここで、回線の接続と切断を行うような簡単なプロトコ

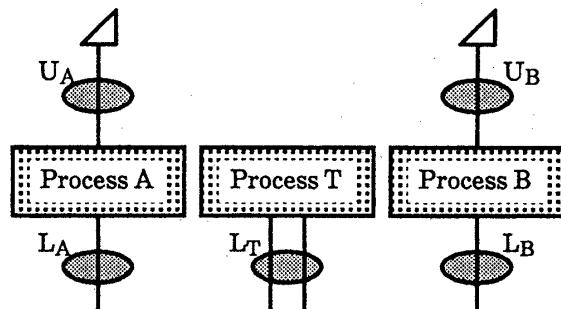


図2 3つのプロセスからなるシステム

A study on the efficiency of interoperability testing using parallel test sequence description technique.
 Mi Rang PARK[†], Naonobu OKAZAKI^{††}, Kaoru TAKAHASHI[†], Norio SHIRATORI[†],
 Shoichi NOGUCHI[†]

[†]TOHOKU University.

^{††}Advanced Intelligent Comm. Sys. Lab.

ルを考える。これに対して、PP法より、次のようなPTSNによる3つの部分試験系列からなる試験ケースが得られる⁹⁾。

$$\begin{aligned} & \textcircled{1} \{U_A?Setup_{A_i}; L_A?ACM_{TA}; U_A?Disc_{A_i}; L_A?RLC_{TA} \parallel \\ & L_T?IAM_{AT}; L_T?ACM_{BT}; L_T?REL_{AT}; L_T?RLC_{BT} \parallel L_B?IAM_{TB}; \\ & L_B?REL_{TB}\}; \textcircled{2} U_B?Rel_{B_i}; \textcircled{3} \{U_A?Setup_{A_i} \parallel L_T?IAM_{AT} \parallel \\ & L_B?IAM_{TB}\} \end{aligned}$$

ここで、 $L_T?IAM_{AT}$ 等は1つの入力試験イベントを表し、例えば L_T はプロセスTのPCO、 IAM_{AT} はプロセスAからTへのメッセージ、 $Setup_{A_i}$ はユーザAからプロセスAへのメッセージである。この試験ケースは“ $U_B?Rel_{B_i}$ ”の部分の遷移が正しく行われたかどうかを調べることを目的とするもので、その前後の部分が各プロセスで並列に動作可能であるものとする。

この試験ケースに基づき試験を実施する際には、次のように行う。すなわち、テストセンタは、試験スイートの中から1つの試験ケースを選択し、その中で、並列に動作可能な部分を表す“ \parallel ”で連結されている部分に関してはその全ての入力試験イベントをそれぞれのプロセスに対応するテスタにネットワークを介して送る。また並列に動作可能な部分でなければ1つの入力試験イベントをそのプロセスに対応するテスタに送る。そして各テスタはそれぞれ並列してこれらの入力試験イベントを各プロセスに対して与え、出力イベントを観測し、これをネットワークを介してテスタに送る。テストセンタは試験ケースの対応する出力試験イベントと比較を行い、これらの観測された出力イベントが、“正しい”ものであるかどうかを判断し、結果を試験ログに記録する。

以下では、このような方法による相互接続試験の時間に関して検討する。

まず、試験系列長について求める。与えられたプロトコルを構成する各プロセスの状態数及び遷移数をそれぞれ m 及び u とする。又、SSGの状態数及び入力数をそれぞれ M 及び U とする。チャネルの状態の組み合わせの数は高々 σ であるものとすると

$$M_{MAX} = \lambda nm \quad (\lambda = \sigma\theta) \quad (1)$$

$$U = nu \quad (2)$$

となる。ここで M_{MAX} は M の上限値を表す。但し、ここでは各プロセス間の同期の程度を θ を用いて表し、対象とするプロトコルに対して次のような仮定を置く。

【仮定】

プロセス k の状態 q_k と同時に存在しうる他のプロセスの状態の組合せの数は高々 θn である。 $(\theta$ は任意の定数) \square

SSGの遷移数 Tr は U と M の積で与えられるので、その上限値 Tr_{MAX} は

$$Tr_{MAX} = U \cdot M_{MAX} = \lambda n^2 um \quad (3)$$

となる。従って、試験系列長の上限 Ts_{MAX} は

$$\begin{aligned} Ts_{MAX} &= Tr_{MAX} \{(M_{MAX}-1)+1+n(m-1)\} \\ &= \lambda n^3 um \{(\lambda+1)m-1\} \quad (4) \end{aligned}$$

と求められる。

次に、試験時間を求める。いま、テストセンタと各テスタ間の1回の試験データのやりとりに必要な時間を τ 、また各テスタが1つの試験イベントをIUTに与えてから次の試験イベントをIUTに与えるまでに必要な時間を μ とする。ここで、試験データとは、各テスタが制御/観測すべき試験イベント又はその系列で、一度にテストセンタと各テスタとの間でやりとりされる単位を表す。

従来の並列性を考慮しない試験系列生成手法による試験系列を用いた試験では、1つのイベント毎に、テストセンタと各テスタ間の試験イベントの往復のやりとりと、テスタと

IUTとの試験イベントのやりとりが1回必要である。そこで、この場合の試験時間の上限値 T_{MAX} を求める

$$\begin{aligned} T_{MAX} &= 2Ts_{MAX} \cdot \tau + Ts_{MAX} \cdot \mu \\ &= \lambda n^3 um \{(\lambda+1)m-1\}(2\tau+\mu) \quad (5) \end{aligned}$$

となる。ここで、 μ は τ に比べて無視できるものとすると、次のように近似できる。

$$T_{MAX} \approx 2\lambda n^3 um \{(\lambda+1)m-1\} \quad (6)$$

一方、並列性を考慮したPP法では、SSGの各遷移について3つの部分試験系列からなる試験ケースを構成する。この試験ケースに基づいた試験では、各部分試験系列毎に、テストセンタと各テスタ間の試験データのやりとりが往復で2回、およびテスタとIUTとの試験イベントのやりとりが試験データを構成するイベント数の回数だけ必要である。この場合の各部分試験系列に関する試験時間を求める

- ① $2\tau + (M_{MAX}-1)\mu$
- ② $2\tau + \mu$
- ③ $2\tau + (m-1)\mu$

となる。これより、全体の試験時間の上限値 T'_{MAX} はこれらの和にSSGの遷移数 Tr_{MAX} を乗じて、

$$\begin{aligned} T'_{MAX} &= \{6\tau + (M_{MAX} + m - 1)\mu\} Tr_{MAX} \\ &= \lambda n^2 um \{6\tau + (\lambda nm + m - 1)\mu\} \quad (7) \end{aligned}$$

となる。ここでも、 μ は τ に比べて無視できるものとすると、これらはどちらも次のように近似できる。

$$T'_{MAX} \approx 6\lambda n^2 um \tau \quad (8)$$

ここで、式(6)と式(8)の比を取ると

$$T'_{MAX}/T_{MAX} = 3/n \{(\lambda+1)m-1\}$$

となる。すなわち、PP法による試験スイートに基づいた試験の試験時間は、PTSNを用いて並列に試験を実行することによって nm のオーダーの改善がみられることがわかる。このことは、プロセス数 n の多いより大規模なシステムのプロトコルや、各プロセスの状態数 m が大きいより複雑なプロトコルの場合において、効率的な試験を行うためにPP法がより有効であることを示している。

5. まとめ

本稿では、並列試験系列記述法PTSNに基づいた試験系列を用いた、相互接続試験の効率について検討した。PTSNに基づいた試験系列を用いることにより、大規模なシステムや複雑なプロトコルの場合において、効率的な試験を行うことができる事を示した。

謝辞 本研究の機会を与えて下さいました高度通信システム研究所総方常務に感謝いたします。

参考文献

- 1) ISO : “OSI conformance testing methodology and framework”, ISO 9646 (1989).
- 2) 岡崎直宣、高橋薰、白鳥則郎、野口正一：“LOTOS仕様からの効率的な試験系列の生成法”, 信学論, vol. J74-B-I, No. 10, pp. 733-747 (1991).
- 3) 朴美娘、岡崎直宣、太田正孝、高橋薰、白鳥則郎、野口正一：“プロセスの独立性を考慮した通信システムにおける相互接続試験系列生成法”, 信学技報, IN92-20, pp. 7-12 (1992).
- 4) 朴美娘、岡崎直宣、高橋薰、白鳥則郎、野口正一：“並列動作を含む相互接続試験系列記述法の提案”, 情処第45回全国大会 (1992).
- 5) 朴美娘、岡崎直宣、太田正孝、高橋薰、白鳥則郎、野口正一：“並列性を考慮した相互接続試験系列生成法”, 信学技報, IN92-40, pp. 75-80 (1992).