

投機的命令実行機構の性能解析

2 L-4

吉本哲郎 山口龍一 内海則夫 田中哲也 枝松壽一

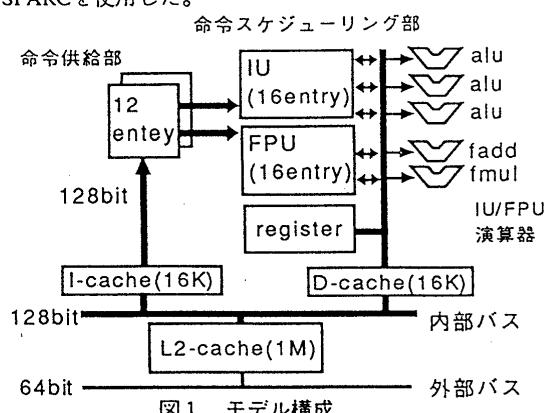
松下電器産業株式会社 半導体研究センター

1はじめに

高性能なMPUを設計するには、システムのアーキテクチャ、コンパイラ技術、回路設計技術、デバイス技術など、それぞれの構成要素が効率良く働いて初めて実現できる。ここでは、MPUのアーキテクチャである投機的命令実行機構が性能に対してどのような影響を与えるかについて調べるために、まず分岐命令の解析を行い、さらに分岐予測精度の向上、命令供給能力の向上による性能向上について解析する。解析方法として、仮想のマイクロプロセッサモデルを作成しベンチマークプログラムを流すことにより行った。

2シミュレーションモデル概要

解析に使用したシミュレーションモデルを図1に示す。このモデルはスーパースカラ機構により複数の命令を同時に実行できるとともに、命令スケジューリング部により命令をout-of-orderで実行できる。投機的命令実行機構は命令スケジューリング部の一部であり、通常、分岐命令が終わるまで分岐命令後の命令は実行できないが、分岐命令確定以前に分岐予測先の命令を仮に実行することを可能にするものである。このシミュレーションでは分岐は1個しか越えないとする。また、命令セットはSPARCを使用した。



3 分岐命令の解析

上記のモデルに対して、SPECbenchmarkと呼ばれるベンチマークプログラムの中からgcc, espresso, spice, doducを実行した。分岐命令比率を表1に、分岐-分岐命令間隔を図2に、分岐命令確定サイクルを図3にそれぞれ示す。

Analysis of Instruction Speculative issue Logic
 Tetsuro Yoshimoto, Ryuichi Yamaguchi, Norio Utsumi
 Tetsuya Tanaka, Hisakazu Edamatsu
 Matsushita electric Industrial Co., Ltd.

表1 総命令数に占める分岐命令の比率

	gcc	espresso	spice	doduc
分岐比率(%)	16.7	16.5	10.4	6.3
taken比率(%)	62.4	57.9	65.7	60.0

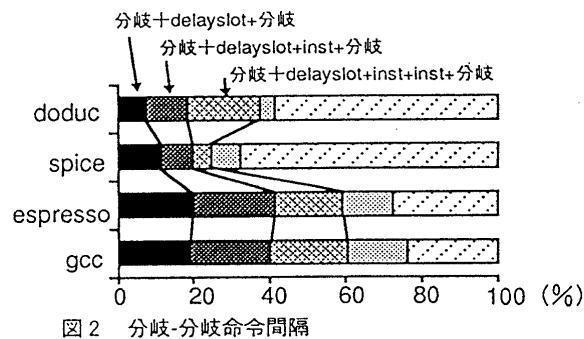


図2 分岐-分岐命令間隔

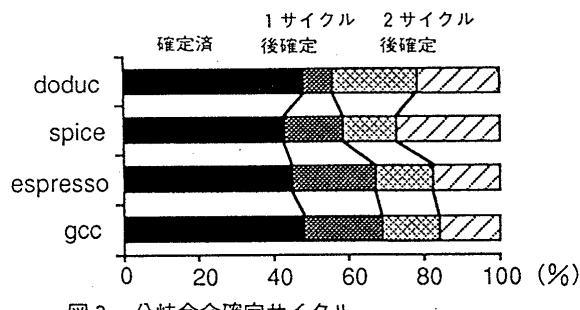


図3 分岐命令確定サイクル

表1で、総命令数に占める分岐命令はgcc, espressoで17%程度であり、6命令に1個は分岐命令であると言える。ところが図2では分岐-分岐命令間隔が3以下、つまり3命令に1個が分岐である割合が40%程度あり、分岐を1個しか越えないで投機的命令実行する場合には供給できる最大命令数に上限があることがわかる。

図3の分岐命令確定サイクルを見ると、45%近くの分岐命令が命令スケジューリング部に入った時点での分岐確定している。これは投機的命令実行をする必要がないことを示している。また残り30%以上の分岐命令も命令スケジューリング部に投入後、2サイクルの間で実行できている。これは分岐命令確定以前に分岐予測先の命令を供給できるサイクルが短いことを示している。

4 投機的命令実行機構の性能解析

投機的命令実行機構による性能向上は、分岐命令確定前に分岐予測に従って投機的に実行される命令数を増やすことで計れるはずである。分岐命令の解析により、投機的命令実行機構の効率を上げるために次の2つの方法が考えられる。

- (1) 分岐予測精度の向上
- (2) 命令供給能力の向上

4.1 分岐予測精度の向上

分岐予測の方式として以下の5種類(A~E)を採用しシミュレーションを行い、分岐予測精度と性能向上の関係を図4に示す。

- A taken優先
- B nottaken優先
- C PC相対分岐時のアドレスオフセットによる予測
- D 直前の分岐結果による予測
- E 分岐履歴テーブルによる予測

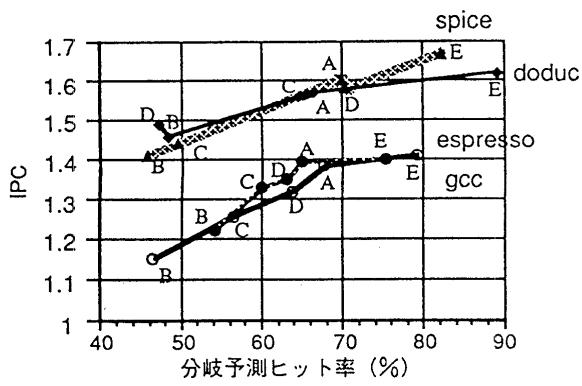


図4 分岐予測精度とIPC

図4によれば分岐予測分岐予測精度の向上とIPCの関係はおよそ比例しており、分岐履歴テーブルによるものが分岐予測ヒット率が一番高く、IPCも高い。しかし、分岐履歴テーブルはハードウェアとしてはかなり大きいので、taken優先と比べて分岐履歴テーブルによる分岐予測率が高くてもIPCの差があまりない状況では、70%程度の分岐予測ヒット率が得られるtaken優先で十分である。さらにコンパイラなどのソフトでの分岐予測が実現されるならば、より高い分岐予測ヒット率が得られ、投機的命令実行機構の効果を高めることができる。

4.2 命令供給能力の向上

命令キャッシュからラインサイズ分の命令を読みだせる場合において、分岐命令などはラインの途中のアドレスを要求する場合が多いので、読みだしたラインの内に無効命令を含んでしまう。

短いサイクルでの命令供給を増加させるため、無効命令の部分を有効命令で埋めて常にラインサイズ分の有効命令を命令供給部に送ることを命令のアライメント供給と呼ぶ。

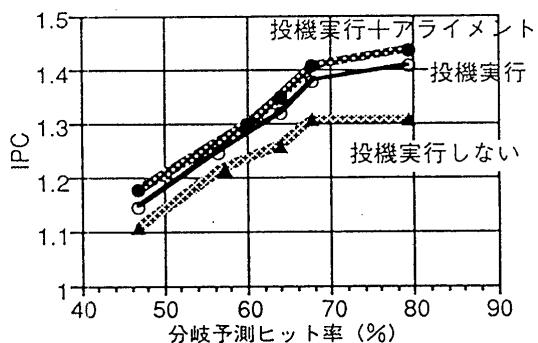


図5 gccでの投機的命令実行の効果と命令アライメントの効果

図5にgccでの命令アライメントの効果を示す。どの分岐予測ヒット率においても2~3%程度のIPC向上が見られる。しかし、これは分岐予測ヒット率を数%上げることで得られる性能と大差がない。さらに命令キャッシュの大きさが1.5倍程度になるのでこの程度のIPC向上率では採用しにくい。

投機的命令実行しない場合のIPCも同時に示す。この場合の分岐予測とは、命令のブリフェッチを行うことであり、この効果がIPCに反映されている。

IPC 1.3あたりで飽和しているが、これは命令の並列度が飽和してくるからである。この図よりIPC 1.3以上を得るには投機的命令実行が有効であると言える。

投機的命令実行の効果は、投機的命令実行しない場合に比べて最大7.6%のIPCの向上が見られる。分岐予測hit率が高くなるに従って投機的命令実行の効果は大きくなるが、これはせっかく投機的実行した命令がキャンセルされる可能性が小さくなるからである。

さらなる命令供給能力の向上を計るには、複数の分岐命令を越える投機命令実行を行うことで可能であるが、分岐確定サイクルの短さ、分岐予測ミス時のペナルティを考慮する必要がある。

5 おわりに

投機的命令実行機構について分岐予測精度の向上、命令供給能力の向上の観点から性能解析を行った。シミュレーション結果より、gccではIPC 1.3以上の性能を得るには投機的命令実行機構が非常に有効であり、分岐予測ヒット率を向上させることで、投機的命令実行機構の効果を高めることができ、投機的命令実行しない場合と比べて約8%の性能向上が見込まれることがわかった。

参考文献

- [1] S.Weiss et al.
"Instruction Issue Logic in Pipelined Supercomputers"
IEEE Trans. Computers, Vol.c33, No11, 1984