

ハードウェア記述言語に基づく再利用設計手法

2K-1

植田雅彦 得能誠司 西山 保
松下電器産業(株) 半導体研究センター1.はじめに

近年、大規模化するLSIの設計工数増大の問題に対処するため、ハードウェア記述言語を用いて機能レベルでLSIを記述し、論理合成等のDAツールを用いて自動設計するトップダウン設計手法が普及してきた。しかしさらに大規模・複雑化するシステムLSIの設計を効率化するには、既存の設計資産を柔軟に再利用することが不可欠である。

本稿では、ハードウェア記述言語を用いて階層的な回路部品ライブラリを構築することにより、トップダウン設計の枠組の中で、高品質でかつ柔軟な設計資産の再利用を可能にする設計手法について報告する。

2.従来の再利用設計手法

従来のASIC設計では、設計済みの回路ブロックをマクロセルとしてライブラリに登録しておき、設計時にライブラリから仕様を満たすマクロを捜してきて再利用するという方法で設計を効率化してきた。このようなマクロセルとしては、レイアウトまで固定したハードマクロとネットリストで登録するソフトマクロがある。後者はレイアウト可変で前者よりも柔軟性が高いが、サイズが大きくなり、性能も良くない。前者はサイズも小さく、高性能であるが、柔軟性に欠けるという欠点がある。

最近、トップダウン設計手法とともに、作成した機能記述をライブラリに登録しておき、再利用した機能記述から回路を自動合成するという設計手法が普及してきた。この手法を用いれば、機能の変更が容易でテクノロジーに依存しない、極めて柔軟な再利用が可能であるが、人手で最適設計されたハードマクロと比べると、合成された回路の品質が良くないという問題がある。

3.本設計手法のアプローチ

従来の再利用設計手法が持つ問題点を解決し、トップダウン設計と設計資産の再利用を両立させることを目的として、以下に示すようなアプローチを取った。

3.1 設計フロー

本手法の設計フローを図1に示すが、基本的にトップダウン設計手法に基づいている。

①設計者はまずLSIの回路仕様をもとに機能設計を行なうが、全体を複数の回路ブロックに機能分割した後、ライブラリに格納された設計管理情報を用いて、部分回路仕様に適合した部品を検索する。

②部品が見つければライブラリから部品の機能記述を取り出し、部分回路仕様を満たすように必要であればカスタマイズや機能修正を行なう。見つからなければ回路仕様をもとに新たに機能記述を作成する。

③全ての回路ブロックの機能設計が終ると、作成した機能記述を用いてシミュレーションを行ない、機能レベルで回路動作を確認する。その時、設計ミスが見つければ機能記述を修正する。

④機能検証が終了すると回路ブロックごとに論理・レイアウト設計を行なうが、ライブラリから再利用してきた部品に対しては、ライブラリに格納された部品の回路データと設計手順に関する情報および機能設計時に行なったカスタマイズや機能修正の情報を用いて回路データの再利用に基づく自動設計を行なう。¹⁾

一方、新たに機能設計した回路ブロックに対しては、論理合成や自動レイアウト等の合成ツールを用いて自動合成する。

3.2 階層化された回路部品ライブラリ¹⁾

従来のように設計した回路データをそのままハードマクロ化する方法では、柔軟性に欠けるためにトップダ

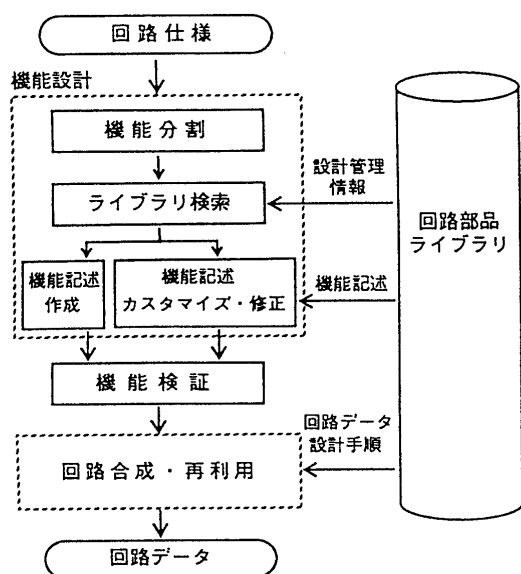


図1 設計フロー

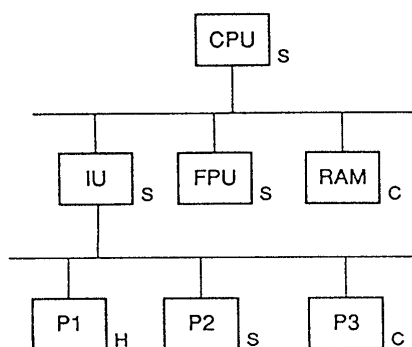


図2 階層化ライブラリ

ン設計の中でうまく再利用することが難しい。

本手法では、回路部品は柔軟に再利用できるように抽象化(パラメータ化)され、再利用時に要求仕様に応じてパラメータをフィックスすることによりカスタマイズされる。さらに、図2に示すような階層化された回路部品ライブラリを構築することにより、高品質でかつ柔軟な設計資産の再利用を実現している。

ここで各部品は設計手順に対応した属性を持ち、それに応じて許されるカスタマイズや機能修正に制限がある。図2の各部品の右下に属性を表示しているが、Sは

機能記述から合成されるソフト部品、Cはモジュールジェネレータにより生成されるコンパイル部品、Hはレイアウトまで固定したハード部品を表す。この内ソフト部品とコンパイル部品はパラメータ化されておりカスタマイズ可能である。またソフト部品では機能修正も可能である。

さらに、階層化された部品の中で異なる属性を持つ下位部品を組み合わせることも可能であり、CPUコアのような大規模なものから小規模回路ブロックまで、階層化されたライブラリのどのレベルでも部品として再利用することができる。

本手法では、全ての回路部品はハードウェア記述言語を用いて機能記述されるが、以上述べたような部品のパラメータ化および階層化は記述言語の構文により強力にサポートされる。

4.本設計手法の特徴

(1) 従来困難であったトップダウン設計の中での設計資産の再利用が容易になり、システムLSIの設計にも有効に適用することができる。

(2) ハードマクロの持つ高性能・高集積性とソフトマクロや機能記述の持つ柔軟性を合わせ持った設計資産の再利用が可能である。

(3) 部品を抽象化および階層化してライブラリ化することにより、回路部品ライブラリをコンパクトな大きさで実現できる。

(4) 標準化されたハードウェア記述言語を用いれば、広範囲の設計データを集積した利用可能性の高いライブラリを構築することができる。

5.おわりに

ハードウェア記述言語を用いて、トップダウン設計手法と設計資産の再利用を両立させた設計手法について報告した。今後ライブラリ検索の効率化や機能記述の修正支援等を検討し、実用化を進める計画である。

参考文献

- 1) 松本 他: "オブジェクト指向によるカスタム LSI 設計自動化手法"、情報処理学会第 45 回全国大会 2K-02