

出力ゲートの電源電流による故障検出のための 1 K-1 負荷抵抗電流値決定法の改良

内原 聖次 橋爪 正樹 為貞 建臣
(徳 島 大 学)

1. まえがき

我々は被検査回路の出力線に抵抗を伴ったCMOSゲート（「出力ゲート」と呼ぶ）を接続し、そのゲートに流れる電源電流により故障検出する方法を検討している。過去に各出力ゲートに流れる電源電流値（「負荷抵抗電流値」と呼ぶ）の決定法を提案した⁽¹⁾が、負荷抵抗電流値をできる限り小さくするように改良したので報告する。

2. 出力ゲートの電源電流による故障検出法

図1に出力ゲートの電源電流測定による故障検出法の検査装置のブロック図を示す。本故障検出法は被検査回路の外部出力線に接続した出力ゲートの電源電流の和を測定し、正常回路のものとの差により故障検出を行う方法である。

k番目の検査入力印が加されたときに流れる出力ゲートの電源電流 $I_T(k)$ は各出力ゲートに流れる電源電流 $I_j(k)$ を用いて式(1)で求められる。

$$I_T(k) = \sum_{j=1}^N I_j(k) \quad (j=1, \dots, N) \quad (1)$$

ここで、

$$I_j(k) = \begin{cases} 0 & j \text{ 番目の出力信号線の論理値が0の時} \\ I_j & j \text{ 番目の出力信号線の論理値が1の時} \end{cases} \quad (2)$$

$$I_j = I_{jmax} / 2^k \quad (\text{但し } I_{jmin} \leq I_j \leq I_{jmax}) \quad (3)$$

式(1)より、本手法は出力論理値の重み付き線形和の差による故障検出法であることがわかる。

3. 出力ゲートの負荷抵抗電流値決定法

出力ゲートに流れる各故障時の正常時との電源電流の差の平均値は各外部出力信号線の論理値0の出現確率（「0出現確率」と呼ぶ）が得られれば式(4)により計算することができる。

$$\Delta \bar{I}_T(i) = \sum_{j=1}^{N_0} \Delta P_{ij} \cdot I_j \quad (i=1, \dots, N_f) \quad (4)$$

ただし、 N_f は故障数を、 ΔP_{ij} はi番目の故障時におけるj番目の出力線の、正常時との0出現確率値の差を表す。

0出現確率は文献2の方法で容易に導出できる。また $I_T(k)$ に正常回路のものとの差が現れれば \bar{I}_T にも差が現れる。

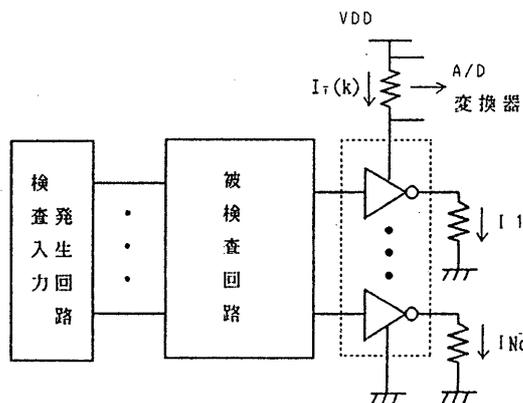


図1 出力ゲートの電源電流測定による故障検出装置
そのため、我々はできるだけ多くの故障に対し、出力ゲートに流れる電源電流の平均値が正常回路のものとの間に差が現れるような $\{I_j\}(j=1, \dots, N_0)$ の導出を試みた。

しかし、従来のアルゴリズムでは、被検査回路のすべての外部出力論理値が0となった時に流れる最大総負荷電流が非常に大きくなり、検査時に大容量の電源が必要となる可能性がある。また、同じ $\{I_j\}$ や同じ比率の $\{I_j\}$ について何でも調べる可能性があることがわかった。そこで本稿で提案する方法では、(1) I_j を変化させることで式(5)を満たす故障が最も増加する I_j を変化させ、また(2)各故障に対して式(5)の条件を満たす範囲で I_T が小さくなるようにする。

また、どの外部出力信号線の論理値が0になっているかが I_T に現れるように、 I_j 間の比は2のべき乗となるように変更する。

$$|\Delta \bar{I}_T(i)| \geq \Delta \bar{I}_{Tmin} \quad (5)$$

ここで $\Delta \bar{I}_{Tmin}$ は \bar{I}_T の測定精度である。

以下に改良した負荷抵抗電流値導出手続きを示す。

① $I_j = I_{jmax}(j=1, \dots, N_0)$ の $\{I_j\}$ で式(5)を満たす故障数を求め、 N_f に等しい場合③に進む。

②現 $\{I_j\}$ の $I_j = I_{jmax}$ を満たすjが存在しない場合④へ進む。それ以外の場合、 $I_j = I_{jmax}$ を満たす各jに対し、1つの I_j のみを $I_j/2$ とした時の式(5)を満たす故障数を求める。

もしその数が N_f の場合、その $I_j = I_j/2$ とした $\{I_j\}$ を新しい $\{I_j\}$ とし⑤へ進む。それ以外の場合、ここでの変更で式(5)を満たす故障数が最も多いかった $\{I_j\}$ を新しい $\{I_j\}$ とする。

③現 $\{I_j\}$ に対し、②で1/2倍した I_j を I_{jmin} 以下になるまで1/2倍し、式(5)を満たす故障数を求める。もしその数が N_f なら⑤へ行く。それ以外の場合、式(5)を満たす故障数の最も多い $\{I_j\}$ を新しい $\{I_j\}$ とし、②に戻る。

④①、②、③を実行した中で、最も式(5)を満たす故障数が多い $\{I_j\}$ を新 $\{I_j\}$ とする。

⑤ $\{I_j\}$ 中のどれかが I_{jmin} 以下になるまですべての I_j を同時に1/2倍し、式(5)を満たす故障数を求める。その結果、式(5)を満たす故障数が変更前に比べ減少するか、 $I_j < I_{jmin}$ となった場合、その変更の1つ前の $\{I_j\}$ を解とし、終了する。

4. 負荷抵抗電流値導出結果

本手法により組合せ論理回路に対して負荷抵抗電流値を導出した結果を表1に示す。表1は $\Delta I_{Tmin}=0.01(\text{mA})$, $I_{jmax}=30(\text{mA})$, $I_{jmin}=0.01\text{mA}$ とした場合の結果である。表1には式(3)を満たすすべての $\{I_j\}$ に対して対象故障をすべて検出できるか否か調べた結果も示す。

本研究では被検査回路内のすべての信号線に単一0/1縮退故障を挿入し、各外部出力信号線の0出現確率値を導出した。しかし、各外部出力信号線の0出現確率が正常時のも

のと全て一致する故障はどのような $\{I_j\}$ を用いても式(4)で定義される $\Delta I_T(i)$ に現れないので、本手法の対象故障から削除した。その故障は正常時電源電流波形の平均値との間に差が現れないが、電源電流波形には現れるため、故障検出できる可能性がある。そのような故障は7483A以外は表1より非常に少ないことから、出力ゲートの電源電流測定による故障検出法の故障検出能力は高いことが予想される。

また表1より、対象故障全てに対し式(5)を満たす $\{I_j\}$ は非常に多く、またそれらを導出するには非常に多くの計算時間が必要であることがわかる。それに対し本手法では高速に1つの解を導出できることが表1よりわかる。

5. むすび

本稿では、改良したアルゴリズムを用いた負荷抵抗電流値決定法を提案した。今後は本手法で導出した I_j を用いた故障検出を行い、出力ゲートの電源電流測定による故障検出法の故障検出能力を調べる予定である。

[参考文献]

- (1)月本他：CMOS組合せ回路の電源電流による故障検出のための出力抵抗決定法，1991年電子情報通信学会春季全大D-287.
- (2)S.Chakravarty and H.B.Hunt III: "On Computing Signal Probability of Stuck-at Faults", IEEE COMPUTER, Vol. 39, No. 11 (1990).

表1 導出結果

回路名	全故障数	対象故障数	{I _j }の全組合せに対する解析			本手法による{I _j }の導出			
			解の総数	I _{Tmax} の最小値(mA)	CPU時間(sec)	負荷抵抗電流値 (mA)	N _{df}	I _{Tmax} の最小値(mA)	CPU時間(sec)
46	328	324	6245430	4.45	234806.0	I ₁ ~I ₈ =0.94	324	7.50	0.5
82	154	154	455	0.70	1.8	I ₁ ~I ₂ =0.47, I ₃ =0.12	154	1.06	0.1
83A	278	178	87846	1.06	190.8	I ₁ ~I ₅ =0.94	178	4.69	0.1
85	340	340	126	7.50	3.7	I ₁ =1.88, I ₂ ~I ₃ =3.75	340	9.38	0.2
138	180	180	1611288	8.44	129926.2	I ₁ =0.94, I ₂ ~I ₈ =1.88	180	14.06	0.2
147	224	224	518	16.00	21.2	I ₁ ~I ₄ =7.50	224	30.00	0.1
151	218	206	76	1.00	0.2	I ₁ =0.94, I ₂ =1.88	206	2.81	0.1
152	180	168	7	0.47	0.1	I ₁ =0.47	168	0.47	0.1
153	176	168	49	0.94	0.1	I ₁ ~I ₂ =0.47	168	0.94	0.1
155	122	122	16598576	2.11	90144.0	I ₁ =0.23, I ₂ ~I ₈ =0.47	122	3.52	0.2
157	82	80	6561	0.47	8.2	I ₁ ~I ₄ =0.12	80	0.47	0.1
158	82	80	6561	0.47	8.1	I ₁ ~I ₄ =0.12	80	0.47	0.1
181	512	503	49107	66.74	365952.2	I ₁ =30.0, I ₂ =15.0, I ₃ ~I ₈ =30.0	503	225.00	0.8
182	216	216	6474	6.45	230.2	I ₁ =3.75, I ₂ =1.88, I ₃ ~I ₅ =3.75	216	16.88	0.2
183	94	94	81	0.23	0.1	I ₁ ~I ₂ =0.12	94	0.23	0.1
246	340	336	5466871	4.69	243966.0	I ₁ ~I ₈ =0.94	336	7.50	0.5

(I_{Tmax} : 最大負荷抵抗電流値, N_{df} : 式(5)を満たす故障数, 使用した計算機 : OMRON製LUNA-88K)