

高速フレーム・フィルタリング回路

1W-5

室野 隆博 杉山 俊 古西 邦芳
(株)東芝 府中工場

1. はじめに

LAN間接続装置の内、MACレベルでデータ・フレームを中継するMACブリッジでは、不要なフレームの中継によるトラフィックの増加を抑えるため、中継フレームのフィルタリング処理機能を備えているのが一般的である。

フィルタリング処理は、接続されるLANの最大のフレーム転送レートで行われるのが理想的であり、ISO8802-3 CSMA/CD方式のLAN(伝送速度 10Mbps)を接続するブリッジ装置では、14,880パケット/秒の性能が要求される。また、近年利用されることが多くなったISO9314 FDDI LANを接続する装置では、446,428パケット/秒もののフィルタリング処理性能が要求される。

当社では、FDDIとCSMA/CD方式のLANを接続するLAN間接続装置用に高速フレーム・フィルタリング回路を開発したので紹介する。

2. フレーム・フィルタリング機能

MACブリッジを利用したLAN間接続の例を図1に示す。不要なトラフィックの伝播を抑える目的で使用するフィルタリング処理は、LANから受信したフレームが同一LAN上のノード宛であればそのフレームを廃棄し、それ以外のノード宛またはマルチキャストであれば他のLANへ中継する。この時、各LAN上のノードアドレス(MACアドレス)と接続されているLANのポートとの対応表(以下「アドレステーブル」と称する)を検索し、フレームの中継を行うか否かを判断する。

アドレス学習機能を持つMACブリッジ装置のフィルタリング機能は以下の通りである。

- (1) 受信フレームの宛先MACアドレス(DA)とアドレステーブルの内容との比較/フレーム廃棄処理。
- (2) エージング時間経過したアドレステーブルのエントリ(MACアドレスとLANポートとの組み合わせ)消去。
- (3) 受信フレームの送信元アドレス(SA)のテーブルへの登録/エージングタイムの更新。

3. 回路の構成

今回開発したフィルタリング回路は、FDDI 1ポートとCSMA/CD方式LAN 1ポートを同時にサポートすることができる。また、複数のフィルタリング回路をカスケード接続することにより、同時にサポートできるCSMA/CD方式LANのポート数を簡単に増やすことができる。フィルタリング回路の利用方法を図2に示す。

フィルタリング回路の構成は図3のようになっている。DA検出回路とSA検出回路は、シリアルに受信するフレームのデータから、DAとSAをそれぞれ検出し、DA, SA保持用レジスタにその値を記憶させる。また、それと同時にテーブルアドレス生成回路に対しテーブルメモリ上の該当するエントリ・アドレスを算出させる(このアドレスで指定されるエントリが有効か無効かで、DA, SAが登録されているか否かを判断する)。そして、このアドレスで示されるエントリ中のMACアドレスとDA, SA保持用レジスタの値を比較する。DAの比較の結果は、フレーム廃棄信号の出力として反映され、SAの比較結果は、SA登録/更新回路へのコントロール信号として反映される。また、エージングタイムは、アドレステーブル上の各エントリのエージング時間を管理し、時間カウンタが設定値に達するとそのエントリをテーブルより消去する。

4. 高速アドレス・マッチング処理

受信フレームのDA, SAとアドレステーブルに登録済みのMACアドレスとを比較し、マッチするか否かの判断を高速に行う必要がある。

従来、アドレステーブル検索の処理は、ソフトウェアによるハッシュ演算処理で実現していた。今回開発したフィルタリング回路では、この演算処理をハードウェアで実現し高速化を図った。図3中のテーブルメモリ・アドレス生成回路は受信フレームのDA, SAよりハッシュ演算を行ってテーブル・メモリ上の該当するエントリのアドレスを算出する回路である。

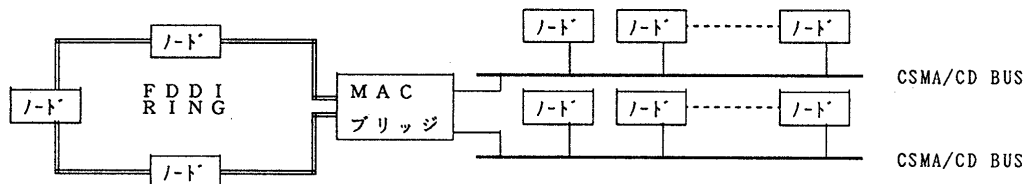


図1 MACブリッジを利用したLAN間接続の例

High Performance Frame Filtering Logic
Takahiro MURONO, Takashi SUGIYAMA, Kuniyoshi KONISHI
TOSHIBA CORPORATION

5. フィルタリング性能

高速化のアドレス・マッチング処理が可能となったことで、フィルタリング回路のフレーム・フィルタリング性能は、以下の値を実現することができた。

フィルタリング性能

FDDIポート:

446,428 パケット/秒

CSMA/CD方式LANポート:

14,880 パケット/秒

アドレス登録数 [アドレステーブル用外部メモリの容量により可変]

16,000 エントリ

(メモリ容量512Kバイト時)

6. おわりに

高速フレーム・フィルタリング回路を利用することにより、プロセッサのソフトウェア処理で行っていたフィルタリング処理をハードウェア化し、プロセッサの負荷を低減することができた。これによって、プロセッサはフレームの中継処理に専念することができ、中継処理性能の向上にも寄与することができた。

また、従来高速のフレーム・フィルタリング回路として、CAM(Content Addressable Memory)を利用したものもあったが、現状まだ高価なLSIでありコスト面でアドレス登録数の制約を受けるため、外部メモリの容量増加で簡単にアドレス登録数を増やすことができる本回路を開発した。

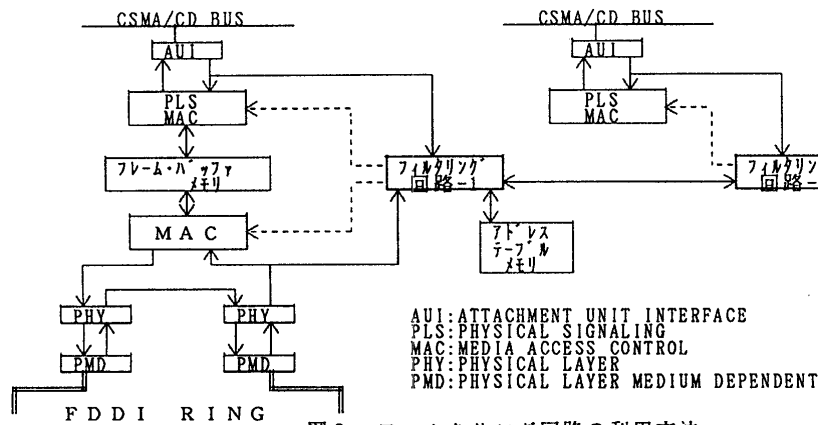


図2 フィルタリング回路の利用方法

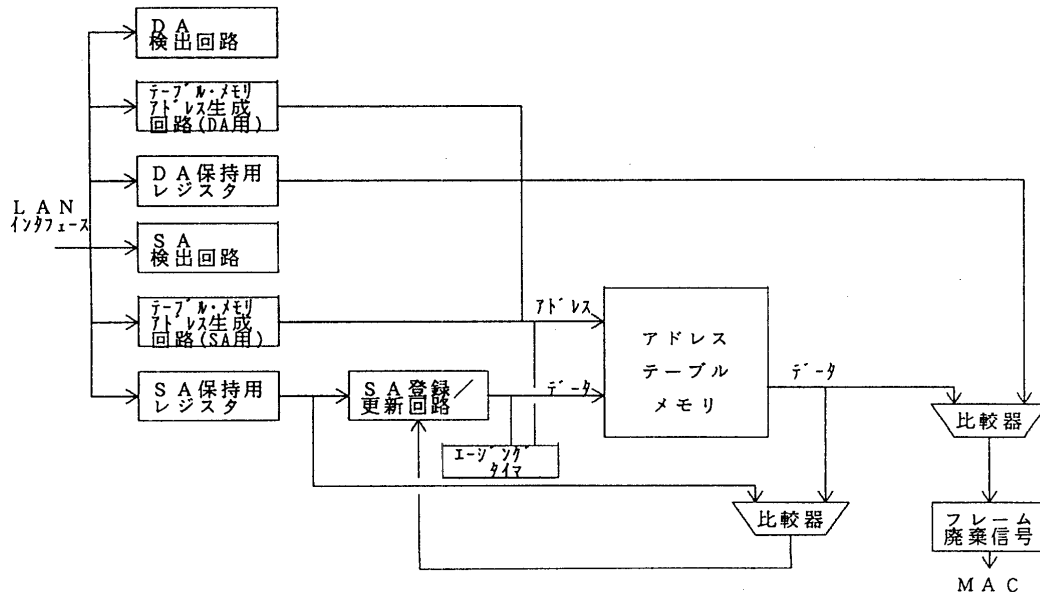


図3 フレーム・フィルタリング回路（1ポート分）の構成