

ASIC用テストプログラム編集におけるパラメタライズド記述フォーマッタの応用

6E-1 掃部 耕平¹ 鳥羽 宏幸¹ 川口 浩司¹ 田中 宏²

¹三菱電機セミコンダクタソフトウェア(株) ²三菱電機(株)カスタムLSI設計技術開発センター

1. はじめに

半導体微細加工技術の進展により数十万ゲートのLSIが実現可能となり、LSIの機能もますます複雑化する傾向にある。このため、LSIのテストプログラム作成は非常に困難な問題となっている。特に、特定用途向きIC(以下ASICと略す)では、回路機能の複雑さに加え、多品種少量生産を短期に低コストで実現する必要があり、ASICのテストプログラムを短期間に作成することが重要になる。

テストプログラムを短期間に作成し、ASICのテストコストを削減するには以下の内容を実現する必要がある。

- ①短期間でテストプログラムを開発する。
 - ②ASICのピン数、動作速度に見合ったできるだけ安価なLSIテスト(以下テストと略す)でテストを行う。
 - ③ASICのテスト時間そのものを短縮する。
- ①、②を実現するために、機能・性能・価格の異なる複数種類のテストに対して、ASICのテストプログラムを自動編集するテストプログラム編集ツールが必要となる。また、テストプログラム編集ツールの開発そのものを短期間に行う必要がある。③を実現するためには、テストプログラム編集ツールがテストハードウェア及びソフトウェアの機能・性能向上によるテストプログラムの変更に対して容易に対応できなければならない。本稿では、パラメタライズド記述フォーマッタ(以下PDFと略す)[1]を適用することにより、①~③の内容を実現したテストプログラム編集ツールについて述べる。

2. 従来のテストプログラム編集ツールにおける問題点と解決策

従来のテストプログラム編集ツール[2]-[4]は、図1に示すように論理シミュレータ(シミュレーション結果編集ツールを含む)やテストパターン自動生成ツールで作成したテストデータ記述からテストプログラムを作成する構成になっている。この構成では、テストごとにテストプログラム編集ツールを開発する必要があり、テストプログラムの仕様変更による改修や新規テスト用のテストプログラム編集ツールの開発に多大な人工を要するという問題があった。

この問題を解決するため、PDFを適用したテストプログラム編集ツールを開発した。PDFは、モジュールジェネレータで生成したモジュール(以下モジュールと略す)の回路モデル記述をパラメタライズド回路モデル記述から生成する機能を有している。回路モデル記述は、モジュールを含む回路に論理シミュレータやタイミング検証ツールを適用する際に必要となる回路設計データである。パラメタライズド回路モデル記述は、ビット数、ワード数のようなモジュールのパラメータによって変化する回路モデル記述部分と変化しない回路モデル記述部分からなっている。前者はパラメタライズド記述言語(以下PDLと略す)で記述し、後者は論理シミュレータやタイミング検証ツール等の回路

モデル記述言語で記述する。

ASICのテストプログラムも、テストピン数、テストアドレス、テスト規格値、タイミング情報等のパラメータによって変化する部分とそれ以外の固定部分からなっている。このようなモジュールの回路モデル記述とASICのテストプログラムとの類似性に着目し、PDFを適用したテストプログラム編集ツールを開発した。PDFの適用により、テストプログラム編集ツールの改修や新規テストのテストプログラム編集ツールの開発に要する人工を削減できる。

3. システム構成

図2に示すように、今回開発したテストプログラム編集ツールはテストプログラムトランスレータとPDFとからなっている。本ツールは、論理シミュレータ(テストパターン編集ツールを含む)やテストパターン自動生成ツールで作成したテストデータ記述(以下TD記述と略す)とパラメタライズドメインプログラム記述を入力しテストプログラムを生成する。テストプログラムはメインプログラムとパターンプログラムとで構成されている。メインプログラムは、各テスト項目のテスト手順、テストアドレス、テスト規格値、タイミング情報等を記述している。パターンプログラムは、印加すべきテストパターンを記述している。

3.1 テストプログラムトランスレータ

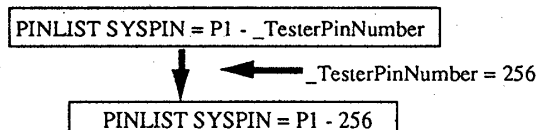
テストプログラムトランスレータは、TD記述からテスト言語で記述したパターンプログラムとメインプログラムで必要なパラメータ値を格納したパラメータファイルとを生成する。パターンプログラムは、テストの種類に依存して記述形式が大幅に異なる。このため、新規テストのパターンプログラム生成時にはテストプログラムトランスレータの改修が必要になる。

3.2 PDFとパラメタライズドメインプログラム記述

PDFは、パラメタライズドメインプログラム記述とパラメータファイルとから、パラメータ値によって規定されるメインプログラムを生成する。パラメタライズドメインプログラム記述は、PDLで記述したメインプログラム記述部分とテスト固有のテスト言語で記述したメインプログラム記述部分とからなっている。

PDLは、以下に示す5種類の編集文で構成されている。本稿では、編集文の開始文字として"""(アンダースコア)を用いているが、他の特殊文字、例えば"@ "等に変更することも可能である。

- (1) パラメータ値を代入する文
- ・テストピン数、テストアドレス、テスト規格値などを代入する場合に用いる。



A Test Program Generation Tool with Parameterized Description Formatter for ASICs

Kouhei Kamon¹ Hiroyuki Toba¹ Kohji Kawaguchi¹ Hirosi Tanaka²

¹ Mitsubishi Electric Semiconductor Software Corp.

² ASIC Design Engineering Center, Mitsubishi Electric Corp.

(2) 記述の追加、削除を行う条件判断文
 ・バッファセルの種類によってテスト規格値を追加する場合などに用いる。

```
#if( _PullUpInputBufferNumber > 0 )
#[LVMH=_LimitVoltageHighMax]#
_PullUpInputBufferNumber = 3
_LimitVoltageHighMax = 5.0V
LVMH=50V
```

(3) 指定回数だけ記述を繰り返す文
 ・同じタイプのバッファセルに接続されているテストピン番号をピンリストにする場合などに用いる。

```
PINLIST=P_#loop(i=1;i<=_PullUpInputBufferNumber-1;1)
#[_pin(i)]#_pin[_PullUpInputBufferNumber]
_pin[1]=1 _pin[2]=10 _pin[3]=25
_PullUpInputBufferNumber=3
PINLIST=P1,10,25
```

(4) 算術演算を行なう文
 ・タイミング情報にマージン値を加算する場合などに用いる。

```
TSB1 = _arith(_strobe[1]+_margin)NS
_strobe[1] = 800 _margin = 900
TSB1 = 1700NS
```

(5) 指定されたファイルの内容を取り込む文
 ・他のファイルの内容をメインプログラムに埋め込む場合などに用いる。

```
/******
*_file(comment);
/******
commentファイルの内容
/* LSI NAME LSIA *
/******
/* LSI NAME LSIA *
/******
```

4. 適用結果

今回開発したテストプログラム編集ツールの実チップ適用結果を図3に示す。この結果から実用的なCPU時間でテストプログラムの作成が可能であることを実証した。

また、テストごとにテストプログラム編集ツールを開発する従来方式に比べ、PDF適用のテストプログラム編集ツールは約3/4の人工で開発できた。また、新たなテスト言語のテストプログラム編集ツールを開発する場合、当該テスト言語のパラメタライズドメインプログラム記述の作成とテストプログラムトランスレータのパターンプログラム生成機能追加とで対応でき、ソフトウェア開発量が従来方式の約1/4程度に削減できることを確認した。

5. おわりに

ASICのテストプログラムを短期間に低コストで生成可能なASIC用テストプログラム編集ツールを開発した。本ツールはPDFを適用しており、テストプログラムの仕様変更に伴う改修や新規テストのテストプログラム生成機能追加に必要な人工削減を可能とした。現在、本ツールはASICの出荷、評価及び、受け入れ用のテストプログラム作成に実使用している。

参考文献

- [1]津田他, "モジュールジェネレータのレイアウトおよび回路モデル生成手法", 電子通信学会 VLD研究会 VLD89-38(1989)
- [2]G.D. Peterson, et al. "MITEG: An Integrated Test Program Generation System", Proceedings of the International Test Conference, 1987, pp.267-275.
- [3]G.L. Castrodale, et al. "An Interactive Environment for the Transparent Logic Simulation and Testing of Integrated Circuits.", Proceedings of the International Test Conference, 1990, pp.394-403.
- [4]田中 他, "カスタムLSI用テストプログラム作成支援システムの一構成法", 情報処理学会第33回全国大会 7R-2(昭和61後)

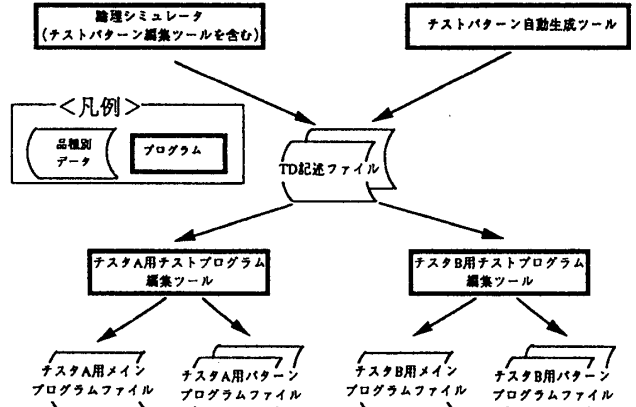


図1 従来のテストプログラム編集ツールシステム構成図

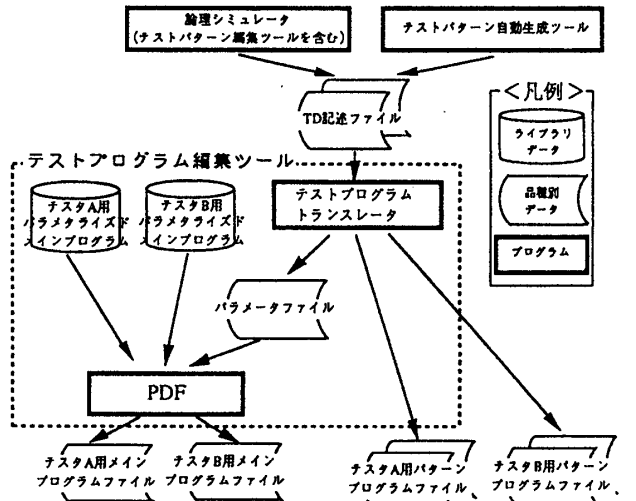


図2 新規開発のテストプログラム編集ツールシステム構成図

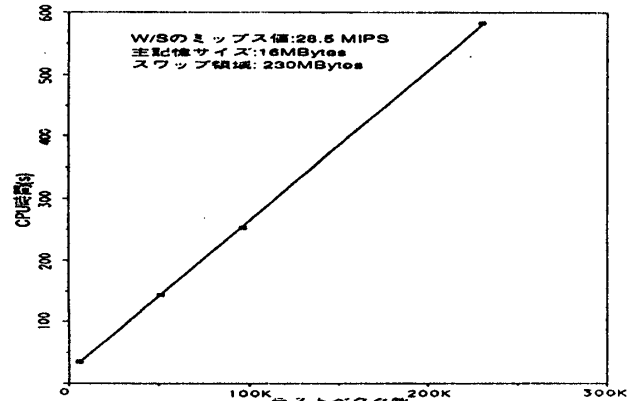


図3 テストペフタ数とCPU時間