

## バス結合型マルチプロセッサにおけるバス制御方式

5 P-2

金城 守茂 平岡 孝 石川 禎 福田 正春  
(株) 東芝 府中工場

## 1. はじめに

バス結合方式は、プロセッサ間のアクセスや主メモリとのアクセスが増えるとバスが性能のネックとなる場合もあるが、経済性や拡張性に優れておりミニコンピュータシステムなどでは有効である。

本稿では、その一例として産業用コンピュータ G8090 においてプロセッサ ACP 4 台がコンパクトに接続される高速バス ACPバスについて紹介する。

## 2. システム構成と ACPバス

図1に対称型密結合マルチプロセッサ G8090 のシステム構成を示す。ACPバスには、ACP以外にシステム制御装置 SCU、Gバス制御装置 GBA が接続されている。分散出力プロセッサ DCP が接続される Gバスは 160 nS のサイクルであるが、スループットを向上させるために ACPバスとメモリバスは ACPのマシンサイクル 53 nS と 1対1に同期する設計になっている。また、バスのトラフィックを下げるために、各 ACPには 256 Kバイト (命令用、オペランド用各 128 Kバイト) の大容量キャッシュ・メモリを搭載し、ヒット率の向上を図った。50 Kゲート/チップの CMOSゲートアレイの採用、両面実装技術によるコンパクト化設計は、ミスヒットによるブロックリードが発生してもレスポンス時間を短くすることができた。図2にブロックリードサイクルのタイミングを示す。キャッシュ制御はライトスルー方式を採用し、コヒーレンスを保つために、バス・スヌープ機能を有する。バスのモニタリングによって ACP内のキャッシュ・アクセスが乱されることがない様に、各 ACPはモニタリング用のディレクトリ (コピー側) と ACP

P用のディレクトリ (オリジナル側) を内蔵している。

## 3. ACPバスの特徴

ACPバスの特徴を説明する。

## (1) スプリット制御方式による高速化

バス転送制御方式としては、スループットの高いスプリット方式を採用した。また、バス取得サイクルとデータ転送サイクルを分け、サイクルタイムを短縮化すると共にパイプライン化を図った。メモリ読み出しアドレスラインとメモリ読み出しデータラインを分離して、他のプロセッサからのメモリアクセスも並列動作できるようにした。図2参照。

## (2) 特権リクエストによる優先度制御

通常のバス取得 (バスリクエストを出力する) の優先度は、プロセッサの実装スロットによって決定されているが、優先度の低いプロセッサでも、

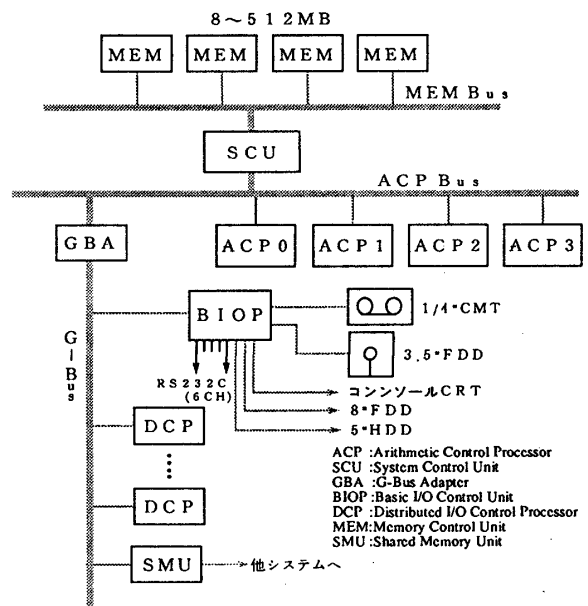


図1 システム構成

A Bus Control Method for Shared-bus Multiprocessor

M.Kinjo, T.Hiraoka, T.Ishikawa, M.Fukuda

TOSHIBA CORPORATION

一時的に優先度を上げることでの特権リクエストを設けた。これにより優先度の高いプロセッサだけがバスを使用し、優先度の低いプロセッサがバスを使用できない状態に陥るのを避けることができる。それぞれのリクエストでの優先度順位を次に示す。(右側のプロセッサの方が優先度が高い。)

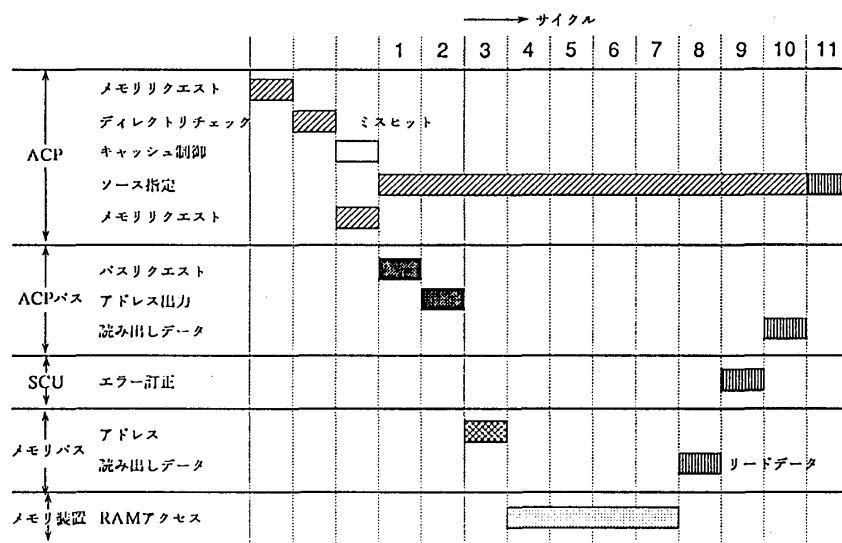


図42 ブロックリードサイクル

#### ○バスリクエスト

$ACP0 < ACP1 < ACP2 < ACP3 < GBA < \text{特権リクエストを出力するプロセッサ}$

#### ○特権リクエスト

$GBA < ACP3 < ACP2 < ACP1 < ACP0$

各装置のACPバス取得の機会を均等にするため、バスリクエストを出力してバス取得できなかった場合、次のサイクルで特権リクエストを出力する。特権リクエストにおいて優先度の高い装置が特権リクエスト出力によってバスを占有することを防ぐために、他の装置が特権リクエストを出力している場合は新たに特権リクエストを出力することを禁止している。

#### (3) マイクロTASによる排他制御

プロセッサ間あるいはタスク間の排他をとる命令として、従来からTAS (Test And Set) 命令がある。TAS命令が主メモリ上の"ロック・ワード"を中心に実行されるのに対して、SCU内にインターロックを示すフラグを置き、マイクロ命令で操作して排他をとる方法をマイクロTASと呼んでいる。マイクロTASには次の3種がある。

#### ○メモリ・マイクロTAS

インターロック付き命令と呼ばれる命令が主メモリや共有メモリ装置SMUにアクセスする時に命令処理の排他をとる。

#### ○DCPアクセス・マイクロTAS

DCPの起動/停止を行う入出力命令処理や指示された仕事の終了を通知するDCP割込み処理の排他をとる。

#### ○ACP間通信・マイクロTAS

ACP間でTLBページ要求処理や割り込み要求がある時に排他をとる。

この方法はテストが速く排他が必要な命令だけがインターロックされるので、システム全体の処理を向上できる。

#### 4. おわりに

以上、バス結合型の密結合マルチプロセッサのもつ利点を活かしながらシステム性能低下を抑えたバス制御方式について述べた。その結果、本システムの処理性能は10 (1ACP) ~ 31 MIPS (4ACP) を達成した。

半導体技術の進歩に依存した性能向上から脱却するためにもマルチプロセッサ構成は不可欠であるだけでなく、オンライン・トランザクション処理システムにみられる拡張性、フォールトトレラント性のためにもますます重要になりつつある。今後は、大型コンピュータに採用されているクロスバ・スイッチ方式、多ポート方式もミニコンピュータなどで採用されるであろう。