

4P-9

HLS:論理シミュレーション専用計算機

(4) ネットワーク制御ユニット

今村真人, 浜崎良二, 木幡一博, 菊地原秀行, 白木昇

沖電気工業(株)超LSI開発センタ

1. はじめに

HLS^[1]は、高精度・高性能に加え小型化とシステム拡張性を重視して設計した。その実現のため、PE(Processing Element)の高性能化は必須であるが、さらに、それらを結合する方式^[2,3]も重要である。HLSで採用する結合方式の条件としては、通信性能、システム拡張性、ハードウェアコストの3点に絞った。並列論理シミュレーションマシンにおける結合方式については各方面で開発・実用化^[4]されている。しかし、前記3点の条件を全て満足する方式はない。

本稿では、HLSの相互結合網であるネットワーク制御ユニット(NCU)^[5]において採用した結合方式の選定経緯とそれを実現している専用LSIについて述べる。

2. 方式選定の経緯

並列論理シミュレーションマシンの相互結合網について、PE10台程度を完全結合したモジュールをハイパーキューブ結合で実現するという階層結合方式が提案されている。^[6]

HLSの結合方式においても階層結合方式を採用することにし、下位層の結合方式は、性能重視の立場からクロスバ方式で実現することにした。上位層の結合方式については下記の要件を考慮して決定した。

- ・システム拡張性とハートウェアコスト
- ・SPM^[5]で取扱うゲート規模
- ・専用LSI化を前提として、1チップ搭載

可能ゲート数、パッケージピン数

・論理シミュレーションにおけるイベント転送の局所性等

検討の詳細は省略するが、上位層の結合方式として、リングバスと共有バスの2方式に絞った。最終的には、両者の性能見積、要求性能、実装面を考慮した結果、リングバス方式を採用することにした。

3. NCUの構成

NCUは、SEU^[5]8台を多段クロスバスイッチ網で接続したモジュール(SPM)16台をリングバスで接続した階層型結合網である。NCUは、リングバスのノードプロセッサ:RBU(Ring Bus Unit)、およびクロスバスイッチのノードプロセッサ:NPU(Network Process Unit)の各専用LSIから構成される。(図1)

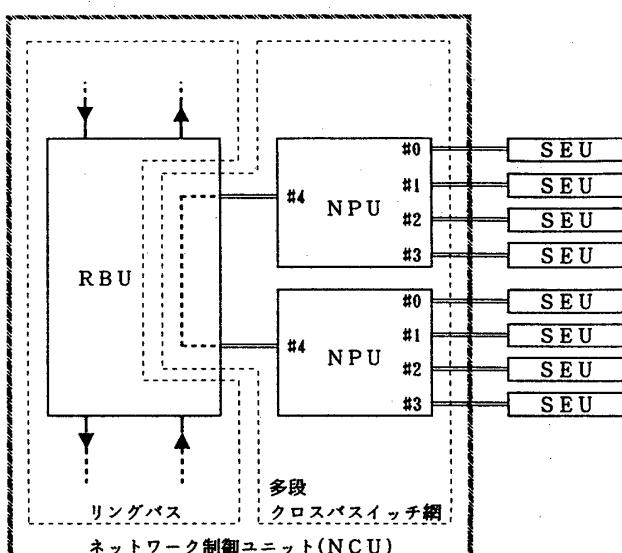


図1 NCU構成(1SPM分)

4. 専用LSI

NCUを構成する2種類の専用LSIについて下記に説明する。

4.1 NPU

(1)特徴

NPUは、 5×5 のクロスバスイッチのノードプロセッサであり、SEU4個、RBU1個と接続する。イベントの流れを滑らかにするため、クロスバスイッチの入出力にFIFOと、各ポートに他のポートから自身への転送要求の集中アービタを内蔵している。

(2)転送性能

一転送経路当たりのイベント転送間隔は、最小2システムサイクルである。5つのポート間で相互に同時転送が可能であり、システムサイクル 100nsの場合、最大転送能力は、

$$(1/100 \times 10^{-9}) \div 2 \times 5 = 25 \text{ MTPS}$$

となる。(MTPS:百万イベント転送/秒)

4.2 RBU

(1)特徴

RBUは、双方向リングバスを構成するノードプロセッサである。左右の隣接するRBUとそれぞれ一対の单方向バスで接続し、双方向の通信を同時にを行うことが可能である。また、システムクロックに無関係な非同期転送機能を具備している。これにより、遠距離ノード間の通信性能の低下を抑えている。イベントの流れを滑らかにするため、内部の転送経路には、すべてFIFO経由で接続されている。

(2)転送性能

16個のRBUがすべて双方向へ同時に転送が可能であり、隣接RBU間は、1イベントを1システムサイクルで転送する。システムサイクル 100nsの場合、本リングバスの最大転送能力は、

$$(1/100 \times 10^{-9}) \times 16 \times 2 = 320 \text{ MTPS}$$

となる。また、RBU間平均転送距離(通過するRBUの数)を4とすれば、

平均転送能力は、

$$320 \div 4 = 80 \text{ MTPS}$$

となる。

4.3 専用LSIの諸元

専用LSIの諸元を表1に示す。

表1 専用LSI諸元

	NPU	RBU
信号ピン数	184	209
ゲート数	19k	57k
FIFO	29bx10個 29bx8個	30bx2個 29bx8個

5. おわりに

HLSのネットワーク制御ユニット(NCU)について、その結合方式の選択経緯、およびNCUを構成する専用LSIについて述べた。NCUは、①クロスバとリングバスの階層結合網②通信制御ノードの専用LSI化③性能低下を抑える非同期転送等の機能の具備等により高性能化を図っている。

参考文献

- [1] 菊地原,他：“HLS:論理シミュレーション専用計算機（1）システム概要”,本大会予稿集,1990
- [2] 黒川,相磯：“結合方式”,特集「並列処理技術」,情報処理学会誌,Vol.27, No.9, pp.1005-1021, 1986
- [3] R.W.Hockney,C.R.Jesshope著,奥川,黒住共訳,並列計算機,共立出版
- [4] 大森,小池：“論理シミュレーションマシンのハートウェアアルゴリズム”,特集「VLSI向きハートウェアアルゴリズム」,情報処理学会誌,Vol.26, No.6, pp.668-678, 1985
- [5] 浜崎,他：“HLS:論理シミュレーション専用計算機（2）ハートウェア構成”,本大会予稿集,1990
- [6] 川口,他：“並列論理シミュレーションマシンの相互結合方式”,信学技報,Vol.85, No.302, EC85-59, 1985