

ソフトウェア開発における協調支援環境 Vela

— (6) TMS の利用実験と評価 —

2 G - 6

太田 剛 山口 高平 落水 浩一郎

静岡大学

1. はじめに

本稿では、Vela の仮説管理フェーズにおける TMS^[1]の有効性を実験を通して示す。なお、実験には文献^[2]の電文解析問題を JSP で設計するプロセスを題材としてとりあげた。

2. 実験の概要

今回の実験において使用した知識を Prolog で記述した例を以下に示す。(A) は前向き実行制御知識、(B) (C) はオブジェクトレベル知識である。なお、今回の実験では知的バックトラック機構は実装未了であるため、後向き実行制御知識は取り扱わない。

```
jsp 法 (Problem,Program) :-          —(A)
    入力木作成 (Problem,In),
    出力木作成 (Problem,Out),
    プログラム木作成 (In,Out,Prog),
    演算子数え上げ (Problem,Ops),
    演算子割り当て (Ops,Prog,OpTree),
    プログラム作成 (OpTree,Program).
```

```
プログラム木作成 (In,Out,Prog) :-          —(B)
    プログラム木作成本体 (In,Out,Prog).
プログラム木作成 (In,Out,[Prog1,Prog2]) :- —(C)
    中間ファイル作成 (In,Out,Tmp),
    プログラム木作成本体 (In,Tmp,Prog1),
    プログラム木作成本体 (Tmp,Out,Prog2).
```

3. TMS の利用実験例

2 節に示した知識を用いて、電文解析問題を JSP 法により設計する実験経過を示す。なお、この実験終了時に TMS が管理している構造を図 1 に示す。

- (1) ユーザは 2 節に示した知識を含む JSP 用のプロセス記述を読み込んだメタインターブリタを起動する。
- (2) メタインターブリタは前向き実行制御知識 (A) を実行し、ユーザーに対して入力木作成の指示を出す。この問題においては、入力は電報の列ともブロックの列ともみなせるが、ここではユーザーが経験不足のために誤りをおかし、電報の列であるという仮説 1 を採用したとする。ユーザーが仮説 1 と入力木 1 をシステムに与えると、TMS は入力木 1 の justification として問題文および仮説 1 を記録す

る。

- (3) メタインターブリタは (A) により、次に出力木作成の指示を出す。ユーザーは問題文に従って、出力が各電報に対する報告の列であるという仮説 2 をおく。ユーザーがシステムに仮説 2 と出力木を与えると、TMS は出力木の justification として問題文および仮説 2 を記録する。
- (4) 次にメタインターブリタは (A) によりプログラム木作成の指示を出すが、ここでは次にオブジェクトレベル知識 (B) (C) が両方とも実行可能であるため、判断をユーザーにおおぐ。ここでは、ユーザーは入力木および出力木を吟味した結果構造不一致はないと判断し、これを仮説 3 として採用する。ユーザーが仮説 3 とプログラム木 1 をシステムに与えると、TMS はプログラム木 1 の justification として入力木 1、出力木および仮説 3 を記録する。
- (5) (A) に従ってメタインターブリタは次に演算リスト作成の指示をする。ここでは特に必要とする仮説はないので、演算リストの justification として問題文のみが TMS に記録される。
- (6) 次にメタインターブリタは (A) により演算割り当ての指示を出す。このときユーザーは、問題文中の「紙テープは read block 命令によってアクセスされる」という記述に対応する演算が、プログラム木 1 へ割り当て不可能であることを発見し、このいきづまりを TMS に矛盾として通知する。
- (7) TMS は、演算付プログラム木を contradiction とし矛盾の原因を取り除こうとする。今回の実験では、矛盾の原因として仮説 1 をユーザーが指定した。そして、新たに入力がブロックの列であるという仮説 4 を導入して、これを TMS に投入する。
- (8) TMS は矛盾の原因となっている仮説 1 のラベルを out にし、justification をたどることによって、入力木 1 およびプログラム木 1 のラベルをも out にする。そしてメタインターブリタの実行を (2) に戻す。
- (9) (2) の実行に戻ったメタインターブリタは、入力木 1 のラベルが out であるためユーザーに修正を指示する。ユーザーはメタインターブリタの指示に従い、入力木 1 を修正して入力木 2 を作成する。TMS は入力木 2 の justification として問題文および仮説 4 を記録する。

- (10) メタインタープリタは(A)により、次に出力木を作成を実行する。このとき、出力木のラベルが in のままであるため、修正の必要ないと判断して実行を次に進める。
- (11) メタインタープリタは(A)により、プログラム木作成を実行する。このとき、プログラム木1のラベルが out となっているためこの修正を指示する。
- (12) ユーザはプログラム木1を修正してプログラム木2を作成する。このとき、構造不一致を発見するのでTMSに矛盾として通知する。TMSはこの通知により、プログラム木2を矛盾状態に変える。
- (13) ユーザが矛盾の原因である仮説3を指定すると、TMSはこの仮説のラベルを out にする。そして、ユーザは構造不一致があるという新たな仮説5をTMSに通知する。その後、TMSはメタインタープリタの実行を(4)に戻す。なお、この場合には justification をたどって、これ以上のラベルの変更はない。
- (14) (4)の実行に戻ったメタインタープリタは(B)のオブジェクトレベル知識では設計に失敗したことを見つめ、次に(C)の知識の利用を試みる。すなわち、中間ファイルを用いる方法に方針を変更して、最終的に電文解析問題をJSP法により設計することに成功する。

4. 評価

本稿では、Velaシステムの「仮説管理フェーズ」におけるTMSの利用例を述べた。今回の実験では、ユーザが与える入出力木等の生成物と、それを構築するために必要となる仮説との依存関係および真偽値をTMSを用いて管理した。そして、ユーザの与えた仮説

に設計のいきづまりの原因がある場合に、TMSを用いることにより対処できることが確認された。しかしながら、次に述べる不十分な点があり、今後改良していく予定である。

第一の点は、さまざまな仮説の中から設計のいきづまりの原因となっている仮説を特定するための機構の充実にある。TMSの機能そのままで、全く関係のない仮説が原因として選ばれてしまうことがある。しかし、ソフトウェアの設計におけるやり直しにおいては、原因の究明が重要なポイントであり、これを支援できる機能が必要である。

第二の点は、「失敗情報の解析」機能の充実である。TMSが保持する nogood node は「前向き実行制御知識」におけるルールおよびユーザが導入した仮説の集合を管理している。前者を解析することにより組合わせ禁止のルール集合が得られるため、これを「前向き実行制御知識」にフィードバックさせることにより、過去の類似問題設計時におかしたものと同じ誤りにおけることを防ぐことが可能となる。また、後者を解析することにより、ユーザが新たな仮説を導入しようとした際に、過去の類似問題において同様の仮説が導入されていきづまりを生じたという事実を通知できる可能性がある。

参考文献

- [1] 成松, 山口, 落水: ソフトウェアプロセスの実行機構, 第41回情報処理学会全国大会予稿集(1990).
 - [2] M.A.Jackson: 構造的プログラム設計の原理, 日本コンピュータ協会(1980).
- 謝辞 本研究はSDAコンソーシアムの補助金と、科研費重点領域研究(1)(課題番号02249109)の一部の援助のもとに行なわれた。記して謝意を表する。

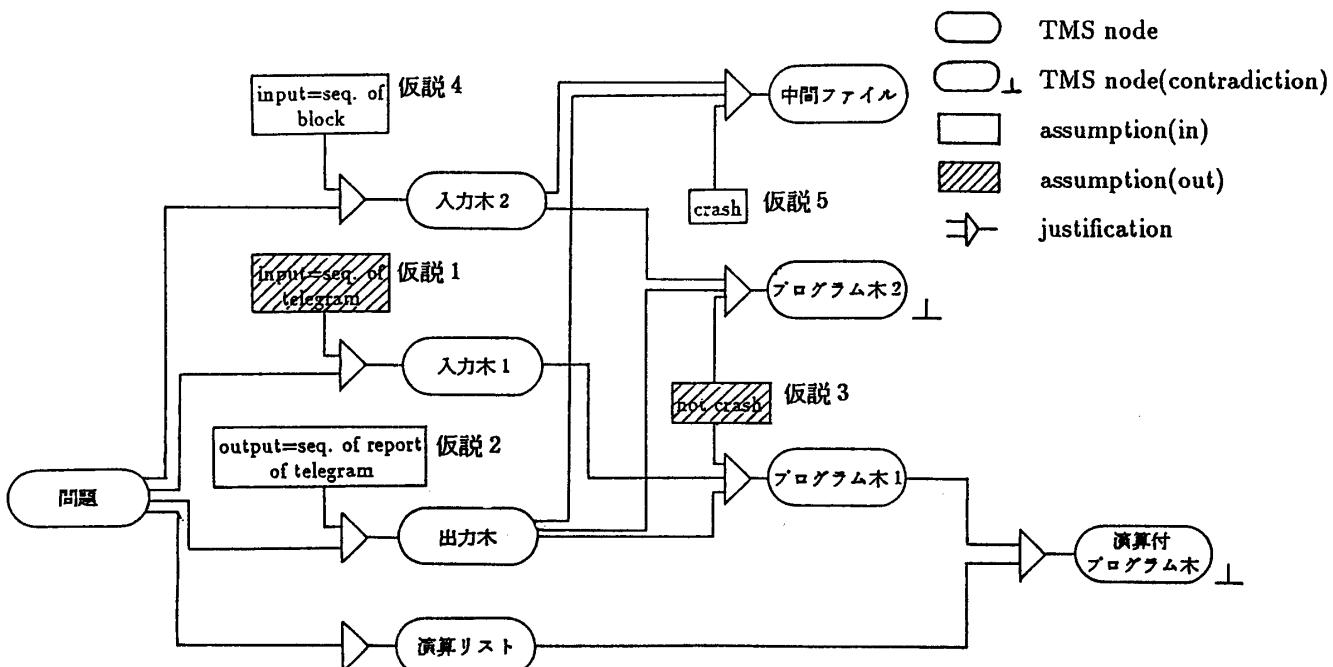


図1. 実験終了時にTMSが管理している構造