

回路分割を用いた大規模回路の  
テストパターン生成法 (I)

4M-5

勸田 芳正\* 小沢 明\* 買手 巧\*\* 下野 武志\*\*  
\* (北陸日本電気ソフトウェア㈱) \*\* (日本電気㈱)

1. はじめに

近年のLSIの高集積化とMCP(マルチ・チップ・パッケージ)の大型化により、試験対象回路規模が100万ゲートのオーダーに達し、テストパタンの作成が困難になりつつある。以下では、これに対処するための、試験対象回路の分割を行うアプローチを報告する。

まず、MCPの単体試験の主目的がMCPにLSIを搭載する際の製造不良を検出・診断することと考える。そこで、LSIとMCPの接続部、すなわち、LSIのピンを含む回路をMCP回路から切り出し、このLSIピンを含む回路に対して、スキャンを利用した自動テストパターン生成を行う方法をとる。一方、LSI内で閉じている回路についてはLSIのテストパターンを流用する。

本論文では、LSIピンを含む回路の分割方法とその特徴を報告する。

2. 回路分割フロー

本回路分割システムの処理フローを図1に示す。

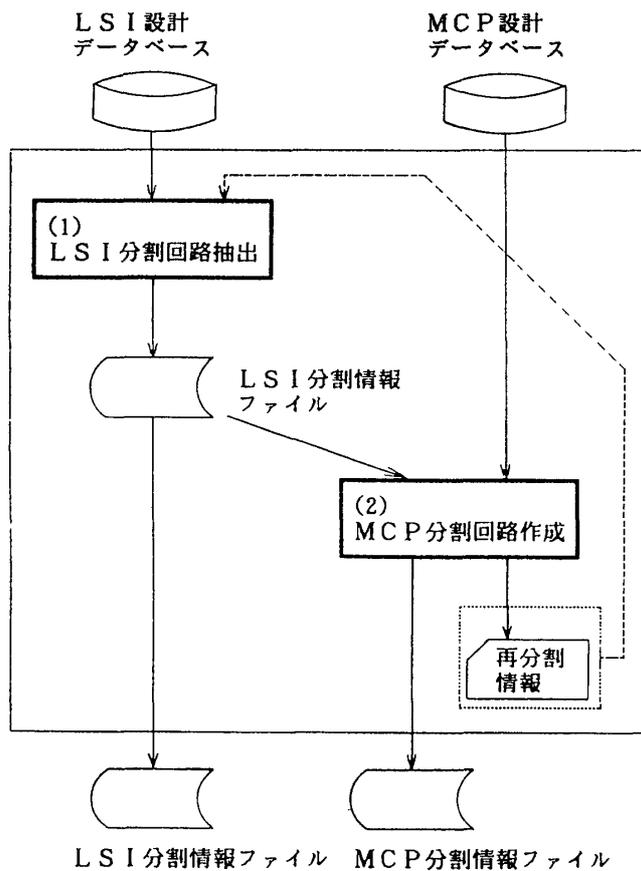


図1 回路分割フロー

本システムは、MCPの設計データベースとMCPに搭載されるLSIの設計データベースを入力とし、以下の手順で分割回路を作成する。

(1) LSI分割回路抽出

LSI内のスキャンを利用して、LSIピンを含む回路を回路の重なりが少なくなる様に抽出する。

(2) MCP分割回路作成

MCP設計データベースのLSI間接続情報に基づき、LSI分割抽出回路を繋ぎ合わせて分割回路を作成する。

もし、MCPの分割回路が希望した回路規模におさまらない場合は、再分割情報を出力し回路の重なりを許して再分割を行う。

3. 外部端子を含むLSI分割回路の抽出

3.1 スキャンによる回路分割

LSI内のスキャンF/Fを含んだ論理ブロックを図2の様に入力側と出力側の二つに分ける。

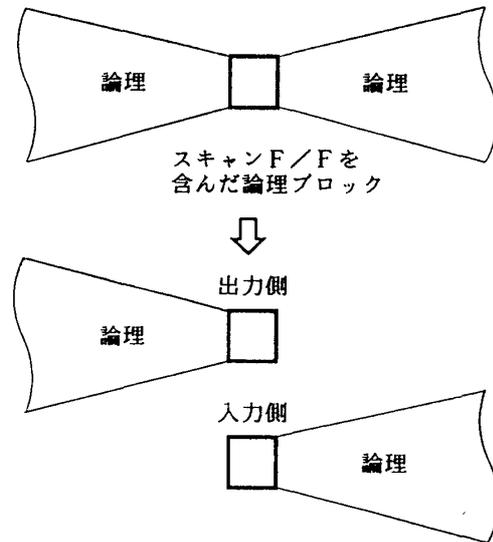


図2 スキャンF/Fを含んだ論理ブロックの分割

### 3. 2 回路抽出手順

- (1) 分割回路間で重なりを許す部分を論理回路から一時的に削除する。ここで、重なりを許すのは、クロック系、スキャン制御系と、ファン・アウト数が1の回路制御点である。(図3)
- (2) LSIの分割回路の切り出しを、出力端子又は、スキャンブロックといった観測点からのファン・イン・トレースにより行う。(図4)
- (3) 切り出した分割回路にLSIの外部端子がない場合、LSI内で閉じた回路として削除する。(図4)
- (4) 切り出した分割回路が他の分割回路と重なる場合、一つにマージして回路の重なりをなくす。
- (5) (1)で削除した回路を各分割回路に必要な論理だけ追加する。

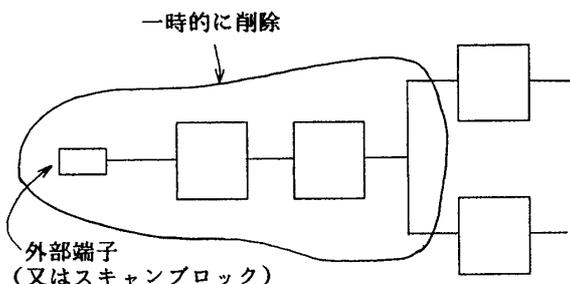


図3 重なりを許す部分

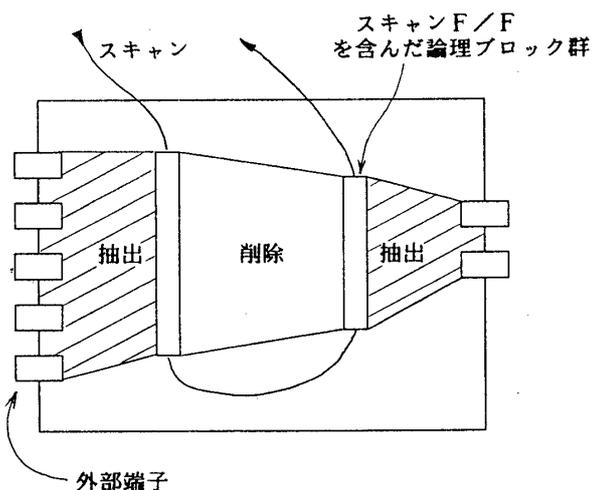


図4 LSI分割回路の抽出と内部回路の削除

### 4. MCP分割回路の作成

#### 4. 1 分割回路作成手順

- (1) MCP上の一つの接続情報に着目して、これに繋がるLSI分割抽出回路やMCPコネクタを全て抜きだし、一つの分割回路とする。
- (2) (1)で繋ぎ合わせた分割回路が希望の回路規模におさまらない場合は、分割回路内のLSI分割抽出回路名を出力し、再分割の情報とする。
- (3) (1)で繋ぎ合わせた分割回路が希望の回路規模より小さい場合は、分割回路同士のマージを行う。このとき、LSIの論理変更が発生した場合の分割情報の置換を少なくするために、同一実装位置のLSIを含む分割回路同士を優先的にマージする。

#### 5. 再分割

希望の回路規模におさまらない分割回路ができた場合は、それに含まれているLSIの分割抽出回路ができるだけ小さくなる様に、重なりを許した分割回路の抽出を行う。そして、このLSI分割抽出回路を用いてMCPの分割回路の作成をやり直す。

#### 6. 論理変更への対応

LSIとMCPの分割情報を作成した後に論理回路の変更が発生した場合は、分割回路のうち変更による影響があったもののみ分割情報の置き換えをする。このことにより、論理回路の変更の際、テストデータの再作成は論理変更の影響があった分割回路についてのみ行えばよいことになる。

#### 7. 成果

本回路分割システムによって、以下の成果を得ることができた。

- (1) 100万ゲートレベルのMCPのテストパタン生成が可能になった。
- (2) 各階層毎で分割を行うので分割時のリソースが削減できた。
- (3) 分割回路間の重なりを出来るだけ少なくすることにより、MCPのテストパタンの生成が効率良く行えた。
- (4) 論理変更によるテストパタン再作成は、論理変更の影響があった分割回路について行うだけでよかった。

#### <参考文献>

- [1] 木村、勘田、下野：「回路分割を用いた大規模回路のテストパタン生成法(II)」  
情報処理学会第40回全国大会