

論理設計知的支援システム(ProLogic)用

2M-4

仕様記述シミュレータの開発

永井 徹* 戸次 圭介* 大沼 康明** 浜田 亘曼*
 (株)日立製作所 日立研究所* (株)日立エンジニアリング**

1. はじめに

論理設計工数を低減するため、論理設計知的支援システムProLogic(Professional Logic Synthesizer)の開発を進めてきた。ProLogicは、構造(ハードウェアのブロック間接続)と動作(ハードウェアの各部の動作)の2つの入力仕様をもとに詳細論理回路の自動生成及び回路図の出力までを一貫して行うシステムであるが、ここでの入力仕様に記述ミスがあつては生成される論理回路にも矛盾が生じる。本稿では、ハードウェア部品のデータの動きを画面上のアニメーションにより可視化することで、上記ProLogicの入力仕様を、効率良く検証する仕様記述シミュレータについて報告する。

2. 仕様記述シミュレータの概要

ProLogicにおける入力仕様記述のシミュレーションは、図1に示すように全体動作であるマイクロプログラムをもとに、ProLogicの入力仕様である動作仕様、指定された構造仕様の範囲内で期待どおり動作することを、ソフトウェア的に実行し確認することである。

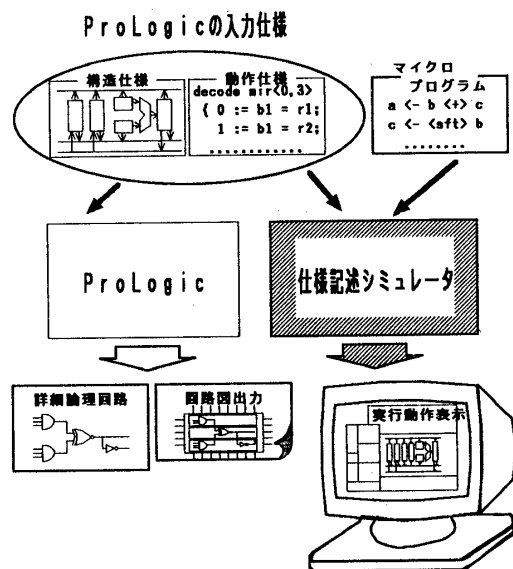


図1 仕様記述シミュレータの位置づけ

一般に、マイクロ命令によって制御されるレジスタ転送レベルの動作は、複数の演算操作をしながら、その合間に演算の準備のためのデータ転送を行うといった複雑な実行過程をとる。このため、ある時点のレジスタ内容だけでは、動作の動きを追ってエラーの原因を発見することが難しく、動的な振舞を把握しやすい高度な対話型ユーザインタフェース機能が必要となる。特に、パイプライン処理等の複雑な演算動作についてはマイクロプログラムを解釈し、動作記述をあてはめながらハードウェアと等価な演算をソフトウェア的にシミュレーションしなければならない。

2.1 パイプライン動作モデル

本シミュレータでは、図2に示すパイプとよぶ仮想上の記憶機構を設けた。パイプは、マイクロ命令を展開することにより得られた時系列的な動作を格納および取り出しができパイプの段数分自動的に割り当てる。パイプラインカウンタは、現在実行すべきパイプの実行時間をクロック単位で管理する。パイプへの動作の詰め込みは、パイプライン操作関数(push)により各パイプ単位に詰め込む。動作の実行は、パイプライン操作関数(pull)によりパイプラインカウンタが指す動作を各パイプから順番に取り出して実行する。この方式を採ることによりハードウェアのパイプライン動作と等価な処理が、ソフトウェアで模擬できるようになった。また、マシンに依存しない汎用的なパイプライン処理が実現できる。

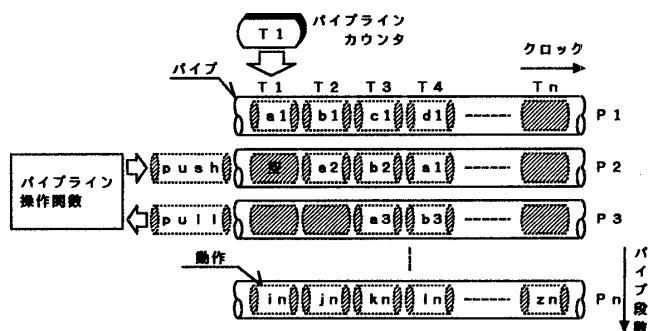
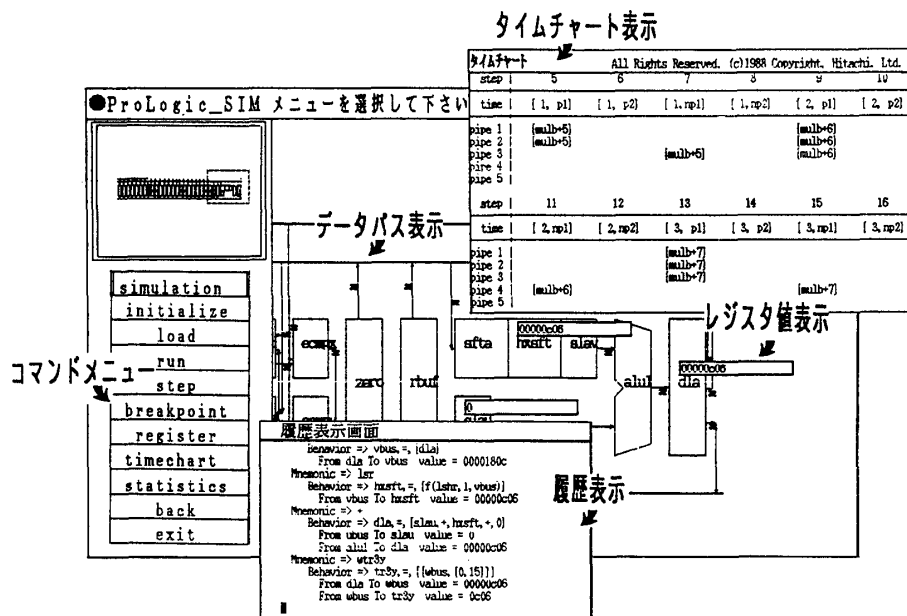


図2 パイプライン動作モデル

Specification Description Simulator
 Tooru Nagai*, Keisuke Bekki*, Yasuaki Ohnuma**, Nobuhiro Hamada*
 Hitachi Research Laboratory, Hitachi, Ltd.
 Hitachi Engineering Co., Ltd.**



2.2 対話型ユーザインタフェース

図3の画面例に示すように、レジスタ転送や演算等の各動作をグラフィック画面に動的に表示することにより、レジスタ転送レベル並列動作の把握を容易にした。画面はデータパス（ハードウェアブロック図）を中心にデータの履歴や、データ間の時間的な関係（タイムチャート）を図にまとめ表示するユーザインタフェースを提供している。そして、アニメーション機能によりシミュレーション中に時々刻々変化するレジスタの値や転送経路を表示する。

3. シミュレーション実行速度評価

本シミュレータは、機能を重視しEWS(3MIPS)上のPrologを用いて作成した。しかし、Prolog単独では実行速度が1動作当たり平均2.2~1.3秒要し、対話的な作業にはさらにシミュレータの高速化が望まれた。具体的には図4に示すように、(i)ビット演算処理と表示処理のC言語化、(ii)階層構造の動作仕様を、前もって内部データ形式に変換する動作仕様解析処理の前処理化等により1.7倍速度向上を図った。これにより、1動作当たり平均1.3~0.8秒で実行可能になった。さらに、高速なEWS等により2倍程度高速化が期待でき、設計者にとって対話的に実行を進めるのに十分な実行速度が実現できると考える。

4. おわりに

(1) 高度な対話型ユーザインタフェースの実現および、パイプライン動作のモデル化によりProLogicの入力仕様の検証が実現できる見通しを得た。

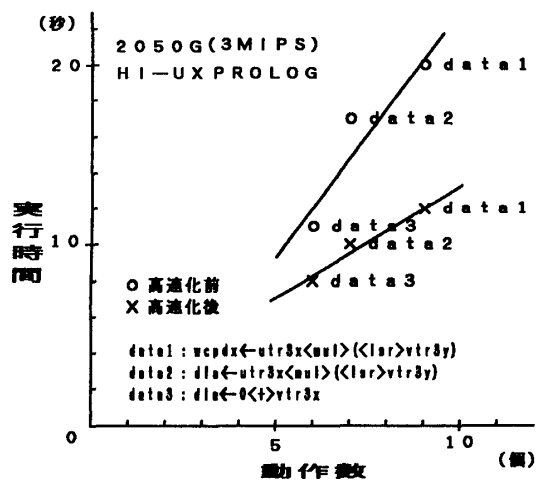


図4 実行速度評価

(2) 今後は、シミュレータの操作性を十分に評価した上で、より使い勝手の良いユーザインタフェース機能を検討し実現していく予定である。

[参考文献]

- 1) 浜田、横田、戸次、永井、中塚：VLSI 論理設計エキスパートシステム ProLogic(1)、(2)、(3)，情処 36 全大(1988)
- 2) 戸次、横田、浜田：マイクロプログラム方式の制御論理回路合成方式の検討 情処論文誌第 29 巻第 6 号(1988.6)