

3W-1

## 意味記憶システムIXM

—意味ネットマシンIXMプロトタイプでの処理実験—

樋口哲也、古谷立美、半田剣一、楠本博之、国分明男  
(電総研)

### 1. はじめに

意味ネットワークは自然言語処理、知識ベースをはじめAIの種々の分野で広く利用されてきたが、実用の大規模な意味ネットワークが開発された例はほとんどない。これは、意味ネットワークの増大に伴って計算量が爆発的に増加し、既存の計算機では処理しきれないためである。計算量の増加を抑制し、より大きな意味ネットワークを扱えるようにするには、処理アルゴリズムのオーダーを低減することがポイントであり、そのためには超並列計算機の導入が必須である。

このような観点から電総研では意味ネットワーク処理向き並列マシンIXMの開発を進めている。IXMは、大容量連想メモリを備えたマルチプロセッサシステムである。現在稼動中のプロトタイプは、連想メモリをすべて実装すると、PEと連想メモリの並列性をあわせて100000以上の並列性を有する高並列計算機である。

本稿ではIXMプロトタイプの概要とこれを用いた意味ネットワークの処理実験を報告する。

### 2. 意味ネットワーク言語IXL

IXLはPrologのスーパーセットであり、IXMマシンのプログラミング言語である。実体は、意味ネットワーク処理用の述語（これをIXLコマンドと呼ぶ）をPrologに付加したもので、意味ネットワークに対する全解探索をPrologプログラムの中から行える（勿論Prologもそのまま使える）。

例えば次の節が入力されたとする。

? - isa(canary, X), write(X), fail.

ここでisa(canary, X)は、カナリアの上位概念を求めるための、意味ネットワーク処理用の述語である。これがホスト計算機上で解釈されると、IXMマシンにIXLコマンドとして渡され、その解が一斉に求められる。Prologが苦手とする集合演算も、IXMマシンでは連想メモリの利用により効率的に処理できる。

### 3. IXMマシンの全体構成

IXMマシンは、ホスト計算機の制御下でMD的に動作するマルチプロセッサであり、図1に示すように連想メモリを備えたPEと、これらを接続し、かつ意味ネットワーク処理の一部も担

う連想ネットワークから構成される。

各PEには連想メモリがあり、全体を分割した“部分”意味ネットワークを格納する。PEの実行はプログラムカウンタに基づく制御でなく、意味ネットワーク内を流れるマーカによって起動される非同期型制御に基づいており、並列性を生かす目的を持つ。連想ネットワークはプロセッサ間交信を行うほかに、連想メモリを用いてマーカ伝搬の並列化処理を行う。そのネットワークの各接点にはネットワークプロセッサ（NP）を置く。

IXMマシンの実行は、一つのIXLコマンドを単位としている。たとえば、カナリアは何の下位概念かを調べるのに、isa(canary, X)というIXLコマンドを発するが、この処理が終わるまでIXMマシンは他のコマンドを受け付けない。但しその一つのコマンドの実行中にIXMマシン内の各PEはMIMDで動作する。

### 4. プロトタイプシステムの概要

3に述べたアーキテクチャの検証を行うために、32台のPE、1台のブロードカストプロセッサ、および大容量連想メモリから成る意味ネットワークマシンIXMのプロトタイプを製作した。

プロトタイプは図2に示すように、1)ホスト計算機のSUN3、2)任意の接続形態を実現するための5枚のスイッチ基板、3)PEまたはNPの機能を実現する32枚のPE基板、4)ブロードカストプロセッサ、の四つの部分から成っている。IXMの一般ユーザはSUN3上のPrologプログラムからIXMを利用する。またデバッグ用のホストとしてIBM PCも用意している。

#### ・ホスト計算機

SUN3/260上では、Quintus Prologが走り、ここからIXLコマンドが呼び出され、IXMマシン

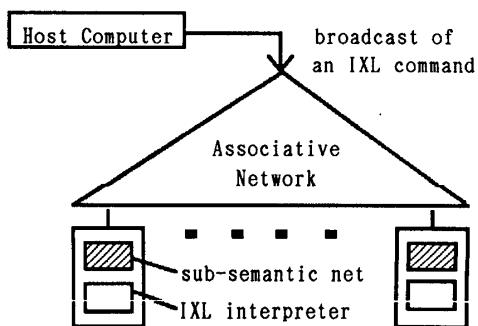


図1 IX Mの全体構成

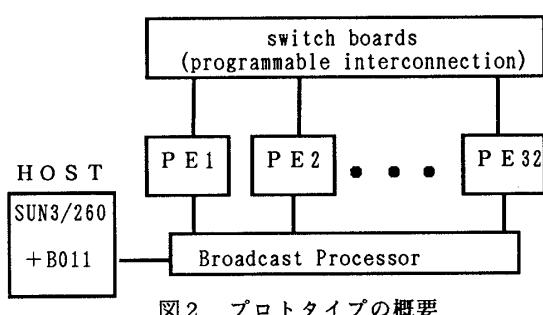


図2 プロトタイプの概要

にわたされる。実際にはPrologからUNIX上のCの通信プロセスが呼び出され、これがVMEバス上にあるデュアルポートメモリの8KbyteをI XMマシンとのデータ交信領域として使用する。

このデュアルポートメモリはVMEバスに接続したトランスピュータボードB011内にあり、UNIX上のプロセスと、B011内のトランスピュータの両方からアクセスできる。Quintus PrologへのIXLの組み込み、I XMマシンとの交信ソフトウェアはすでに完成している。

#### ・P E 基板

P E基板は、T800トランスピュータ、連想メモリ、SRAM、リンクアダプタ、および周辺回路から成る。連想メモリはSRAMと共にoccamのアドレス空間に割り付けられており、T800からはRAMと同じようにアクセスできる。アクセス時間の実測平均は約450nsである。連想メモリはP E基板当

たり4K語を実装する予定であり、I XMマシン全体で128K語となる。連想メモリには意味ネットワークをリンク単位で格納し、最大64Kリンクまでの並列処理が可能である。またノード数では、最大32K個まで扱える。

#### ・スイッチ基板

32台のトランスピュータの持つシリアルリンク128本を5枚のスイッチ基板に分けて接続し、32P E基板間の任意の接続形態をプログラム制御する。但しクロスバスイッチLSI数の制限から完全に任意とはいかず、これを補うため各P Eには予備の接続リンク8本を用意してある。

#### 5. 性能の予備的評価

意味ネットの基本処理は連想処理、集合演算、マーカ伝搬の3つである。I XMでは連想メモリの使用により前者2つをデータ数に拘わらず一定時間で行える。またマーカ伝搬は複数のP Eにより並列処理する。このため計算量が爆発するような大規模な意味ネットワークを多数のP Eで扱わないとI XMの真価は出にくい。しかし執筆時点では複数P Eでの意味ネットワーク処理プログラムを開発中のため、十分な評価はまだ行えない。このためここではP E基板1枚上で走らせたプログラムの結果について述べる。

約3000リンクの小規模ネットをP Eボード1枚で走らすとSUN-4/280Sの約2倍の時間がかかる(SUN-4用のCプログラムはハッシュでできる限り高速化した)。I XMの処理時間の97%がマーカ伝搬であるが、この部分は複数のP Eで並列処理可能であるため、10枚以下のI XM P EボードでSUN-4クラスの性能は得られるものと考えられる。しかし同じネットをFACOM M780(37MIPS, キャッシュ3.2ns)で走らすとI XMのP E 1台より30倍近く速い。この場合はネットが小さいためI XMのP E台数を増やしても効果は期待できず、大規模ネットの場合での比較でないとあまり意味がない。

#### 6. おわりに

I XMマシンのプロトタイプは図3のようにハードウェアは完成し、今ソフト、応用の開発と実験を行っている。末筆ながら連想メモリでご援助を頂くNTT・LSI研究所の小倉武氏、SUN3用TDSをご提供頂いた新日鉄第一技研の福島氏、徳永氏、田内氏、相良氏、ご指導頂く柏木電総研究所長、棟上情報アーキテクチャ部長に感謝する。

1) 小倉、他：“20Kb CAM(Content Addressable Memory) LSI”，信学技報、CPSY87-23, pp. 31-37, 1987.



図3 I XMプロトタイプ（中央はSUN）