

## D F型 TS チャートの解析について

4S-5

佐波 公夫, 大原 茂之, 小高 明夫

東海大学

## 1.はじめに

D F型 TS チャートは、データの流れに着目した TS チャートのサブセットであり、制御構造や階層構造を記述できるという特徴を持っている。<sup>(1)</sup> 本報告では、D F型 TS チャートの制御構造を説明し、このチャートで表わされたシステムの入出力動作を、入出力タイミングチャートを用いて解析手法を説明する。

## 2.本文

## 2.1 D F記号と制御構造

【定義1】D F型 TS チャート記号のうち、モジュール記号、マクロモジュール記号、モジュール制御モジュール記号、外部変数記号、排他的処理記号を総称して D F 处理記号という。さらに D F型 TS チャート上のこれらの記号の場所をノードといふ。

【定義2】図1(a)はモジュール制御モジュール記号である。図1(b)のようにモジュール制御モジュール記号 Q と D F 处理記号 S を接続した場合、Q を制御部、S を被制御部と呼ぶ。これは Q の条件が成立している間、S を駆動するものと解釈する。

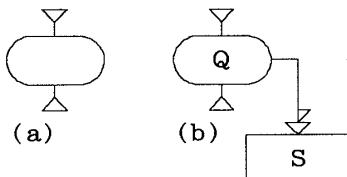


図1 モジュール制御モジュール記号と制御部、被制御部

## 2.2 入出力応答についての解析

ここでは D F型 TS チャートにおける入出力タイミングチャートについて説明する。

【定義3】図2(a)のようにモジュール記号および排他的処理記号の入出力タイミングチャートに対し、データを入力してからデータが出力されるまでを実行状態と呼ぶ。また、マクロモジュールを除くノードは、すべての入力データがそろったときにデータを入力する。

【定義4】図2(b)のように外部変数記号の入出力タイミングチャートに対し、データが書き込まれ

てからデータが読み込まれるまでを保持状態と呼ぶ。

【定義5】図2(c)のようにマクロモジュール記号の入出力タイミングチャートに対し、入力タイミングをマクロ外部のノードから最初に入力したときに、出力タイミングをマクロ内部のすべてのノードが出力した時とし、その間を実行状態と呼ぶ。

【定義6】①図2(d)のようにモジュール制御モジュール記号の入出力タイミングチャートに対し、入力してから条件が成立している間を制御状態と呼ぶ。

②ノードが入力し、実行状態、保持状態または制御状態を経て出力することを実行するといふ。

③被制御部の入力は制御開始時に1回入力し、制御終了時に1回出力する。

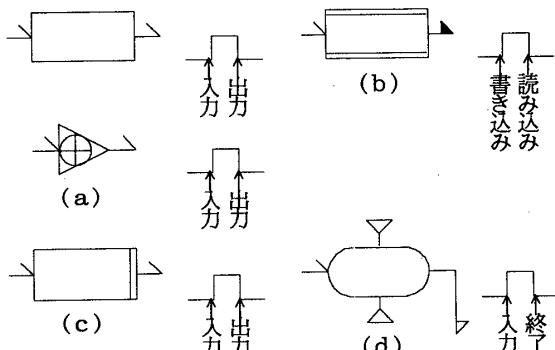


図2 D F 处理記号とタイミングチャート

【補題1】実行状態にある被制御部でないマクロモジュール内部で、マクロ外部のノードから入力するノードがすべて実行し、かつすべてのノードが実行状態でないとき、このマクロ内部にはまだ実行していないノードが存在する。

【証明】すべてのノードが実行したとすると、すべてのノードは出力を終えている。マクロモジュール内部で、マクロ外部のノードから入力するノードがすべて実行したということから入力は終わっている。したがってこのマクロモジュールは実行状態でない。これは実行状態にあるマクロモジュールという補題に矛盾する。よってこのマクロ内部にはまだ実行していない D F 处理記号が存在する。（証明終り）

図3 (a) のチャートはモジュールCは実行することが出来ない。ここで図3 (b) のようにモジュールA C間に外部変数を接続することによってモジュールCは実行することが出来る。

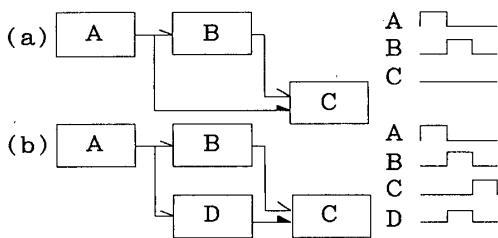


図3 実行できない例と実行できる例

### 2.3 ループにおける解析

【定理1】ノードmの先行モジュール集合をP(m)、後続モジュール集合をR(m)とすると<sup>(2)</sup>、 $P(m) \cap R(m) \neq \emptyset$ の時、mが存在するループが少なくとも1つ存在する。

【証明】 $P(m) \cap R(m)$ の中にmが存在するループが1つもないとする。 $P(m)$ 、 $R(m)$ はそれぞれ独立なノードの集合であるから、 $P(m) \cap R(m) = \emptyset$ である。従って、 $P(m) \cap R(m) \neq \emptyset$ の時、mが存在するループが少なくとも1つ存在する。(証明終り)

【補題2】定理1の $P(m) \cap R(m)$ において、その要素中に、排他的処理記号が存在しないとき、または要素中のすべての排他的処理記号の先行モジュール集合の要素が $P(m) \cap R(m)$ に含まれるとき、このDF処理記号mは実行不可能である。

【証明】ノードmが実行可能であるとする。 $P(m)$ に含まれるノードはすべて実行終了していなければならない。ところがループなのでmも $P(m)$ に含まれる。するとmが実行可能となるためにはmが実行終了していなければならないので、mは実行できない。(証明終り)

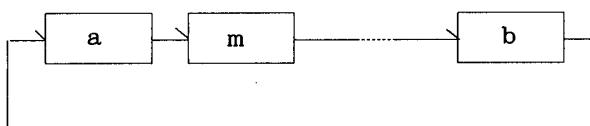


図4 実行できないモジュールを含むループ

### 2.4 制御構造における解析

制御構造は必ず制御部と、それに対応する被制御部が存在する。(図1-(b))

図5において制御部をモジュール制御モジュールAとすると、被制御部はモジュール制御モジュールBとモジュールCである。(図5-(a))また、制御部をA、Bとすると被制御部はCである。(図5-(b))しかしCの入出力は1入力1出力である。

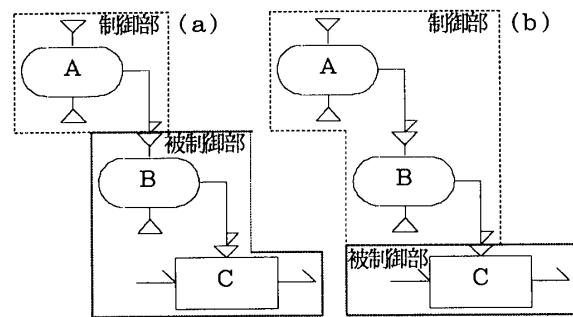


図5 制御部と被制御部

図6に例題として、1からnまでの総和を求めるプログラムのDF型TSチャートとタイミングチャートを示す。

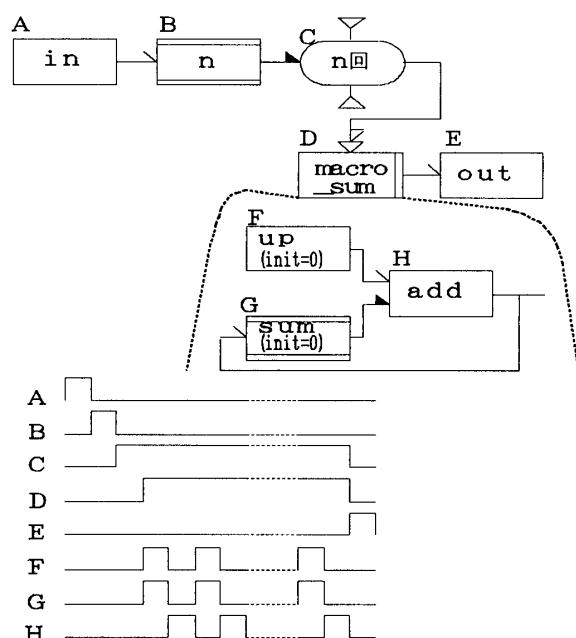


図6 総和を求めるDF型TSチャートとタイミングチャート

### 3.おわりに

ここでは、DF型TSチャートの制御構造と入出力タイミングチャートを用いて、DF型TSチャートで表わされたシステムの動きについての解析手法とその例を示した。DF型TSチャートの階層構造を含めた入出力動作の解析については次の機会に報告したい。

**謝辞** 本研究を進めるにあたり、多くの面でご援助いただいた、本学工学部長萩三二教授、電子工学科主任飯田昌盛教授に感謝の意を表します。

### 参考文献

- (1)相浦、大原、小高：ソフト開発用データフローチャートとそのコーディング手順について、第36回情報処理全国大会3L-2, 1988.
- (2)孫、大原、飯田：DF型TSチャートで記述されたプログラムの並列性の抽出、第38回情報処理全国大会7L-8, 1989.