

## 6G-7

## EWS上での神経回路網シミュレータの実現

青山千秋

日本サン・マイクロシステムズ株式会社

## はじめに

マイクロコンピュータ(MC)上での神経回路網シミュレータ(NNS)をエンジニアリングワークステーション(EWS)および、パーソナルコンピュータ(PC)で動くようにした。(MCとPCの間に本質的な違いは無い。)

ここでは、マイクロコンピュータからEWS、PCへの移植にあたっての問題点とその解決方法、移植することで得られたメリットについて、報告する。

## NNSとは

NNSとは1985年にMC上で開発した神経回路網シミュレータである。1) ハードウェアとして、CPUにi8086、DOSにCP/M(MP/M)を用い、メモリを768Kバイト実装しているマイクロコンピュータを用いた。ソフトウェアは、処理速度の必要な部分はC、または、アセンブリ言語で記述し、学習方法の大部分はNNS上のシミュレーション言語により記述した。

NNSは、ネオコグニトロン<sup>2)</sup>のような、多層の神経回路網をシミュレートすることを目的として開発した。

## NNSによるパターン認識

文字認識を行うための学習モデルを一つ想定し、NNSに実行させて文字認識を行わせた。

神経回路網は29層の特徴抽出層を持っている。図1に入力層、特徴抽出層、出力層の関係を示す。

これは初期データとして与えており、学習によって得られた回路ではない。これらの層から最終の出力細胞への結合を作り結合定数を変えることをシミュレータに行わせてパターン認識を行うように学習させる。

学習過程は4つのステップを踏む。

- 1.特徴抽出層で興奮している細胞と出力細胞をつなげる。
  - 2.他のパターンには有る特徴について抑制性の結合定数を強化する。
  - 3.他のパターンには無い特徴について興奮性の結合定数を強化する。
  - 4.他のパターンによって興奮する出力細胞からの抑制性の結合定数を強化する。
- この手順で学習させた回路網に、学習パターンを与えたときの各出力細胞ごとの出力強度をすべての学習パターンについて図2に示す。

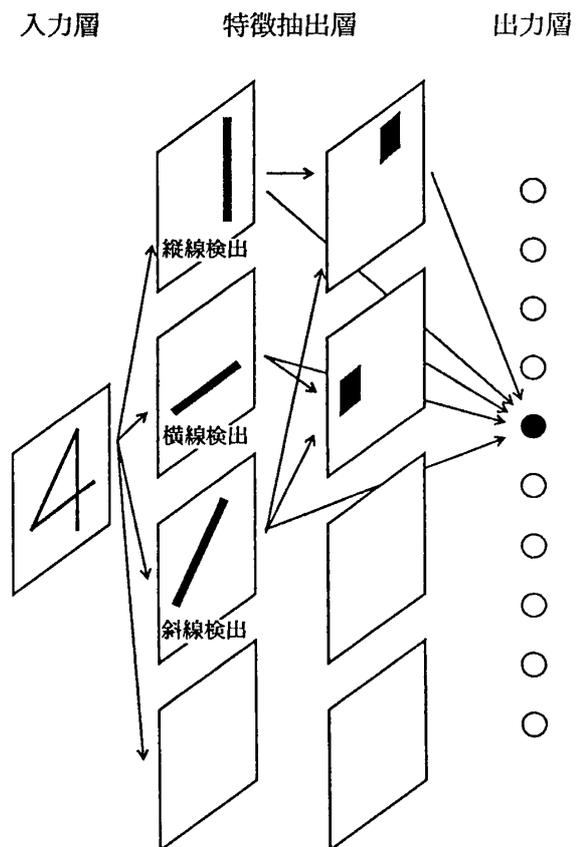


図1 層の関係

Neural Network Simulator on Engineering Workstation.

Chiaki AOYAMA

Nihon Sun Microsystems K.K.

## 移植対象

MS-DOSパソコン(FM-16 $\beta$ 、PC-9801等)  
EWS(SUN-3、SUN-4)

## 移植の問題点

移植上の問題点は2点あった。

- 1.画面を越える細胞の編集
- 2.CP/Mに依存した記述

MCでは作成できる細胞の数がメモリ量として64kバイトという制限があったために1層当たりたかだか15×15個の細胞しか実現できなかった。そのため、細胞の興奮度や、結合を修正するスクリーンエディタは実際の画面に収まる数の細胞だけ表示できれば充分であった。

ところが、EWSになると、実メモリでも8メガバイト実装されており、仮想空間は256メガバイトもある。そこで、1層あたりの細胞も100×100ぐらいまで優に実現できる。そのため、実際の画面からはみだす細胞についても、修正ができるようにすることが求められるようになった。

この問題を解決するために、仮想画面を作りその画面と実際の画面をマッピングすることで画面から

はみだすような大きさの層のデータも修正できるようにした。

キーボードからの生データ入力や、カーソル制御などのCP/Mに依存した記述はMS-DOS、UNIXで動作するように修正した。

## 性能比較

MC、PC、EWSで、文字認識をする回路網を作りあげる学習での速度を測定した。

装置	実行速度(秒)
MC	5300
PC(FM-16 $\beta$ )	3400
EWS(SUN-3 260)	770
EWS(SUN-4 260)	500

(MCとPCは一部アセンブラによるコードを含む。)

## おわりに

MCからEWS、PCに移ることでメモリでの制限はだいぶ弱められたが、計算時間により制限をうけるようになった。

今後はプログラムを最適化しEWSやPC上で神経回路網のシミュレーションを行う予定である。

## 謝辞

最後に本研究を進めるにあたり、御指導いただいた上智大学理工学部物理学科の鈴木邦夫氏と、EWSの使用と発表の機会をいただいた日本サン・マイクロシステムズ株式会社に深く感謝いたします。

## 参考文献

- 1.青山千秋:ファジーな論理素子としての神経細胞による階層構造を持つ神経回路網の研究、上智大学理工学部修士論文(1985)
- 2.福島邦彦,三宅誠,伊藤崇之:ネオコグニトロンの原理を用いた数字パターン認識,電子通信学会論文誌 Vol.J66-D No.2 (1983)

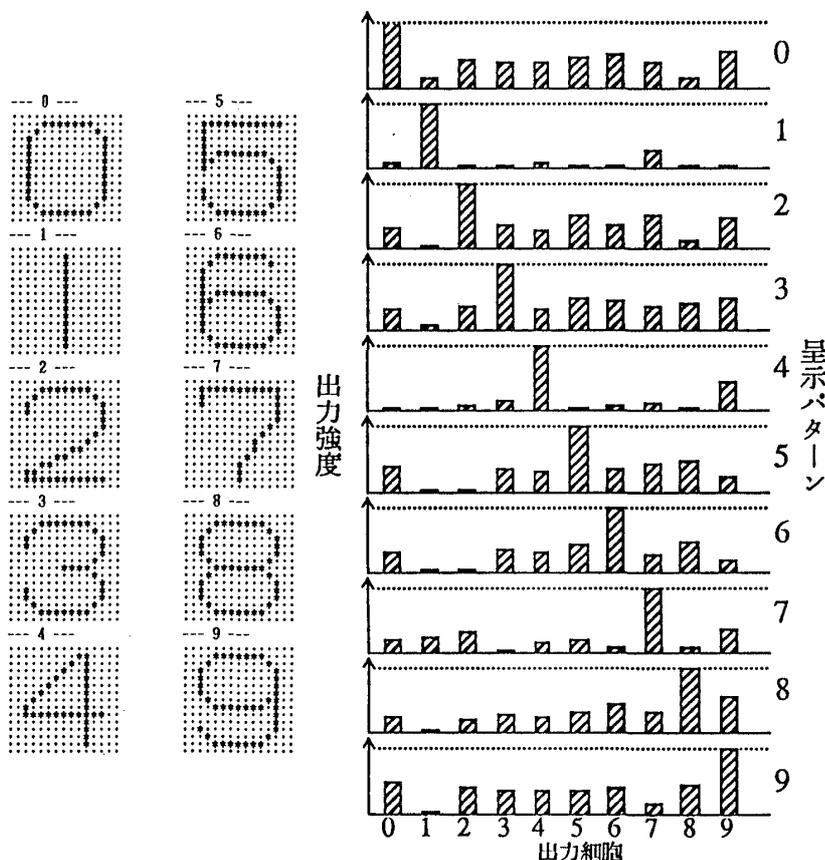


図2 学習パターンと認識結果