

知識処理による回路系自動変換システムの開発

3R-9

渡辺 俊典 森 文彦

日立製作所 システム開発研究所

1. 緒言

L S I 適用分野の拡大にともない、特定ニーズに合わせた応用 L S I (A S I C : Application Specific IC) へのニーズが高まっている。今後この種の L S I の需要に的確かつ迅速に応える必要があるが、多種少量である反面、顧客仕様をメーカー側の L S I 技術にマッピングするのに熟練設計者の多大な関与を要し、機械化が遅れており、設計者数が開発力を制限している。本報告では、最近顧客側で多用されるようになってきた C M O S 回路図をもとに、対ノイズ性、チップ面積、アナログ回路との相性等の点から、オーディオ機器用 L S I 等に貢献されているバイポーラ系の I I L (Integrated Injection Logic) 論理回路図を生成する回路系自動翻訳技術を紹介する。知識処理の枠組みのもとに設計者の知識を直接計算機で利用することにより A S I C 設計上のあい路のひとつを解消している。本報告は、既報告¹⁾改良版の報告である。

2. 知識処理による回路系自動変換システム

2. 1 基本構想

設計者の作業は (1) 原回路図面を、素子のファンアウト条件等を考慮しながら目標回路図面に変換する。(2) 目標回路図面内の不要素子を、ファンアウト条件等を考慮しつつ削除するというステップから成る。これらのステップでは様々な翻訳知識が使用される。各知識は一般に対象回路内の素子の種別やその周辺との結線状況を分析する部分と、分析結果に従って素子を変更する部分とから成る。また原回路図と素子位置類似の目標回路図を作成し、結果チェック時に両者の目視対比を容易化するという考慮も払われる。以上の設計者作業を自動化するために以下の方針をとった。

(1) 翻訳ステップ

- s1. 原回路の回路構造認識
- s2. 目標回路生成 (原回路基本概念抽出、基本概念変換、目標回路生成の 3 ステップ。各々具体的には、N O T 及び N O R 標準素子化、I I L 素子化、I I L 回路でのファンアウト整合処理をおこなう)
- s3. 目標回路最適化 (I I L 回路内不要素子をファンアウト整合をとりつつ削除)

(2) 回路図面の生成

原回路に素子位置類似の目標回路図を効率的に自動生成するために、上記 (1) の各ステップで回路ネット情報 (トポロジ) と回路図面情報とを同時並行に変換する。ステップ S 3 の最後で目標回路図の見やすさ向上をおこなう。

2.2 システム概要

(1) 機能構成

システムの機能構成を図1に示す。矢印戻ベースには前節(1)を実現するルール群が蓄積されている。推論機構の一部であるワーキングメモリには回路ネットリストと関連する図面情報が記憶される。ルール解釈実行機構はネットリスト情報と前提部が照合するルールの結論部を実行する。結論部でワーキングメモリ内のネットリストと図面データとを同時に変更させ、前節(2)を実現している。ルールのうち述語論理型のものは、*if-then*型ルール内で関数として使用される。

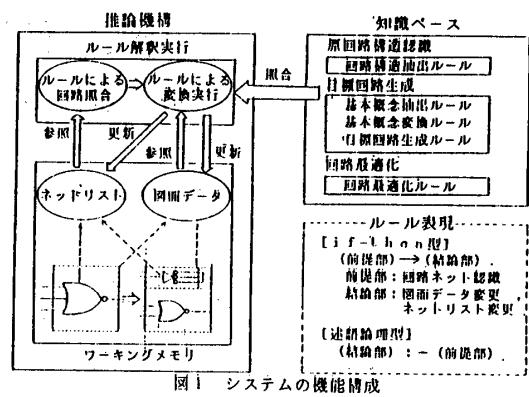


図1 システムの機能構成

(2) ルールの具体例

回路系変換、回路最適化、述語型のルールの一例を図2～4に示す。前2者においては、ネットに随伴した図形データ(矩形領域と配線)をネット変更と同時に更新する図面修正述語が含まれている。

3. 実施例

本システムの動作例を図5～7に示す。CMOS原回路からファンアウト整合をとったIIL回路が得られ、最適化される。不要素子削減能力は40～60%にのぼり熟練者以上の性能である。また原回路に素子位置類似のIIL回路が自然に得られ所期の目的を達成している。

<参考文献>

- 1) T.Watanabe, et al, Knowledge-Based Optimal IIL Circuit Generator from Conventional Logic Circuit Descriptions, Proc. 23rd DAC, 1986, pp608-614

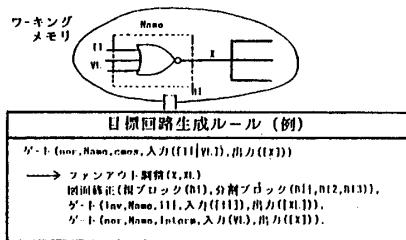


図2 回路系変換ルールとその作用例

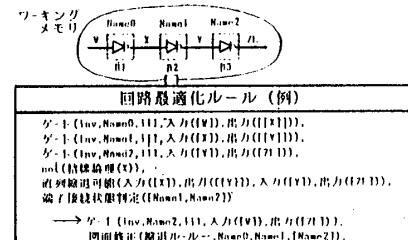


図3 回路最適化ルールとその作用例

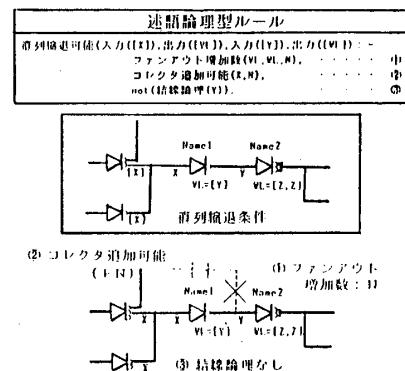


図4 述語論理型ルールの例

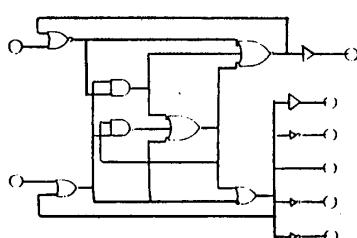


図5 変換前のCMOS論理図

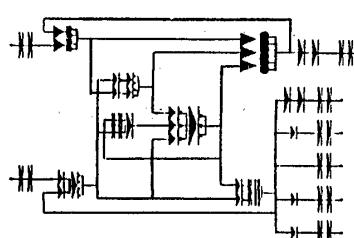


図6 最適化前のIIL論理図

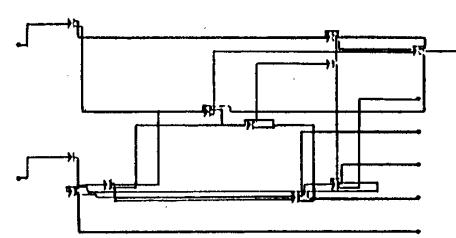


図7 最適化後のIIL論理図