

リアルタイムシステムにおける細粒度 PG 制御の研究

嶋田 裕巳^{†1} 小林 弘明^{†1} 高橋 昭宏^{†1} 坂本 龍一^{†1}佐藤 未来子^{†1} 近藤 正章^{†2} 天野英晴^{†3} 中村宏^{†4} 並木美太郎^{†1}^{†1}東京農工大学 ^{†2}電気通信大学 ^{†3}慶應義塾大学 ^{†4}東京大学

1. 緒言

近年, LSI の微細化により, LSI 全体の消費電力を占めるリーク電力の割合が増大している. リーク電力を削減するための手法としてパワーゲーティング (Power Gating, 以下 PG) 技術が挙げられる. 筆者らは細粒度 PG 技術を搭載し, 低消費電力を目指すプロセッサ Geysers の研究を進めている. 細粒度 PG は使用していないユニットへの電源供給を遮断し, スリープ状態にさせることでリーク電力を削減する. Geysers は各ユニット (alu, shift, mult, div) における PG 効果の指標である BEP (Break Even Point) [1] を持つ. スリープサイクルが BEP のサイクル数を下回るときに PG 制御を行うと消費電力が大きくなり, 常に BEP を超えるように PG 制御を行うと実行時間が伸びて性能が劣化するという問題がある.

また, 組み込みシステムにおいては, リアルタイムシステムの必要性が高まっている. 性能制約が厳しい中でリアルタイム性と同時に省電力性が求められる.

そこで, 本研究では従来の PG 制御に加え, リアルタイムタスク実行時に余裕時間が発生した場合, その中で BEP を下回らないような PG 制御を行う新たな PG 制御機構を提案する. リアルタイムシステムにおける余裕時間を用いることで実行時間が伸びることによる性能の劣化を防ぎ, かつ最適な PG 制御による消費電力の削減を目指す.

2. Geysers

Geysers は MIPS R3000 アーキテクチャをベースとして PG 制御機能を新たに搭載したプロセッサである. PG 制御のためのレジスタを用いて OS が A Study on Fine-grained Power Gating Control for Real-time Systems

Yumi SHIMADA^{†1}, Hiroaki KOBAYASHI^{†1}, Akihiro TAKAHASHI^{†1}, Ryuiti SAKAMOTO^{†1}, Mikiko SATO^{†1}, Masaaki KONDO^{†2}, Hideharu AMANO^{†3}, Hiroshi NAKAMURA^{†3}, Mitaro NAMIKI^{†1}

^{†1}Tokyo University of Agriculture and Technology

^{†2}The University of Electro-Communications

^{†3}Keio University

^{†4}The University of Tokyo

PG 制御の動作モードをユニットごとに指定することが可能である. 本研究で用いる動作モードは次の 2 種類である.

1. 動的 PG: 通常はユニットを常にスリープ状態にし, ユニット使用時にのみウェイクアップ状態にする.
2. BEP を守る PG: レジスタへ指定された BEP のクロックサイクル数までユニットをスリープさせる.

3. 設計

3.1 システムモデル

本システムでは, リアルタイムタスクとして周期的タスクを扱い, 複数のタスクが存在する場合は RM アルゴリズムに基づき周期の短いタスクから処理を行う. 周期的タスクの動作例を図 1 に示す. タスクは起動時刻 ST, 起動周期 T を持ち, 次の起動時刻がデッドライン D となる. また, 実行時間 C はわかっているものとする. BEP は温度により異なるため, タスク実行時の温度情報としてタスク登録時に温度を入力する. もし実行中のタスクがデッドラインミスをした場合はデッドラインミスハンドラが起動する. デッドラインミスハンドラにはあらかじめデッドラインミス時に行いたい処理を登録しておく.

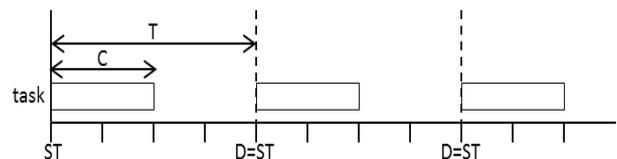


図 1 周期タスクの動作例

3.2 PG 制御機構

提案する PG 制御機構ではタスクの性能を予測し, 動作モードを切り替えることで消費電力の削減を目指す. 性能予測では動的 PG で実行を開始したタスクにおける 1 周期分の処理に関して, BEP を守る PG を適用した場合, 動的 PG に比べてどの程度実行時間が伸びることになるかの見積もりと, 処理が終わった時点における次回起動時刻までの余裕時間の取得を行う. この性能予

測による動作モードの状態遷移を図 2 に示す。見積もった伸びる実行時間が余裕時間以内であり、BEP を守る PG を適用してもデッドラインミスをしないならば、次の周期的処理から BEP を守る PG を適用する。逆にデッドラインミスをすれば、動的 PG を続ける。また、BEP を守る PG のときにデッドラインミスを起こした場合は BEP を守る PG から動的 PG へ変更する。以上のようにデッドラインミスをしない範囲で BEP を守る PG に変更することで消費電力を抑えつつ、リアルタイム性を保証する。

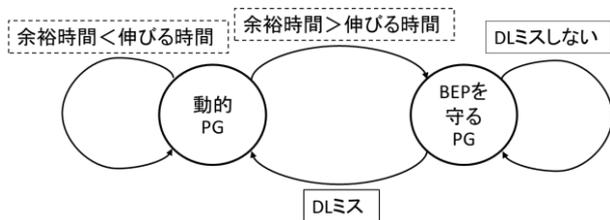


図 2 動作モードの状態遷移

4. 実装と評価

提案方式の実装は Geysers OS[2] にリアルタイム機能を追加した RT Geysers OS をベースに行う。評価環境として Geysers を FPGA 上に実装した Geysers on FPGA を用いる。これには各ユニットのサイクル情報を取得することができるようパフォーマンスカウンタが備えられている。前節で述べた性能予測や、平均リーク電力の計算はパフォーマンスカウンタで得られた値を用いて計算する[3]。評価としてタスクを動的 PG のみで動作させた場合と、提案手法を用いて動作させた場合において、温度ごとに平均リーク電力を測定した。alu は他ユニットに比べて非常に使用頻度が高く BEP 以下のスリープサイクルが多発するため、BEP を守る PG を適用すると実行時間が大幅に伸びてしまい性能に影響を及ぼす。よって alu は常に動的 PG で動作させることとした。また、評価環境に温度デバイスがないため、温度は固定値とした。

評価タスクとして周期 T が 5 秒、実行時間 C が 1.5 秒の処理を 30 秒間動作させたときの shift, div, mult, alu における平均リーク電力を図 3 に示す。BEP を守る PG の場合、shift においては 10.0~24.8%，div においては 1.1~2.5% のリーク電力を削減することができた。mult においては 125°C でリーク電力を削減することができたが、65°C、100°C ではリーク電力が増加した。alu においては全温度の場合でリーク電力が増加した。これは alu が他ユニットのス

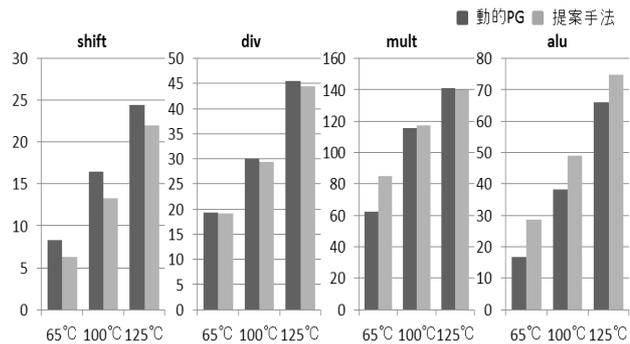


図 3 ユニット別平均リーク電力 (μW)

リープの影響によりアクティブ状態のままになってしまふことが多く発生するためだと考える。

この結果より提案手法ではユニットによってリーク電力を削減できたものとできないものがあることを確認できた。提案手法では BEP までスリープサイクルを伸ばしているが、BEP 以下で、かつ元のスリープサイクルよりある程度長いサイクルまで伸ばすことで他のユニットへの影響を少なくさせつつ、動的 PG に比べ電力を削減することができると思われる。

5. 結言

本研究ではリアルタイムシステム特有の余裕時間を用い、BEP を下回らないようユニットをスリープ状態にさせることで消費電力を削減する PG 制御機構を提案した。

現在、処理の最初から最後まで温度を固定して評価を行っているが、実際は処理の実行中にコアの温度変化が生じるため、温度変化への対応が課題となる。このように、さらに最適な細粒度 PG 制御を行うことで消費電力を削減することが必要である。

謝辞 本研究は、JST CRSET「革新的電源制御による次世代超低電力高性能システム LSI の研究」によるものである。

参考文献

- [1] 白井利明, 香嶋俊裕, 武田清大, 中田光貴, 宇佐美公良, 長谷川揚平, 関直臣, 天野英晴, "ランタイムパワーゲーティングを適用した MIPS R3000 プロセッサの実装設計と評価(低消費電力化技術)", 信学技報, vol. 107, no. 414, VLD2007-111, pp. 43-48, Jan 2008.
- [2] 砂田徹也, 2009 年度修士論文"省電力を目的とした OS による細粒度パワーゲーティング制御方式の研究", 東京農工大学, Jan 2010.
- [3] 中田充貴, 白井利明, 香嶋俊裕, 武田清大, 宇佐美公良, 関直臣, 長谷川揚平, 天野英晴, "ランタイムパワーゲーティングを適用した回路での検証環境と電力見積もり手法の構築", 信学技報, vol. 107, no. 414, VLD2007-111, pp. 37-42, Jan 2008.