6W-5

無線センサノードにおける省電力 FPGA を用いたセンサデータ処理の提案

山口　翔一†　　宮崎　敏明†

会津大学大学院コンピュータ理工学研究科†

1. はじめに

無線センサネットワークを構成する無線センサセンサノードは環境の変化を捉えるために複数のセンサが搭載されており，その一部は非常に短い時間間隔でデータサンプルリングする必要がある．そのため，無線センサノードに搭載されている低性能なマイクロコントローラユニット(MCU)にとって，センサデータの処理は荷が重く，消費電力の増大を招くばかりでなく，最悪の場合，全処理を限られた時間内で実行できない事態を引き起こす．本稿では，省電力 FPGA(Field-Programmable Gate Array：内部論理をユーザが変更可能なデバイス)を用いてセンサデータの処理を行うことで，無線センサノードの処理性能を落とすことなく，低消費電力化を図る手法を提案する．

2. 無線センサノード

無線センサノードは，センサ，無線通信モジュール，MCU から構成される．各要素は電池で駆動され，長時間の動作を行うために低消費電力であることが求められる．そのため，MCU は 8bit もしくは 16bit の非常に低性能なものが採用されている[1][2]．しかしながら，それら低性能な MCU では，音のように瞬間的に発生する現象を捉えるために高いデータサンプリングレートで得られた大量のセンサデータを限られた時間内で処理することは極めて困難である．同様の問題を抱える組込みシステムでは，性能不足と省電力を同時に解決するために専用ハードウェアを一部に導入する場合がある．しかし，センサデータ処理はセンサの種類やデータ処理方法がアプリケーションによって異なるため，専用ハードウェアを用いることは難しい．本稿では，省電力 FPGA を無線センサノードに搭載し，データ処理の一部をハードウェア化することで，MCU の処理負荷を軽減する手法を提案する．

3. 提案手法

3.1. センサノード構成

２章で述べたように，無線センサノードのセンサ制御とデータ処理に省電力 FPGA を用いる．省電力な FPGA をネットワーク処理と暗号化処理に用いることで消費電力を削減した事例が報告されている[3]．従って，MCU より消費電力の小さい FPGA を採用することで，省電力化が期待できる．提案手法を実現するための無線センサノード構成を図１に示す．ここでは，MCU として TI 社 MSP430[4]，FPGA として Lattice 社 iCE40[5]を用いる．本構成では，全てのセンサは FPGA に接続される．これにより，センサデータの取得と処理は MCU から完全に分離され，MCU は大量のデータを扱うことなく，データ処理が行われた結果のみを取得できる．FPGA と MCU の接続には，シリアル通信を採用した．MCU はデータの到着をシリアル通信の受信割り込みにより知ることができるため，データ受信処理以外の時間は，待機するか他の処理を行うことができる．これは，MCU 自体の消費電力軽減にも貢献する．

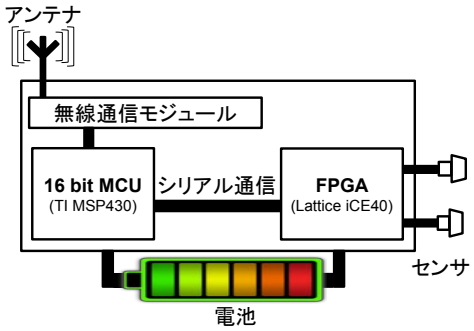


図１：提案無線センサノードの構成

3.2. FPGA 内に実現した回路の構成

FPGA 内の回路は，多種類のセンサとデータ処理方法に対応するため，柔軟性の高い実装に重点を置いた．回路全体の概略を図２に示す．本回路は，一点鎖線で囲まれたセンサ依存部を共有バスに接続する方式を採用している．これにより，センサの変更が行われた場合でも該当センサ依存部を取り替えるだけで，他の回路に一切修正を加えることなく柔軟に対応できる．本回路を用いてセンサ１のデータサンプリングを行う場合の動作シーケンスを，図３に示す．センサデータサンプリングは３つの手順によって行われる．すなわち，(1)現象を捉えるためのサンプリング処理，(2)取得したデータに加工を行うデータ処理，(3)データ処理終了後のデータを MCU へ送る通信処理，である．(1),(2)は，センサ依存部によって行われ，サンプリング周期生成回路が生成する周期的なサンプリング要求に従い繰り返し実行される．(3)はデータ処理の結果，データ送信が必要な場合のみ実行される．このように，センサデータをサンプリング直後に FPGA 内でデータ処理することによって，実際に MCU へ送られるデータ量を大幅に削減できる．さらに，回路内でサンプリング周期を発生させることにより，従来 MCU で行う必要があったサンプリングのタイミング制御を不要とした．各センサ依存部が独立して(1),(2)を行う事により，(3)が衝突する事態を引き起こす．この問題は，バス制御回路を用いて衝突を検知し回避することによって解決した．以上述べたように，本回路は各センサ依存部を独立させることによって柔軟性を高めるとともに，サンプリング周期を回路内で生成することによって MCU のセンサデータ取得に関する一切の制御を不要とした．

An approach to Sensor Data Processing Using Low-power FPGA in a Wireless Sensor Node

†Shoichi Yamaguchi, †Toshiaki Miyazaki.

†Graduate School of Computer Science and Engineering, The University of Aizu

Copyright ©2014 Information Processing Society of Japan.
All Rights Reserved.

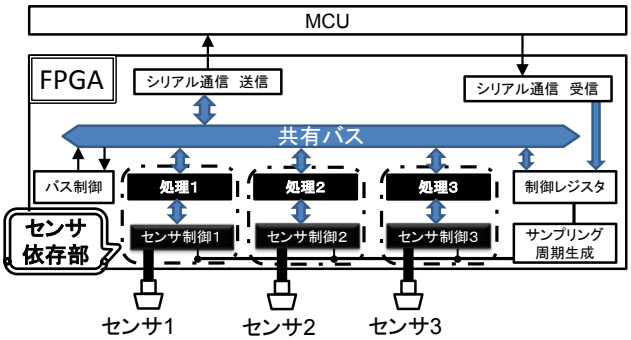


図２：FPGA 内に実現した回路

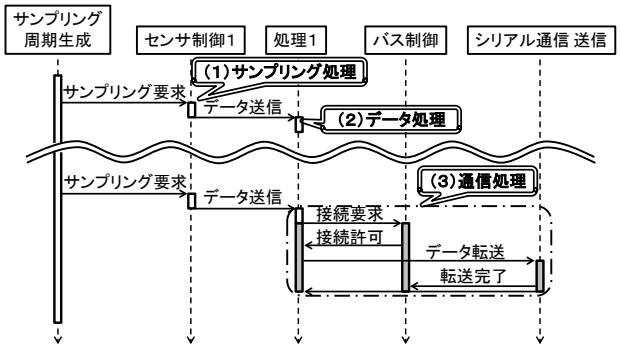


図３：動作シーケンス

4. 検証

高速データサンプリングによる MCU 処理の過負荷と FPGA による負荷軽減効果を検証するために高速データサンプリングと取得したデータの平均を計算する処理を FPGA と MCU で，それぞれ実行した．図４に FPGA を用いた場合の処理手順の概要を示す．無線センサノードに電源が投入されると，MCU はセンサデータの受信待ち状態となる．同時に，FPGA は 25kHz でセンサデータのサンプリングを開始する．サンプリングされたデータは FPGA 内部でその都度，総和が計算される．2^{16}個のセンサデータの取得が完了した段階でそれまでに計算した総和から平均値を求め，それを MCU へシリアル通信を用いて送る．MCU は，FPGA から受け取った平均値を，無線通信を介して測定用 PC へ送信する．

一方，全ての処理を MCU で行う場合は，FPGA はサンプリングしたデータをそのまま MCU へ送る．MCU は，受信したセンサデータの総和を取り，2^{16}個の受信を終えた段階で平均値を求め，それを測定用 PC へ送信する．無線センサノードから測定用 PC へのパケット送信間隔は，最短でも約 2.5 秒を必要とする．センサデータの処理落ちが発生した場合は，その間隔はさらに増大する．本計測では，データサンプリングを行う対象センサが１個の場合と，２個の場合それぞれに対して実施した．検証結果を表１に示す．表１より，センサ数が１個の時，FPGA を用いてセンサデータ処理を行った場合では，最小送信間隔に等しい間隔で受信されており，パケットロス率は 1%に留まっていることが分かる．一方，MCU のみでセンサデータ処理を行った場合では，パケット受信間隔は，最小送信間隔の２倍以上(13.46 秒)を要しており，67%ものセンサデータが受信できていない．また，データを取得する対象センサ数を２個に増やした場合，FPGA を用いた回路の処理では受信間隔に影響は見られないが，MCU のみで処理を行った場合は，受信間隔のさらなる増加が確認できる．以上のことから，高速サンプリングにより得られた大量データの処理は低性能な MCU では荷が重く，省電力 FPGA を用いて当該処理を代行することにより安定したデータ取得が行えることがわかった．

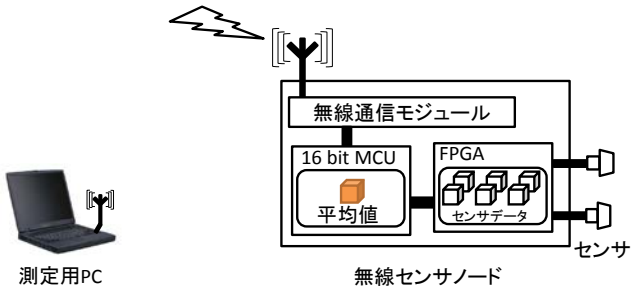


図４：FPGA 処理の概要

表１：パケット受信間隔

センサ数	1	2
FPGA	2.56 秒 (1%)	2.54 秒 (0%)
MCU	7.62 秒 (67%)	13.46 秒 (81%)

() 内はパケットロス率

5. おわりに

無線センサノードにおいてセンサデータのサンプリング処理とデータ処理を FPGA によって行う手法を提案した．FPGA へ実装した提案回路は，アプリケーションによって異なるセンサの種類やデータ処理に対して柔軟に対応することができる．実機による動作検証により，提案手法は，これまで無線センサノードに搭載された低性能なマイクロコントローラユニットでは困難であった高速データサンプリングを行うことができることを示した．今後は，提案手法の適応による消費電力の削減効果を評価して行く．

謝辞

本研究の一部は，総務省戦略的情報通信研究開発推進制度（SCOPE No.121802001）および科研費(No.23500095)の支援を受けて実施したものである．

文献

[1] ”IRIS MOTE Datasheet,” http://www.memsic.com

[2] J. Polastre, R. Szewczyk, and D. Culler, “Telos: Enabling Ultra-Low Power Wireless Research,” Proc. of Fourth International Symposium on Information Processing in Sensor Networks (IPSN2005), pp. 364-369, Apr. 2005.

[3] G. Mplemenos, K. Papadopoulos and I. Papaefstathiou, “Using Reconfigurable Hardware Devices in WSNs for Reducing the Energy Consumption of Routing and Security Tasks,” Proc. of Global Telecommunications Conference (GLOBECOM 2010), pp. 1-5, Dec. 2010

[4] “MSP430 Microcontroller,” http://www.ti.com/lsds/ti/microcontroller/16-bit_msp430/overview.page

[5] “iCE40,” http://www.latticesemi.com/ja-JP/Products/FPGAandCPLD/iCE40.aspx

Copyright ©2014 Information Processing Society of Japan.
All Rights Reserved.