

中継全二重通信の実証に向けた無線通信装置の基礎的実装

中川 翔[†] 杉山 佑介[†] 木崎 一廣[‡] 猿渡 俊介[†] 渡辺 尚^{†‡}
[†] 静岡大学 [‡] 通菱テクニカ ^{†‡} 大阪大学

1 はじめに

無線全二重通信を用いて同じ周波数帯で同時に送受信することで、無線マルチホップネットワークの end-to-end のスループットを向上させることができる。これに向けて、筆者らは無線マルチホップネットワークにおける全二重通信 MAC プロトコルである Relay Full-Duplex MAC (RFD-MAC) [1] の実証に取り組んでいる。本稿では、バランキャンセル回路を用いた無線全二重通信機を WARPv3 を用いて実装して基本性能を検証する。

2 無線全二重通信を用いた中継 MAC プロトコル

マルチホップ通信に無線全二重通信を適用することで、中継ノードがパケットを受信しながら送信することが可能になる。しかしながら、既存の無線全二重通信向けの MAC プロトコル [2, 3] はマルチホップ通信を想定していない。具体的には、マルチホップ通信ではデータ中継時に図 1(a) のように 3 ノード間で中継全二重通信が可能であるが、既存の無線全二重通信では図 1(b) のようにアクセスポイントとノードの 2 ノード間での双方向全二重通信しか対応していない。

このような観点から、筆者らは、マルチホップ環境に対応した無線全二重通信向けの MAC プロトコルである Relay Full-Duplex MAC (RFD-MAC) を提案している [1]。RFD-MAC では、送信バッファ内に後続するフレームが存在するかどうかの 1 ビットの情報を全てのフレームに対して付与する。各ノードは隣接ノードが送信するフレームを傍受することで隣接ノードがフレームを持っているかどうかを把握する。収集した情報を元に全二重通信するリンクを選択することで、他の全二重通信との衝突を避けながら全二重通信が発生する機会を増やすことができる。RFD-MAC を計算機シミュレーションによって評価した結果、既存の半二重通信の MAC プロトコルよりもスループットが最大で 60% 向上することが確認されている [1]。

一方で、米国のスタンフォード大学を中心に無線全二重通信機を実装する研究も進められている。しかしながら、これらの無線全二重通信機は古い世代の FPGA である Virtex-II を用いて実装されており、実装できる回路規模に係る合計ロジックセル数も数万と少ない。無線全二重通信において MAC 層まで含めて実証するためには、よりハイエンドの FPGA を用いた全二重無線通信装置を実現する必要がある。



図 1: 双方向全二重通信と中継全二重通信

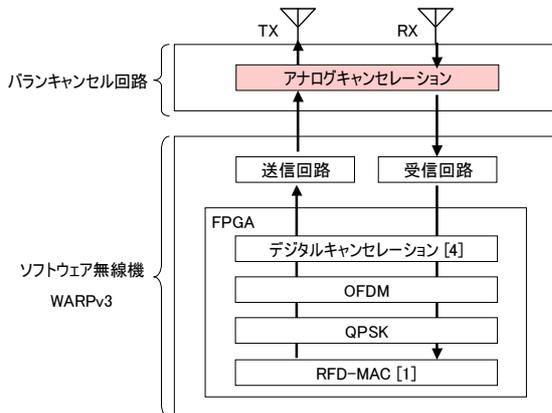


図 2: 全二重無線通信装置

3 全二重無線通信装置の実装

2 節での議論を元に、筆者らは全二重無線通信装置の実装を進めている。図 2 に筆者らが実装を進めている全二重無線通信装置の全体像を示す。本全二重無線通信装置は、バランキャンセル回路とソフトウェア無線機から構成される。送信信号が 20 dBm、ノイズフロア -90 dBm の場合、理想的には 110 dBm キャンセルする必要がある。デジタルキャンセレーションでは AD 変換器の性能を超えることはできないため、バランキャンセル回路ではアナログ信号を 60 dBm キャンセルできることが理想的である。

バランキャンセル回路によってキャンセルされたアナログ信号はソフトウェア無線機である WARPv3 の受信回路に入力される。WARPv3 では、デジタル化された受信信号を FPGA に取り込んだ後に、デジタルキャンセレーション、OFDM 復調、QPSK の復調を行った後に、MAC プロトコルである RFD-MAC へと渡される。筆者らは、デジタルキャンセレーションに関しては文献 [4]、RFD-MAC に関しては文献 [1] の通り別途検討を進めている。

以降では、4 節においてバランキャンセル回路のアナログキャンセレーションの単体評価について、5 節においてバランキャンセル回路と WARPv3 の接続評価について述べる。

4 バランキャンセル回路の単体性能評価

アナログキャンセレーションを実現するために、アナログ信号の振幅と位相を制御可能な QHx220 を用いたバランキャンセル回路を実装した。バランキャンセル回路は、バラン (Balun: balanced-unbalanced) 回路を利用して自己干渉を除去する技術である [3]。アンテナを 3 つ必要とするアンテナキャンセレーションに対して、アンテナの本数が 2 本で済むというメリットがある。

図 3 にバランキャンセル回路の構成を示す。バランキャンセル回路では、ソフトウェア無線機の送信回路からのアナログ出力をバラン回路に入力して、位相が変化しないアナログ信号を送信アンテナ TX に、位相を反転させたアナログ信号を QHx220 に入力する。QHx220 上でアナログ送信信号の振幅と位相を調整して受信アンテナ RX からのアナログ受信信号と合成することで自己干渉除去を実現する。自己干渉を除去したアナログ信号をソフトウェア無線機の受信回路へと入力する。干渉除去性能を高めるために、ソフトウェア無線機上で信号処理を行った結果を用いて QHx220 の振幅と位相を SPI を介して制御する。QHx220 を SPI から制御する場合は 10 Mbps で 24 bits のデータを送信することで制御する振幅と位相を変更できる。今回の実装では、PC から USB を介して制御できるようにするために FTDI 社の FT245RL も併用している。USB を用いる場合では、921.6 kbps で 78 Bytes のデータを送ることで QHx220 によって制御する振幅と位相を変更できる。

4.1 実験構成

アナログキャンセレーションの基本特性を評価することを目的として、自身の信号をバランキャンセル回路によってどのくらい打ち消せるかを評価した。送信機と受信機の作成にはソフトウェア無線フロントエンドである USRP N200、PC (Let's note CF-B11)、UHD (USRP Hardware Driver) を用いた自作の C++ の信号処理ライブラリを用いた。送信側の PC1 とソフトウェア無線フロントエンド 1 によってサイン波を送信すると、アンテナ TX から電波が放出される。放出された電波をアンテナ RX で受信して、バラン

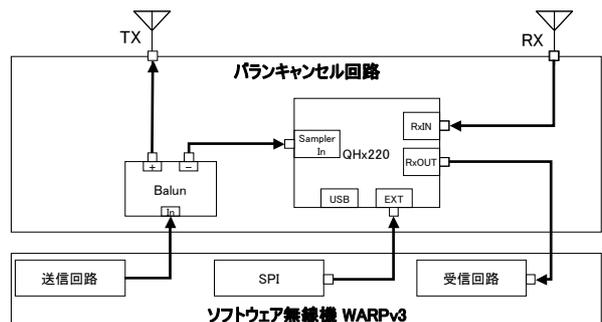


図 3: バランキャンセル回路の構成

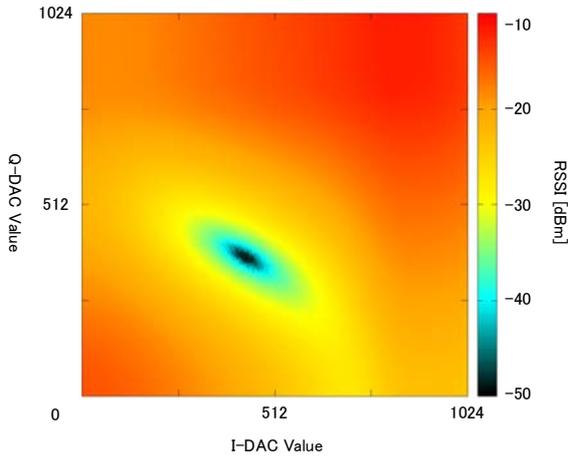


図 4: バランキャンセル時の RSSI [dBm]

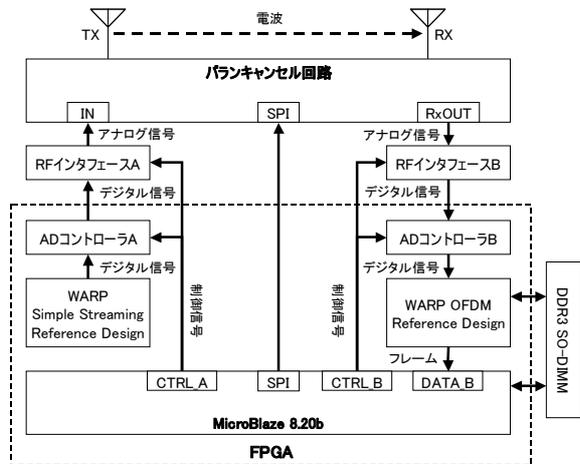


図 5: 検証用の全二重無線通信装置の構成

キャンセル回路で自己干渉を除去したものを受信側の PC2 とソフトウェア無線フロントエンド 2 で受け取る。PC2 では、キャンセル信号の振幅と位相を USB を介して QHx220 に送信してキャンセル後の受信信号の RSSI を観察した。評価は電波暗室で実施した。

4.2 評価結果

図 4 に評価結果を示す。図 4 では、QHx220 の設定で用いる I-DAC Value を X 軸に、D-DAC Value を Y 軸に割り当てている。

図 4 より、以下の 3 つのことが分かる。1 つ目は、最大で約 40 dBm でのキャンセルができることである。2 つ目は、キャンセル量は X 軸を I-DAC Value, Y 軸を Q-DAC Value とした平面領域において最適な値を取る 1 点から離れるに従って徐々に悪化することである。3 つ目は、40 dBm のキャンセルができる設定値の領域は I-DAC Value と Q-DAC Value で約 50 の範囲に入っていることである。

5 バランキャンセル回路と WARPv3 の接続評価

バランキャンセル回路と WARPv3 を連動させて動作できるかどうかを検証するために、バランキャンセル回路と WARPv3 を接続した。合わせて、WARPv3 上の FPGA に送信処理機能と受信処理機能を実装した。図 5 に実装した検証用の全二重無線通信装置の構成を示す。WARPv3 は RF インタフェース A と RF インタフェース B の 2 つの無線トランシーバを具備している。本実装では、RF インタフェース A において WARP Simple Streaming Reference Design を、RF インタフェース B において同じく WARP OFDM Reference Design を使用した。具体的には、まず、Matlab Simulink を用いて 2 つのリファレンスデザインからデバッグ用の機能である ChipScope を外して Xilinx System Generator を用いて VHDL のソースコードを生成した。次に、Xilinx Platform Studio を用いて RF インタフェース A と Simple Streaming モジュールを、RF インタフェース B と OFDM モジュールをそれぞれ接続した。最後に、同じく Xilinx Platform Studio を用いて、これらのモジュールを制御するためのソフトプロセッサ IP コアである MicroBlaze 8.20b を接続した。

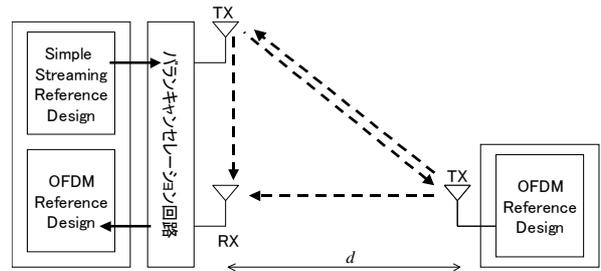


図 6: バランキャンセル回路と WARPv3 の接続評価環境

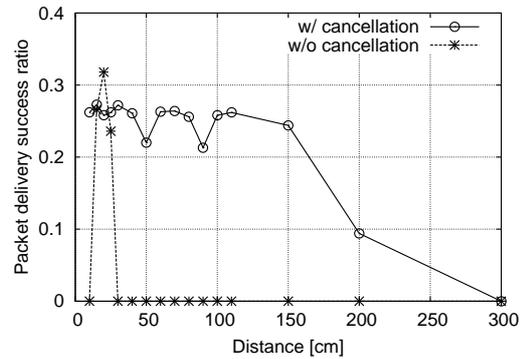


図 7: 無全全二重通信の評価

Simple Streaming モジュールは QPSK の一次変調した信号を送信し続けるモジュールである。OFDM モジュールは、一次変調に QPSK を、二次変調に OFDM を用いてフレームを送受信するモジュールである。当初は OFDM モジュールを 2 つ用意して RF インタフェース A と RF インタフェース B のそれぞれに割り当てることも検討した。しかしながら、OFDM モジュールは WARPv3 上に 1 つしか存在しない DDR3 SO-DIMM を使用しているため、リファレンスデザインを修正しないままでは 2 つの OFDM モジュールを 1 つのボードに共存することができない。以上の理由により、自己干渉を発生させる RF インタフェース A からの送信には DDR3 SO-DIMM が不要な Simple Streaming モジュールを用いた。

5.1 実験構成

図 6 にバランキャンセル回路と WARPv3 の接続評価環境を示す。まず、図 5 に示した無線全二重送受信機と、WARPv3 に WARP OFDM Reference Design のみを実装した無線送受信機の 2 台を用意した。左側のノードでは、TX から電波を放出しつつ自己干渉除去しながら RX において右のノードからの OFDM フレームを受信する。2 つのノードの間隔 d [m] を変えながらパケット受信成功率を計測した。評価は電波暗室で実施した。

5.2 評価結果

図 7 に通信距離に対するパケット受信成功率を示す。図 7 から分かるように、自分の送信している信号をキャンセルしない通信が 30 cm でしか通信できないのに対し、キャンセルしたものは約 2 m でも通信できることが確認できた。

6 おわりに

本稿では、中継全二重通信の実証に向けて、無線全二重通信無線通信装置の実装と評価について述べた。現在、中継全二重通信 MAC プロトコルの実装を進めている。

謝辞

本研究は総務省・2013 年度戦略的情報通信研究開発推進事業 (SCOPE) の助成を受けて行った。

参考文献

[1] K. Tamaki, et al.: "Full duplex media access control for wireless multi-hop networks", IEEE VTC'13 -Spring, pp. 1-6 (2013). [2] A. Sahai, et al.: "Pushing the limits of full-duplex: Design and real-time implementation", Technical report, Rice University (2011). [3] M. Jain, et al.: "Practical, real-time, full duplex wireless", ACM MobiCom'11, pp. 301-312 (2011). [4] 杉山, 山崎, 猿渡, 渡辺: "ソフトウェア無線実験装置 Radio Ensemble による逐次干渉除去の実装について", 電子情報通信学会総合大会 (2014).