



スケーラブル量子コンピュータの 最先端と量子情報技術の展望

根本香絵 Simon Devitt (国立情報学研究所)
W. J. Munro (NTT 物性基礎科学研究所)

量子コンピュータ研究, この20年を振り返ると

量子コンピュータが世界で注目を集め出したのは1990年代中ほどのことで、今から20年ぐらい前になる。この頃は、量子アルゴリズムや量子誤り訂正等の量子コンピュータがコンピュータとして成り立つための重要な成果が次々と世界的なニュースとなり、量子情報処理の可能性が大きく拓けた時期であった。一方で、その実現化である実験は実に基礎的であって、「量子ビットをどうすれば作れるか」、または「単一光子というのは、どういう状態なのか」といった基本的なことが議論、実験された時期にあたる。実験物理学者が、理論物理学者のことを「石器時代にロケット打ち上げの相談をしているようだ」と皮肉ったのも、実験では量子ビット1つの制御を実現しようというときに、数多くの量子ビットを桁外れに高い精度で制御できたら何ができるのか、ということも議論していたからである。しかしながら、理論的にも、実験的にも、新しい時代が来たということで、たとえば実験的には量子状態そのものを制御するという、人類未踏の量子領域へといよいよ踏み出しつつあったとすることができる。

そして、原理が分かることの効果は絶大で、次の10年間で実現化研究は様変わりした。単一量子ビットの扱いから、2つの量子ビットへと研究は進み、2量子ビット間のエンタングルメントの実証も、冷却原子、光子、イオン、超伝導素子、量子ドット、核スピン等々、さまざまな物理系で行われた。2つの量子系の間量子コヒーレントな（量子性を保った）相互作用ができていることを示すエンタング

ルメントの実証が進み、量子状態そのものを実験的に検証する状態トモグラフィの技術も確立していった。エンタングルメントは、量子計算の優位性の発現に不可欠なもので、多くの量子情報処理のリソースとして使われる。このような実験が日常的にできるようになってくると、さらに系を拡張し、量子テレポーテーションや量子誤り訂正などの基本プロトコルを動かすという、数個の量子ビットを用いたさまざまな原理実験が、これもまたさまざまな物理系で実証されるようになる。ここから、その次の10年がスケーラビリティを中心にスタートしていくのである。

スケーラビリティとは、拡張可能性の指針となるもので、初期のころには量子コンピュータの拡張性に対して、概念的なモデル上で数理的な評価を行っていた。今から見れば当然であるが、実現化においては、この抽象的な議論は役に立たず、言わば工学的な実現化モデルに基づいたスケーラビリティの評価が必要となってくる。アーキテクチャ、量子情報デバイスという捉え方¹⁾が、初めて量子情報研究の中にも登場し、徐々に浸透、発展していく過程で、デバイスとシステム、そのスケーラビリティという見方が定着していくようになる。一方実験では、量子ビットの数を1つでも増やすのは大変で、1つから2つ、2つから3つへと変更しただけで、最初から物理系を作り直しということは珍しくないため、実験研究的にはどうしても量子ビットの数をどう増やしていけるのか、という喫緊の課題に基づいてしまいがちである。量子コンピュータの実現化には、このギャップを埋めていかなければならない。ところで、一般に量子コンピュータとは、スケーラブル

4 スケーラブル量子コンピュータの最先端と量子情報技術の展望

な量子コンピュータのことで、つまり誤り耐性を持つ大規模化可能な量子コンピュータのことである。たとえば昨年（2013年）話題になったD-Wave社の量子マシンなどはこの部類には入らない。

量子コンピュータ実現化の上でこれらの考え方が登場してくると、これを受けてハイブリッドな量子情報制御が理論提案され、実験研究も世界各地で大きな進展を見せるようになっていく。複数の物理系や性質を組み合わせて用いるハイブリッド量子情報処理は、2003年頃の光を用いた量子情報処理にさかのぼり²⁾、この頃は、たとえば光なら線形光量子情報処理というように、単一実現化を目指すもの一色の時代であったが、一風変わった新しい研究も取り上げようと開かれた欧米のコンファレンスの「変わり種」セッションで我々の研究が取り上げられたのが、思えば黎明期であった。しかし、構成要素それぞれの良い面だけを引き出そうするハイブリッド・デバイスの考え方は、その後実現化研究の主流として成長し、次第にスケーラビリティの概念とも合流して、量子ビットの数だけではない、いかに基本的な単位となる素子を作るかが、次第に重要なテーマとなっていく。

しかしながら、数年前でも、実験で量子ビットの数を原理的に増やしていくことができれば、実験系がスケーラブルであると思っている研究者も実際には多かった。しかし、この2、3年で世界的に一気にアーキテクチャに基づくスケーラビリティの考え方が定着したと言って良いだろう。現在、ハードウェアの最先端は、現実の技術に基づくスケーラブルなアーキテクチャとその量子情報デバイス設計と実現化である。この1年、欧米を中心に、中国、韓国も巻き込んで、量子情報研究がいよいよ量子情報技術へ、さらに量子情報工学へと、世界的に大きく舵を切ったところである。このように量子コンピュータの実現化は今まさに学際性を必要としており、物理、工学、情報学が融合して、いよいよ現実社会に役に立つ量子情報技術が生み出せそうなところまで来ているのである。

そこで本稿では、量子コンピュータに焦点を絞り、

注目の誤り訂正の方法であるトポロジカル誤り訂正に基づいた量子コンピュータ・アーキテクチャを概観し、ハードウェアからソフトウェアまで、実際に量子コンピュータを組み立て、動作するまでに必要となる技術すべてが、コンピュータとしてどのように融合されるのかを示し、その特徴と今後の課題についてまとめる。

トポロジカル量子コンピュータ・アーキテクチャ

現在、実現化量子計算モデルで最も注目されているのは、トポロジカル誤り訂正を持つ量子情報処理で、基本的に2つの実現化方法がある。1つはエニオンと呼ばれる準粒子を用いる方法、もう1つはエンタングルした多数の量子ビットを用いる方法である。量子情報処理に役立つエニオンはまだ実証ができておらず、将来的には期待したいところだが、现阶段でここに技術の基礎をおくのは無理がある。一方、数多くの量子ビットを用いる方法は、量子ビットの数という点では挑戦的だが、量子ビットの制御原理はすでに確立・実証されているものであり、現在のスケーラブルな量子コンピュータのアーキテクチャのほとんどはこのトポロジカル量子計算モデルを用いている。本稿でも、このタイプのトポロジカル量子コンピュータを取り上げる。

トポロジカル量子誤り符号の中でも最も研究が進んでいるものに、2次元のトポロジカル表面符号と3次元トポロジカル誤り訂正符号があり、両者には若干の違いがあるが、基本的にはあまり変わりはない。トポロジカル表面符号については本特集の徳永氏の解説に詳しいので、その原理についてはそちらを参照していただきたい。本稿では分散型の量子情報処理により適性を持つ3次元トポロジカル誤り訂正を用いた量子コンピュータ・アーキテクチャについて見ていくことにする。

3次元トポロジカル量子計算モデルは³⁾、3次元トポロジカル量子誤り訂正と、あらかじめ準備しておいたエンタングル状態を測定することによって計

算が進む One-way 量子計算モデルが一体化したものと言うことができる。まず、符号化のかかっていない「生」の物理的量子ビットの制御を扱う、技術層の中で一番下にあたる量子デバイス層から解説を始める。量子デバイス層は、デバイスの中身である構成要素の量子物理制御と各構成要素のデバイスへの統合を扱う。ここには現在さまざまな実現化の方法が研究されているが、具体的な例をもとに全体像を考えないと本質を見失うので、ここではシステム研究が一番進んでいる光と量子ビットの系を例として、各技術層とそれらの融合⁴⁾について見ていく。

■ 基本素子としての量子情報デバイス

必要となる量子コンピュータの基本素子は1つで、モジュール構造した光デバイスである。概念図を図-1(a)に示す。この光モジュールは、光子と光モジュール内に埋め込まれた量子ビット間にエンタングルメントを形成する。光子が1つずつ順番に光モジュールを通過することで、光子を量子ビットとした3次元に広がる格子状のエンタングルした状態ができあがる。これが3次元トポロジカル量子コンピュータの計算リソース、3次元クラスタ状態である(図-1(b)参照)^{☆1}。3次元クラスタ状態のx-y平面の2次元断面の量子ビットの数が量子コンピュータの大きさに相当し、残りのz軸方向が時間ステップに対応する。

3次元クラスタ状態を作るには、モジュールをある規則で並べた構造4層を導波路でつないだモジュール・ネットワークに、光子を順番に決まったスケジュールで送り込む。モジュール・ネットワークのアウトプットとして3次元クラスタ状態となった

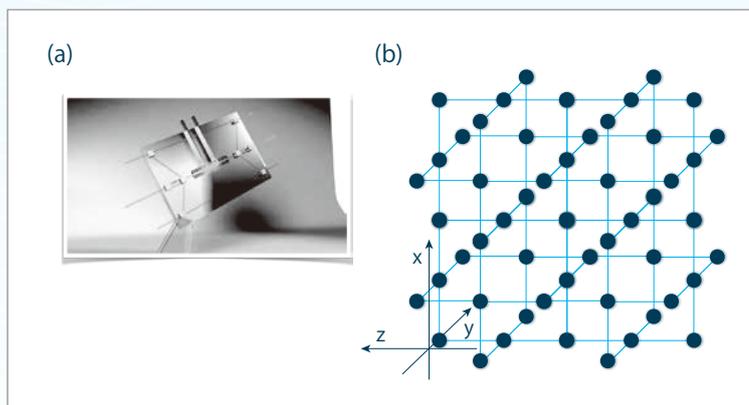


図-1 光モジュールと3次元クラスタ状態
(a)は光モジュールの概念図で、3つのインポートポートとアウトポートを持ち、真ん中のキャビティでは、その中に埋め込まれた量子ビット(電子等)と外からキャビティ中へ捕捉した光子の間でエンタングルメントを生成する。キャビティから出ている線はキャビティの制御ラインを表す。(b)は3次元トポロジカル量子コンピュータのリソースとなる3次元クラスタ状態を表す。ドットがそれぞれ量子ビット、ドット間の線はエンタングルメントを表す

光子が出てくる(図-2参照)。モジュール・ネットワークが4層のみで良いのは、1つの光子は、ほかの4つの光子とだけエンタングル・ゲートを共有すれば良いためである。これは問題が大きくなり、コンピュータ全体が大きくなっても一定で変化しない。したがって、大きな問題を扱うには、同じ4層構造のモジュールのネットワークを縦と横へ2次元に、つまり図-2ではx-y平面上で拡張することになる。

このモジュール・ネットワークは量子コンピュータのリソースとなるクラスタ状態を生成するだけで、まだ何も計算はしていない。3次元トポロジカル量子計算モデルはone-way量子計算の一種であるので、測定によって計算が進む。モジュール・ネットワークから次々に出てくる光子を(図-2においてはx-y平面の断面ごとに)測定することで計算が実行され、測定によって3次元クラスタ状態はその分小さくなり、言わばクラスタ状態を「消費」しながら計算が進む(この性質がone-way量子計算の名前の由来である)。3次元クラスタを断面ごとに消費してしまっても、モジュール・ネットワークからは次々と3次元クラスタ状態が出てくるので計算が途切れてしまうことはない。したがって、図-2では紙面手前右斜めから左奥へ向かって、量子コンピュータの計算が進んでいくことになる。

☆1 光モジュール内の量子ビットを3次元クラスタとして用いる方法もあり、実現化ではモジュールをどう構成するかは、もちろん、決定的に重要な問題である。しかし、物理的な詳細なしにモジュールの違いを議論しても意味がないので、本稿では扱わない。

ロジカル量子ビットとTゲート

ここからいよいよ計算の話をするには、ロジカル量子ビットを定義する必要がある。先に言及したようにトポロジカル量子計算モデルは one-way 量子計算とトポロジカル誤り訂正が一体となったモデルであるから、計算はロジカル量子ビット上で表現される。ロジカル量子ビットはこの3次元クラスタ状態中に、言わばエンタングルメントを切って穴を空けることで形成される。この穴はディフェクトと呼ばれ、**図-3(a)**では四角い構造体で表されており、このディフェクトの対でロジカル量子ビットを形成する。この構造体を、ディフェクト間の距離を離しながら大きくすることにより誤り訂正を保証する（より正確には**図-3(a)**の d が誤り訂正能力を決定する）。このように定義されたロジカル量子ビットを用いて、**図-3(c)**では、CNOT (Controlled-NOT) ゲートがコントロール量子ビットとターゲット量子ビット間に、紙面手前左斜めから右奥へ向かって実行される様子が示されている。詳しいことを説明するには紙面が足りないので文献3)を参照するものとして、ここでは2つの点を心にと

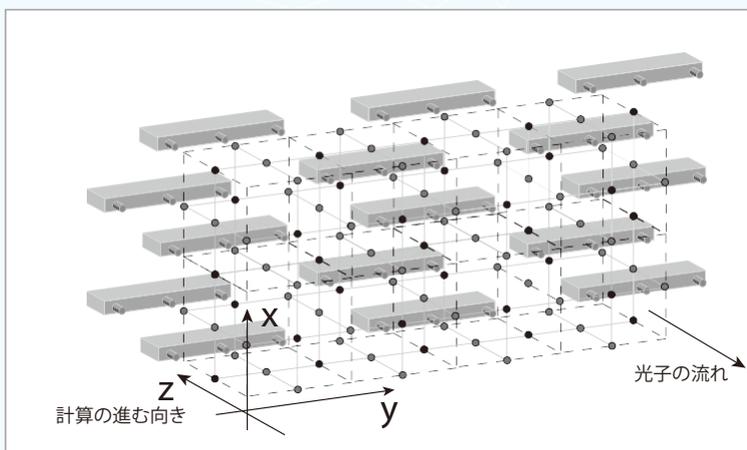


図-2 モジュール・ネットワーク

図-2は、モジュール・ネットワークの4層構造をアウトプット側から見たもので、格子がクラスタ状態となってモジュール・ネットワークから出てくる様子を示している。灰色の箱はそれぞれ光モジュールを表し、エンタングルした光子が（紙面奥より手前へ）出てくる様子を示している。ドットが光子（量子ビット）、実線がエンタングルメント、点線が格子枠をそれぞれ表す。モジュールは4つの層からなるが、これはモジュール・ネットワークの出力側から見たもので、ネットワークの最後の層の一部と出力された3次元クラスタ状態を示したものとなっている

どめておいていただきたい。まず、このトポロジカルな構造は、光子を測定するときの測定種類の違いによって実装されること。量子ビットは0と1以外の重ね合わせ状態もとるため、1量子ビットの測定も0と1を区別する測定だけでなく、原理的には無限の種類の測定が存在する。トポロジカル量子計算では2種類の測定を用いてトポロジカル構造を決定する。次に、この構造体のトポロジカルな形がゲー

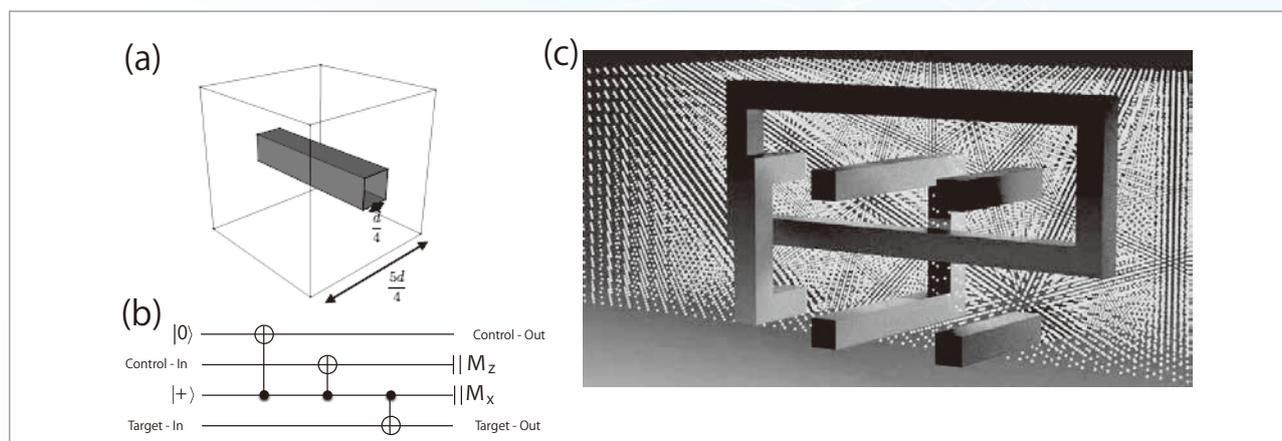


図-3 3次元量子コンピュータでの回路の実行

(a)はロジカル量子ビットを定義するためのディフェクトと呼ばれるクラスタ状態上を作るトポロジカルな構造を示したもので、 d が大きくなるほど誤り訂正能力が高くなる。(b)はCNOTゲートを3次元トポロジカル量子コンピュータで実行する場合のゲート構成で、 M_z 、 M_x はそれぞれz軸とx軸での測定、 $|+\rangle$ は $|0\rangle$ と $|1\rangle$ の重ね合わせ状態である。(c)は(b)のゲートを実行している様子を表す。無数に見えるように見えるドットの1つ1つが物理的な量子ビットで、全体として巨大な3次元クラスタ状態を成している。その中に符号化されたトポロジカル量子ビット（ディフェクトの対）を視覚的に表している。一番右の上下の対がターゲット・インで、その次の対がコントロール・イン、一番左側がコントロール・アウトである（図中の四角い構造体はあくまでもトポロジカルな性質を表したものであって、物理的に存在するわけではないことを注意しておく）

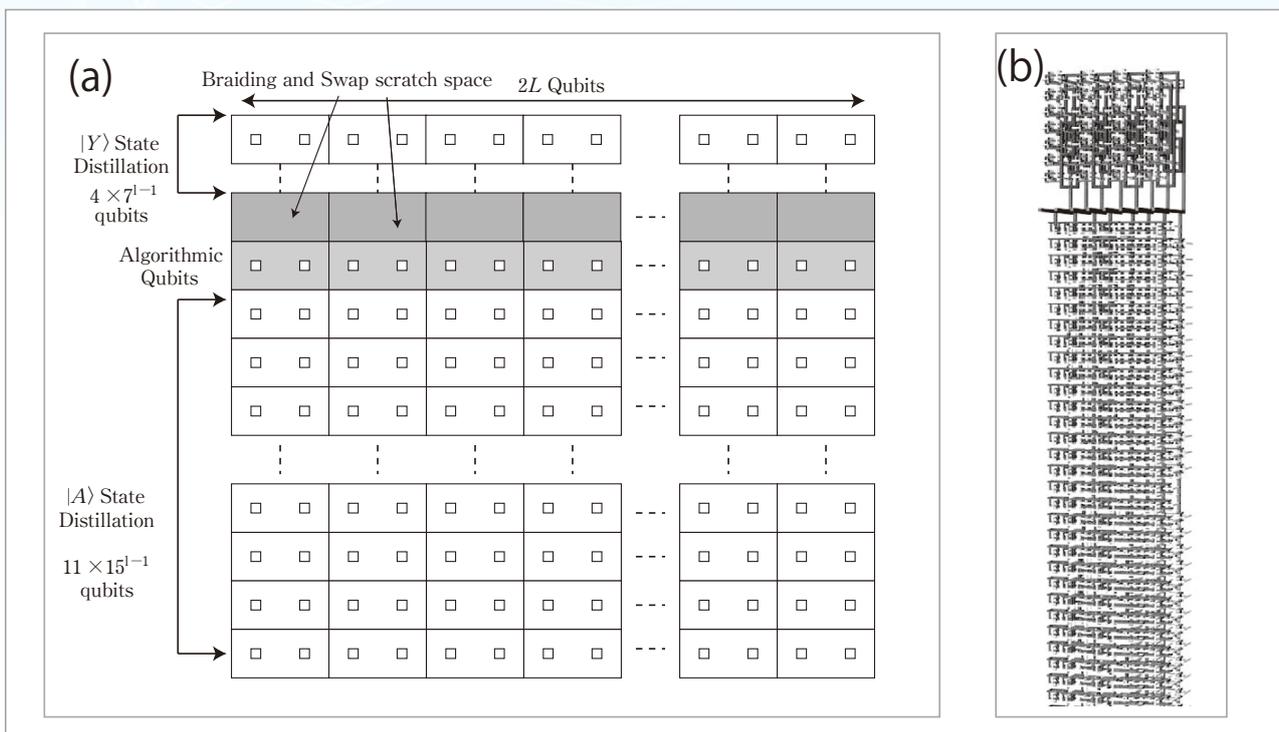


図-4 量子コンピュータの断面図
 量子コンピュータの2次元リソース・アロケーションを示したもので、3次元クラスタ状態のもう1つの軸は時間（計算ステップ）である。
 (b)は実際に量子コンピュータの中で、回路のトポロジカル構造がどうなっているのかを示している

ト操作を決定し、この構造体が3次元クラスタ状態上で占める体積が、ゲートを実行するために必要とされる量子コンピュータのサイズと計算時間に対応することである。

量子コンピュータ全体である巨大な3次元クラスタ状態をどう使うかが、次の問題である。図-4は、量子コンピュータの全体像の断面図、つまり3次元クラスタ状態のx-y断面で、コンピュータのどの部分が何を担っているのかを示している。うす灰色の部分がデータ量子ビットで、この一列に並んだロジカル量子ビットが計算結果を担っていくわけである。しかしながら、この部分はほかの部分に比べると大変小さい。ほかの部分はいったい何をしているのだろうか。

トポロジカル量子コンピュータの大部分は実はTゲートと呼ばれる演算を行うために費やされている。まず、ロジカル量子ビットと物理的な量子ビットとは性質がまったく違うということに注意しておきたい。物理的な量子ビットは大抵の場合、単一量子ビット操作は状態の回転であるので、特定の回転、

たとえば0を1へフリップする π 回転ができるとしたら、その途中である $\pi/8$ 回転もできると思って良い。ところが、ロジカル量子ビット上では、直接的に実装できる単一量子ビット操作は非常に少ない種類に限定される^{☆2}。もし、この限定された操作だけしか行わないと、量子コンピュータはその優位性を発揮できないことが証明されている。つまり、ゲート集合がユニバーサリティを満たさない。ここで言うユニバーサリティとは、古典計算でのゲート集合のコンプリート性の拡張で、ゲート集合の要素の組合せにより、任意の量子操作（ユニタリ行列による写像）を任意の精度で行うことができることを指す。Tゲートはゲート集合がユニバーサリティを獲得するための典型的なゲートで、 $\pi/8$ 回転を行う。このゲートはそのままでは実装できないので、A状態と呼ばれる状態を生成し、複数のA状態を用いて精製（精度を上げる操作）して、ゲートテレ

☆2 一方で、生の量子ビット間のエンタングル・ゲートは量子制御が難しいのに対して、トポロジカル量子ビット上ではCNOTゲートは簡単にできるという特徴もある。

4 スケーラブル量子コンピュータの最先端と量子情報技術の展望

ポーテーションと呼ばれる手法を用いてデータ量子ビット上にTゲートをフォールトトレラントに実装するのである。このためのリソースが緑の下にある部分すべてに該当する。

これで量子コンピュータはできたので、次にこれをどう使うのかを考えなければならない。今度は技術層のトップレイヤ、実装したいアルゴリズムから始める。アルゴリズムはまず、ユニバーサルリティを満たすゲート集合の要素のみを用いたゲート列へ分解する。これをさらにトポロジカル量子コンピュータモデルが扱うことのできるゲートへと分解する。ここの分解が意外と厄介なのだが、その問題についてはまた後で言及する。これらが実行されるときに、3次元クラスタ状態上でトポロジカル構造の衝突が起きないようにスケジューリングをする必要もある。そこで問題がなければ、ようやく測定器のアレイに指示を出し、タスクを実行することができる。

ハイパフォーマンス量子コンピュータ

もし、何億、何兆のモジュールが作れたとしたら、巨大な量子コンピュータを作って、これをサーバとして使うということも考えられる。リソースをセグメントで分けて、クライアントの要求に応じて割り当てればよい。アルゴリズムを実行するための測定器アレイへの指示をサーバに送り、サーバは計算結果をクライアントへ送り返す。ハイパフォーマンスコンピュータ (HPC) の量子版 (HPQC) である⁵⁾。もちろん、サーバに何を計算しているのかを知られたくない、という場合も考えられる。実は、量子計算の場合には計算内容を隠すことが可能である。簡単に考えれば、このHPQCモデル上で、クライアントは量子通信を用いて3次元クラスタ状態を送ってもらい、自分のところで測定を行うだけで、量子コンピュータのリソースなしに、しかもサーバや外部には情報が一切もれないように量子計算が実行できる。いわば「実行的に量子ならではのブラインド・コンピューテーション」が可能である。実際、安全性が証明されているブラインド・コンピューテーションの

1つは one-way 量子計算モデルに基づいたもので、初期時にクライアントが任意の状態に準備した量子ビットをサーバへ送り、サーバ側でエンタングル・ゲートをかけて、古典情報であるアルゴリズムと測定結果をやりとりすることでサーバからは計算の中身を隠して計算を行う方法がある⁶⁾ (最初に送った任意の状態がハッシュ符号のような役割を担っていると考えることができる)。最近ではこれを拡張した方法として、クライアントが任意の状態をサーバへ送るのではなく、サーバが量子計算のリソースとなるクラスタ状態をクライアントへ送るやり方が提案されており⁷⁾、HPQCの安全な量子計算と同様な方法になっている。

また、光モジュールを用いた3次元トポロジカル量子コンピュータは典型的な分散型の量子コンピュータで、このような分散型の量子コンピュータでは、量子計算と量子通信との融合が自然で、量子計算のリソースを広域にわたって分散させたり、または複数の量子計算リソースを融合して用いたり、通信に計算機能を持たせたりすることが可能で、このことも1つの大きな特徴となっている。

さて、全体像の詳細と将来的な可能性を見てきたが、現段階でこれらの各技術層はどのくらいできてきているのだろうか。ハードウェアの中心はなんと言ってもモジュールである。この数年実験研究が「量子ビットをもう1つ」という方向から、量子情報素子の基礎となるものを作ろうという方針へある程度シフトしたことから、かなりの成果が出始めている。イオン・トラップと超伝導量子ビットのそれぞれで、フォールトトレランスな大規模量子コンピュータへのスケーラビリティを考慮した最近の実験成果は、その好例である。

最適化と今後の課題

モジュールとモジュールを組み合わせることができるシステムの出現は時間の問題と考えてよいので、ハードウェアがいよいよできてきたら、今度はそれをどう動かすかが課題である。ここから先は古典計算機

の世界である。この2つの世界をいかに融合するかが、量子の力を引き出す2つ目の鍵でもある。

3次元トポロジカル量子コンピュータでは、計算リソースを作り出すモジュール・ネットワークの部分は実行する計算によらず同じで、一定のレートで3次元クラスタ状態を生成する。一方、測定アレイの方は、行いたい計算によって測定パターンを変更しなければならない。つまり、量子的な計算データは光子が担い、インストラクションが測定器のアレイへ送られて計算が実行されることになる。したがって、それぞれの測定器に測定の種類を送り込むこと、測定器からの測定結果を解析し、誤り訂正を行うことが必要である。このデータ転送と解析を量子コンピュータのクロック周波数に遅れをとらないように実行しなければならない。2,048桁のショアのアルゴリズムの実行を考えると、測定器を並べたアレイでは全体で数十ペタバイト/秒のデータが生成される^{☆3}。今の段階ではシステムが大きくないことと、量子コンピュータのクロック周波数が低いことから問題とはならないが、中・長期的には挑戦的な課題となってくる可能性も十分にある。

また、量子回路設計のためのプログラミング言語も考えられている。上層レイヤから最終的にモジュールを制御する物理信号へ変換するにはさまざまな方法があるであろうが、やはり、VHDLのような言語的構造が分かりやすい。量子情報処理でこれをどこにおくのかはまだ議論の余地はあるが、一般にユニバーサリティを満たすゲートにその基礎をおくことが一番自然であるように思う。ユニバーサルなゲート集合要素への分解の後、フォールトトレラントに実装できるゲート列へとさらに分解するが、このゲート集合要素への分解は実は簡単ではない。アルゴリズムには通常、連続的な量子ビット回転を含んでおり、この連続回転をいくつかの離散的な回転角だけが許されるゲートの集合のみを使って再構築しなければならない。当然要求される近似の程度

によるが、1つのゲートを再構成するのに何千ものゲートが必要となるため、無視できない問題である。実際、この問題は数年前に米国のiARPAプロジェクトで集中的に研究が行われた。アルゴリズムが必要とする精度を満たす、最適なゲート列の長さは証明されており、またその後の研究で、最適なゲート長さを持つゲート分解を行うアルゴリズムが最近登場している⁸⁾。しかし、これですべてが解けたわけではなく、回路全体の最適化という問題は残っているのである。

この後さらにフォールトトレラントに実装できるゲート列へと分解し、これをトポロジカル量子計算へ実装するが、ディフェクトの衝突が起きないようにスケジューリングが必要である。回路図に従って、ディフェクトの衝突が起きないようにトポロジカル構造へマップしたトポロジカル回路は、実は大変効率が悪い。これを圧縮することで計算を速くし、リソースを低減することが期待できる。図-5はSゲート（これも直接的に実行できないゲートでTゲート2回分の回転を行う）に必要な状態の生成回路を圧縮した様子である。この圧縮の効果が実はデバイスの性能向上よりも効果があるかもしれないということを示した最近の量子コンピュータ性能解析⁴⁾は、これまでの実現化研究からするとむしろ想定外であった。回路を圧縮して、時間軸に対して40%程度短縮できることは、デバイスの性能でいうと、精度約一桁に相当する。実験的に精度を一桁上げるのは相当大変であるからして、ソフトウェアでこれを補うことができれば、実現化にとっても大きな意義を持つ。現在の量子コンピュータデバイスの開発に直結する問題である。しかし一方で、圧縮した回路が元の回路を正しく実装できているかを問う必要があり、圧縮した回路の検証という新たな問題も出てきた⁹⁾。

さらに、興味深いのは量子コンピュータができてしまえば、そこからデバイスの性能をさらに向上しても、量子コンピュータはあまり速くならない、ということも分かった⁴⁾。もちろん10桁も改善できるとしたら、大きな違いが出てくるが、近い将来それ

^{☆3} データ量は当然モジュールのクロック周波数に依存する。この数値はモジュールの動作を10nsとしたときの概算値である。データ転送・処理にはパラレル化が可能であると考えられる。

4 スケーラブル量子コンピュータの最先端と量子情報技術の展望

を達成するのはあまり期待できない。そうなるとますます、量子コンピュータをどう動かすかが大きな課題である。

このように量子コンピュータ・アーキテクチャを中心に、量子コンピュータがどのようにできるのか、またどのような性能特性を持つのかを数値的に見ることができるようになった。一方で、ここで一部紹介したように、新しい問題も次々と

出てきている。融合的・学際的な研究が進むことで、さらにここから量子情報処理研究の新しい地形が切り拓かれていくことを期待したい。

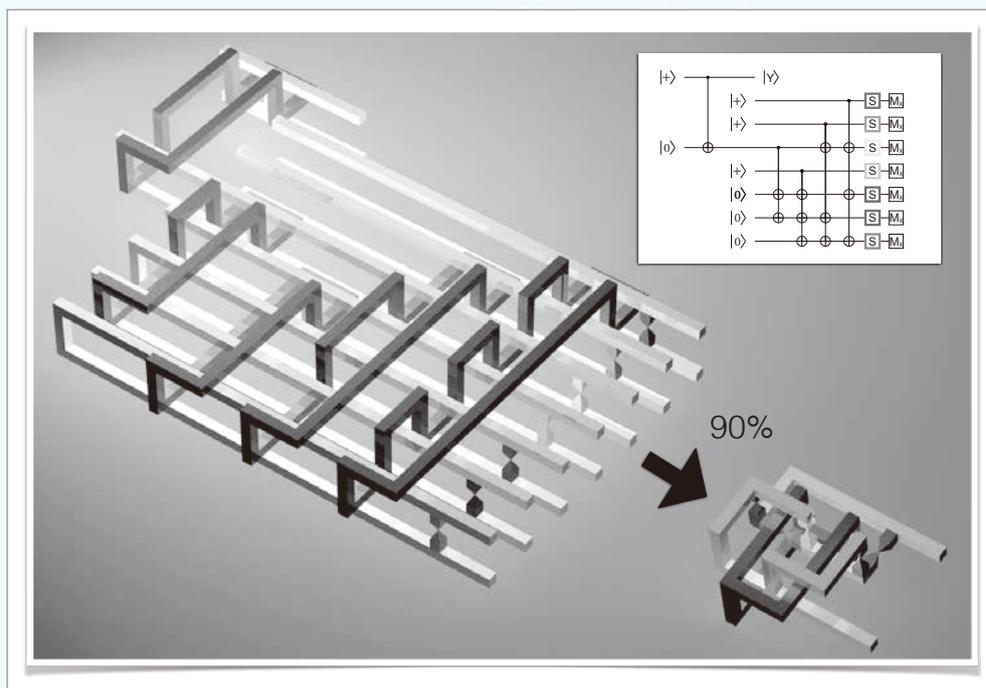


図-5 トポジカル量子回路の圧縮

図右の囲いの中にあるゲートを使って表現された回路を、3次元トポジカル量子回路で表現したものが図左の圧縮前の回路で、右下の回路が同等な圧縮後の回路を示す

Clifford+T Circuits, Phys. Rev. A. 87, 032, 332 (2013).

- 9) Paler, A., Devitt, S. J., Nemoto, K. and Polian, I. : Cross-Level Verification of Topological Quantum Circuits Accepted to 6th Conference on Reversible Computation (RC'14), Kyoto, Japan, 10th-11th (July 2014).

(2014年4月21日受付)

参考文献

- 1) Devitt, S., Fowler, A., Stephens, A., Greentree, A., Hollenberg, L., Munro, W. and Nemoto, K. : Architectural Design for a Topological Cluster State Quantum Computer, New. J. Phys. 11, 083032 (2009).
- 2) Nemoto, K. and Munro, W. J. : A Near Deterministic Linear Optical CNOT Gate, Phys. Rev. Lett., 93, 250502 (2004).
- 3) Raussendorf, R., Harrington, J. and Goyal, K. : A Fault-tolerant One Way Quantum Computer, Ann. Phys. 321, 2242 (2006).
- 4) Devitt, S., Stephens, A., Munro, W. and Nemoto, K. : Requirements for Fault-tolerant Factoring on an Atom-optics Quantum Computer, Nature Communications 4, 2524 (2013).
- 5) Devitt, S., Munro, W. and Nemoto, K. : High Performance Quantum Computing, Prog. Inf. 8: 1-7 (2011).
- 6) Broadbent, A., Fitzsimmonds, J. and Kashefi, E. : Universal Blind Quantum Computation, Proceedings of the 50th Annual IEEE Symposium on Foundations of Computer Science (IEEE, Piscataway, NJ), p.517 (2009).
- 7) Morimae, T. and Fujii, K. : Blind Topological Measurement-based Computation, Nature Communications 3, 1036 (2012).
- 8) Giles, B. and Selinger, P. : Exact Synthesis of Multiqubit

根本香絵 nemoto@nii.ac.jp

国立情報学研究所・教授。博士(理学)。豪州クイーンズランド大学研究員, 英国ウエールズ大学研究員を経て, 2003年国立情報学研究所・助教授に着任。2010年より現職。英国物理学会フェロー。

Simon Devitt devitt@nii.ac.jp

お茶の水女子大学大学院・特任助教。Simon Devitt氏は豪州メルボルン大学にて学位 (PhD in Physics) を取得後, 国立情報学研究所で研究員, 特任助教を経て, 2014年より現職。

W. J. Munro bill.munro@me.com

NTT 物性基礎科学研究所・主幹研究員。DPhil in Quantum Optics。豪州クイーンズランド大学 ARC フェローを経て, 2000年ヒューレット・パッカード・英国 HP 研究所主幹研究員に着任。2010年 NTT 物性基礎科学研究所着任, 2014年より現職。