

19

67年、私はNEAC 2200-700の開発を進めていた。東北大学大型計算機センタに納入したコンピュータである。当然当時の我が国最高性能が目標で、性能の実現は主メモリの速度にかかっていた。当初ワイヤメモリ（磁性線メモリ）でサイクル時間300nsを計画していて実現すれば世界初のワイヤメモリコンピュータになるはずだったのである。しかしワイヤメモリの成功に懸念を拭いきれないでいた。

当時は記憶素子にフェライト磁心を使用する磁心メモリの時代で、高速化に挑んで磁心の微小化が追及されメモリ構成方式の開拓もなされていたが限界を感じていた。いずれ来る半導体LSI（Large Scale Integrated circuit（大規模集積回路））主メモリ時代までの間を埋めるメモリとして、特に大型高性能分野でワイヤメモリが有望視され、純国産技術であることから国も注力していた。NECでも中央研究所が試作に成功していてNEAC 2200-700開発の計画になったのであった。

ところが植之原道行からワイヤメモリ計画は止め、磁心メモリの高速化で道を開くべきだと意見された。彼が米国ベル電話研究所からNECに移ってきて間もなくのことだった。小規模試作ができたとはいえ大型コンピュータ主メモリ規模の生産の問題はまだほとんど解明されておらず、軌道に乗る頃には半導体メモリの時代になっていると言うのである。成功に自信が持てないでいた私にこの意見は嬉しかった。ワイヤメモリから磁心メモリへ「後退」の計画変更を社内に納得させるのに植之原の権威・見識は十分だったのである。振り返れば彼の国際的な慧眼のおかげで泥沼を避けることができた思いである。

直径0.43mmに微小化した磁心とこれを使用する2.5D（2.5 dimension）方式でサイクル時間500nsの主メモリを開発、演算装置との接続に工夫を加えるなどしてNEAC 2200-700の目標性能を達成した。

NECは早々と見切りをつけたが国内はワイヤメモ

宮城嘉男 Yoshio MIYAGI

[正会員] miyagi@mub.biglobe.ne.jp

1952年東北大学工学部通信工学科卒業。日本電気入社。1959～79年日本電気コンピュータ開発部門。1984～94年日本電気エンジニアリング（株）社長。1980～81年本会理事。1983～87年IEEE東京支部理事。

りで盛り上がっていた。1968年3月、電気4学会連合大会で開かれたシンポジウム「記憶装置の諸問題」で私はパネリストとして高速磁心主メモリの先端技術を紹介したが、聴衆の関心はワイヤメモリによる主メモリに集まっていた。1966年に始まった通産省大型プロジェクト「超高性能電子計算機」（以下大プロと省略する）では5年後の1970年に平均命令実行時間200～300nsの汎用コンピュータを作る計画で、ワイヤメモリによるサイクル時間200nsの主メモリの開発が計画されていたからである。

しかしこの流れはその直後にIBMからのSystem/360-85の発表により一変した。キャッシュメモリ（cache memory）の登場である。主メモリと演算装置



[シニアコラム]

IT好き放題



[No.33]

あるメモリ開発の思い出

の間に半導体LSIで作った数kバイトの高速メモリがキャッシュメモリとして入ることで、主メモリに要求される速度は大幅に軽減されるのである。当時すでにキャッシュメモリ程度のものを作ることはバイポーラLSIで可能になっていた。これで磁心メモリは首が繋がりに、1970年代中頃に半導体LSIメモリに引き継がれるまで主メモリの座を保った。15年間の寿命だった。一方ワイヤメモリの研究開発は急に影を潜め、ついに大型計算機主メモリとしての姿を見せずに終わった。

大プロもNMOS（N-channel Metal Oxide Semiconductor）LSIによる8kバイト60nsキャッシュメモリを開発して主メモリをサイクル時間600nsの磁心メモリにする計画に変更された。このNMOS LSIキャッシュメモリの開発をNECが担当、大プロ計算機組込み用2台とNTT DIPS-1 3システム用の9台を1970年度末に完成させた。磁心メモリの首を救ったキャッシュメモリの開発を担当できたことに因果的なものを感じている。NECはこの成功でその後主流となるNMOS LSI技術で優位に立つことができたのであった。

（2013年7月15日受付）