

# 最近の計算機技術の動向\*

西部連合計算機会議および大容量記憶技術シンポジウムに出席して

高橋 茂\*\*

## 1. はじめに

1961年5月初旬から下旬にわたり約3週間、米国に出張し、Western Joint Computer Conference (WJCC) および Symposium on Large Capacity Memory Techniques for Computing Systems (LAM) に出席、またその間計算機関係の二、三の会社、研究所見学の機会を得た。以下にその見聞の概要を報告する。

### 1.1 WJCC

Joint Computer Conference は AIEE, IRE および ACM 3学会の共催により、毎年 East および West の両海岸で各1回開かれる。本年の WJCC は5月9, 10, 11の3日間、Los Angeles の Wilshire Blvd. にある Hotel Ambassador で開かれ、約2,500の出席者を集めた。“Extending Man's Intellect” というテーマの下に、58の論文がつぎの15の sessions にわけて発表された。

- (1) Digital Simulation
- ✓ (2) Microsystem Electronics
- (3) Modeling Human Mental Processes
- ✓ (4) Recent Advances in Computer Circuits
- (5) Problem Solving and Learning Machines
- ✓ (6) Information Retrieval
- (7) Automata Theory and Neural Models
- (8) New Hybrid Analog-Digital Techniques
- ✓ (9) Large Computer Systems
- (10) Automatic Programming
- ✓ (11) Memory Devices and Components
- (12) Applied Analog Techniques
- (13) Pattern Recognition
- (14) Computers in Control

\* Trends in Recent Computer Technology (Report on the 19th WJCC and LAMS), by S. Takahashi (Electrotechnical Laboratory, Tokyo)

昭和36年7月13日、日本電子工業振興協会における講演

\*\* 電気試験所

### (15) The "Human" Side of Analog Systems

これらの sessions は大体三つずつ並行に行なわれ、全部に出席することはできない。筆者の出席したものをレ印で示す。

一方かなり大規模な展示会があり、55社が103の booths を占領し、展示品の総額は300万ドルにのぼるといわれた (Arizona および南 California を主力とする West Coast での計算機工業の活況には目ざましいものがあり、その売上げは年間5~7億ドルで全米の25%を占め、20万人が研究、設計、製造に働いているといわれる)。

またつぎの3社への見学会もあり、筆者は(3)に参加した。

- (1) Space Technology Laboratories, IBM-7090 が見られる。
- (2) System Development Corp., Sage System のための AN/FSQ-7 Computer の見学
- (3) Ampex Computer Products Co., これはもとの Telemeter Magnetics, Inc. で、見学の対象は主に磁心記憶装置である。

### 1.2 Symposium on Large Capacity Memory Techniques

これは Office of Naval Research が Sponsor になって臨時に開いたもので、5月23, 24および25の3日間にわたり、Washington, D.C. の Department of Interior Auditorium で30の論文が発表され、約400人の出席者を集めた (議長は昨年末来日したことのある Dr. M. C. Yovits)。日本からもつぎの二つの論文が発表された。

S. Takahashi and S. Watanabe: Capacitance Type Fixed Memory

I. Endo and J. Yamato: A Metal Card Memory

このシンポジウムの Proceeding は10月頃 ACM から出る予定である。

### 1.3 見学

つぎの各所を訪問見学した。

- (1) Packard Bell Computer Corp.; PB-250, その他
- (2) Ampex Computer Products Co.; 磁心記憶装置の製造, 試験状況
- (3) Naval Ordnance Test Station, China Lake, Calif.; IBM-7090, IBM-1401
- (4) Digital Computer Lab., Univ. of Illinois; New Illinois Computer
- (5) IBM, Kingston, N.Y.; IBM-7030 (Stretch)
- (6) IBM Research Center, Yorktown Heights, N.Y.
- (7) RCA, Camden, N. J.; RCA-301, その他
- (8) NBS; Pilot その他

この間の見聞を以下 (i) 計算機の方式, (ii) 記憶装置, (iii) その他の3節にわけて述べる。

## 2. 計算機の方式

今回の WJCC では特定のまとまった計算機についての発表は1件もなかった。計算機研究の主力が大学, 中立研究所から, メーカーに移ってしまったので, このような発表は勢いメーカーの宣伝に終始する恐れがあるからとのことである。代りに, Charles W. Adams (Consulting Engineer で, 最近の *Datamation* にかかなり完備した計算機の特性比較表を出している) が Chairman となり, 各メーカーから Panelists (Ferranti 社の Dr. Gill を含む) を集めて, "Trends in Design of Large Computer Systems" と題する討論会が行われた。

Adams の講演を要約したものに, 筆者の見聞と意見を付加して敷衍するとつぎのようになる。

### (1) New Devices

数年前には珍らしかつたトランジスタ回路, サイクル時間  $2\mu\text{s}$  の磁心記憶装置, 100 kc 以上の磁気テープ装置, 千万ないし2千万ビットの準即時呼出記憶装置, 文字読取機などは今日では普通のものとなり, これらの New Devices をいかにして有効に使うかという方向の努力が主として行われている (わが国の電子計算機工業が, 真空管の時代をとび越して一気にトランジスタから始まったという優位性はもはや完全に失われている)。

新しい Devices としては, NCR の CRAM 方式 (磁気シートを選び出してはドラムに巻きつけて使用するもの) や IBM の "Tractor" 方式 (テープ・リールを自動的に選び出すもの) などもあるが, 最も

注目すべきものは, つぎの二つであろう。

#### (1・1) 固定記憶装置 (Non-erasable storage, Fixed Storage, Read-only Memory)

第4節にのべる種々の固定記憶装置がある。この型の記憶装置を最も強力に使用しているのは Manchester 大学の Muse およびこれをモデルにした Ferranti 社の Atlas で, 多くのプログラムの一段上にあつてこれらを Control する director (executive routine, supervisor) および micro-program (やや複雑な命令を実行するための software) を収容している。

#### (1・2) 高速記憶装置

磁性薄膜を主力とするサイクル時間  $1\mu\text{s}$  以下の記憶装置が発達してきた。これらを指標レジスタ, 累算器などとして使用する方式が IBM-7030, Univac 1107 などに見られる。

#### (2) 新しい論理設計

今後数年間の計算機技術の著しい進歩はむしろこの分野で起ると思われる。

#### (2・1) 先回り制御

記憶装置の呼出時間を演算時間にできるだけ吸収してしまふ目的で, 命令, データなどを先にとり出しておく先回り制御方式が IBM-7030, New Illinois Computer などに採用されている。いずれも命令語4語について look-ahead しているが, 金物がかなり複雑になることは当然である。IBM-7030 の先回り制御はうまく行かず, 所期の速度が出ないので値下げをしたといわれている。

#### (2・2) Arithmetics

binary, decimal, alphanumeric (語が文字を単位として構成され, 10進数字は文字の特別の場合と見なされる) のいずれが良いかという昔からの問題は, "10進に変換の容易な2進計算機" を選ぶという妥協に到達した (Honeywell-800, RCA-601)。

語長を短くして, 記憶容量を儉約し, その代りに倍精度演算が金物でできるようにするという傾向 (R-W の AU/Uyk-1) と, 1語は長くたっておいて, その整数分の1を簡単に扱えるようにする傾向 (Univac 1107 および IBM-7030) とがある。

浮動小数点演算機能を組み込んだ機械は増えており, 固定小数点を浮動小数点の特別の場合として扱うことにしたもの (New Illinois Computer, Bendix G-20) も現われた。金物はやや簡単になる

が、事務用として評判はあまりよくない。

### (2・3) Address Logic

#### (a) 間接アドレス方式

たとえば Add X という命令では、普通は X 番地の内容“X”を累算器に加えるのであるが、間接アドレス方式では“X”によって指定される“X”番地の内容、すなわち“X”を加える。通常、命令語に間接アドレスをとるかどうかが指定する1ビットを設けて、“X”をとるか、“X”をとるかを指定する。これによってプログラミングにはきわめて大きな融通性が付与される。

#### (b) アドレス部の短縮

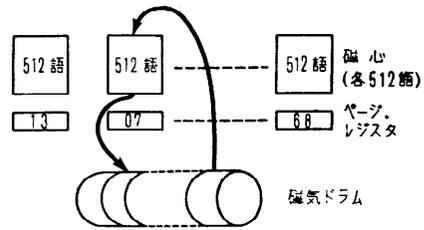
主記憶装置の容量は次第に増加の傾向にあるが、そのために命令語のアドレス部が増大し、したがって必要な主記憶装置の全容量はますます大きくなる。相対アドレス方式によれば、アドレス部を7ビット程度に短縮しても間接アドレス方式と組合せれば大して不便ではない。また Honeywell 800 で採用されているバンク・アドレス方式も一つの方法である。主記憶装置を幾つかのバンクにわけ、いずれのバンクであるかはバンク・レジスタによって指定することによって、アドレス部を短縮することができる。

#### (c) Character Addressability

字ごとに addressable にする (IBM-705, RCA-501) ことは、事務用としては望ましいが、金物としては高くつく。結局 IBM-7070 のように語の存在を認め、“field”を指定できるようにするのが、適当な妥協であろう。

#### (d) ページ式アドレス方式

これは Ferranti の Atlas に採用されている全く新しい方式である。Atlas には 16,384 語の磁心と、最小限 24,576 語の磁気ドラム記憶装置があり、ドラムの増設によって記憶容量は最大 1,048,576 語になり得るが、これら各語がすべて addressable にしてある。page 式アドレス方式はドラムに入っているプログラムやデータを最も効率よく自動的に磁心記憶装置に移して実行するためのもので、つぎのようにしてこれを行う。すなわち第1図に示すように、512 語を1ページとして取扱うのであるが、図では 13, 07, ……、68 の各ページが磁心に記憶されていて、開いているページだと見なされる。いまあるアドレスが refer されると、そのアドレスの属するページが開いているかどうか自動的に調



第1図 Atlas のページ式アドレス方式

べられ、もし開いていなければ、開いているいずれかのページと、閉じている(すなわちドラムにある)所望のページとが自動的に入れかえられる。

Atlas には少なくとも 8,192 語の固定記憶装置があるが、上のような場合にどのページを閉じるかの決定はここに収容した Supervisor プログラムによって行われる。これはどのページが最近もっとも使われていないかという統計を常時とって、その結果によって判断するもので、このようにして高速記憶装置の使用効率を著るしく高めうるわけである。

### (2・4) 命令語の形式と種類

#### (a) アドレス・コード

35 のトランジスタ計算機のうち 24 は 1 アドレス方式を採用しているが、IBM-1401, 1620, RCA 501, 301, 601 および RW-400 は本質的には 2 アドレス方式である。

#### (b) 面白い命令

Univac 1107 には変わった命令が沢山ある。たとえば、

Execute Remote Instruction; アドレス部で指定した場所にある命令を実行する (この命令は Stretch で最初に採用された)

Search Equal (repeated  $k$  times); アドレス部で指定したところにある数と指定した A-reg の内容とを比較し、等しければつぎの命令を skip する。特別なレジスタがあって、そこに予め  $k$  という数をおいて  $k$  回この命令を繰返すことができる。ただ繰返すのではなく、アドレス部を指標レジスタで修飾しておき、指標レジスタの内容はそれが refer されるつど increment されるようにしておけば、table-lookup となる。これと同種の命令が 13 種ある。

Load Memory Lockout Register; 記憶装置を各 4,096 語のブロックにわけ、各ブロックごとに

Lockout して誤って書き直されるのを防ぐことができる。

(c) "stored logic"

たとえば Atlas の命令語の操作部には、特定の 1 ビットがあって、これを指定すると、その命令は固定記憶装置に収容したサブルーチンによって実行される。R-W の AN/UYK-1 はもっとも極端で、大抵の命令は "logram" と称するきわめて簡単な命令からなるサブルーチンとして実行され、プログラムを実行するという事は、"logram" から "logram" へと移り歩くということになっている。これは英国ケンブリッジ大学の Prof Wilkes がはじめたマイクロプログラム方式にはかならない。

(d) Burroughs B-5000

この機械は "Arithmetic Mode," "Subroutine Mode," "Data-manipulation Mode," "Control Mode" などの種々の Mode で動作するが "Arithmetic Mode" では "Polish Notation" で表わされた一連のデータと操作記号を解説し、演算を実行する。"Polish Notation" は ALGOL, COBOL などからきわめて簡単に翻訳することができるので、コンパイラによるコーディングの質が問題になることもなく、またコンパイルングの速度は通常の 20~50 倍にもなる。

この "Polish Notation" で書かれたプログラムを実行する機構は、従来の計算機のそれとかなり違っているから、やや詳細に紹介することとしたい。

まず "Polish Notation" (元来命題計算のために考えられたものであるが、算術計算に拡張され

た) がどういふものかということは、つぎの例で容易にわかる。すなわち

$$(X+Y) \times (U+V/W) + Z$$

という式は、

$$XY + VW/U + XZ +$$

と書けるのである。この記法の利点は operator の強弱の規則および括弧が要らないという事である。

さて機械には S, A, B の三つのレジスタがあり、S は作業用記憶場所のアドレス・レジスタ、A, B は演算レジスタで、A, B にはそれらがそれぞれ占有されているかどうかを示すフリップ・フロップ T<sub>A</sub>, T<sub>B</sub> があるものとする。X を operand, "S" を S の内容、⊖ を unary operator (一つの operand にだけ作用する operator, たとえば  $\sqrt{\quad}$ , | | など), ⊕ を binary operator (二つの operands に作用する operator, 上例の operators はすべてこれである) とすると、機械の動作は第 1 表のようになる。最初は T<sub>A</sub>=T<sub>B</sub>=0 であるが、演算が始まると operand あるいは operator がとりだされるときの状態は、T<sub>A</sub>=0, T<sub>B</sub>=1 あるいは T<sub>A</sub>=T<sub>B</sub>=1 である (T<sub>A</sub>=0, T<sub>B</sub>=1 という状態は不安定)。

この表にしたがって、たとえば上の例を実行して見ると、演算が終わったときには T<sub>A</sub>=0, T<sub>B</sub>=1 で、S の値は元に戻っていることがわかる。この性質はチェックにも使える、従来の計算機でのような Store, Bring のような命令は必要がない。

(3) 多重プログラミング

高速かつ高価な各種装置を十分に活用するために、この技術が広く用いられるようになった。

(3・1) IBM-7090 あるいは Bendix G-20 式

elaborate な入出力制御装置が主計算機と記憶装置を時分割で共用し、主計算機に initiate されるとちょっとしたプログラムにしたがって独立して働きはじめ、一仕事すむと主計算機のプログラムに割込んでつぎの仕事を要求する。

(3・2) Honeywell-800 式  
8 組のプログラムが並列に

第 1 表 B-5000 の Arithmetic Mode での動作

flip-flops	Operand	Unary Operator	Binary Operator
T <sub>A</sub> =T <sub>B</sub> =0	1. X→A, T <sub>A</sub> =1 2. A→B, T <sub>B</sub> =1, T <sub>A</sub> =0	1. "S"→B, T <sub>B</sub> =1 2. S-1→S 3. B⊖→B	1. "S"→B, T <sub>B</sub> =1 2. S-1→S 3. B→A, T <sub>B</sub> =0, T <sub>A</sub> =1 4. "S"→B, T <sub>B</sub> =1 5. S-1→S 6. AB⊕→B, T <sub>A</sub> =0
T <sub>A</sub> =0 T <sub>B</sub> =1	1. X→A, T <sub>A</sub> =1	1. B⊖→B	3. B→A, T <sub>B</sub> =0, T <sub>A</sub> =1 4. "S"→B, T <sub>B</sub> =1 5. S-1→S 6. AB⊕→B, T <sub>A</sub> =0
T <sub>A</sub> =T <sub>B</sub> =1	1. S+1→S 2. B→"S" 3. A→B 4. X→A	1. A⊖→A	6. AB⊕→B, T <sub>A</sub> =0

あって、そのおののから命令を一つずつ順番にとって実行する。入出力装置が使用中であれば、その命令はとばす。

### (3・3) Atlas

固定記憶装置に *executive routine* をおいて、もっとも無駄がないように各プログラムを制御する。また *console* が多数あるから、同時に数人のプログラマがプログラムの手直しをやる (G-20 にも同じ機能がある)。

### (4) Modularity

主計算機、記憶装置、入出力装置などが *Module* 化される傾向が強く、使用者はこれらを組合せて変化のある *system* を作ることができる。この傾向をおし進めると R-W 400 のように主計算機も複数個おいて、クロスバー・スイッチで記憶装置や入出力装置と交換結合する *polymorphic* な *system* になる。このような *system* についての経験は未だ十分ではないから、その特長と問題点を明確にするためのプログラムによるシミュレーションが、Univ. of Michigan の Prof. Scott により IBM-7090 を使用して行われている。

## 3. 記憶装置

### (1) 高速固定記憶装置

磁心記憶装置に較べて1桁程度以上速く読出せて、しかもかなり大容量の情報を安価に貯えうる固定記憶装置が最近重要視されている。金物でやると複雑になる *logic* を、大して速度を犠牲にせずに “*stored logic*” にできること、チェックのために *tracing mode* で計算機を動作させるプログラムや、時分割制御の *supervisor* などを収容するのに特に適していることなどがその理由である。

#### (1・1) 棒状フェライトと金網によるもの

マンチェスタ大学で開発され、Atlas にも用いられるこの型の記憶装置が WJCC にも展示されていた。フェライト棒 10 ビット分程度をまとめてプラスチックの小さなブロックにとりつけたものを金網に挿込むようになっている。サイクル時間は 200  $\mu\text{s}$ 。

#### (1・2) 日本での研究

通研でプリント配線間の相互インダクタンスを利用するもの、電気試験所でそれらの間の静電容量を利用するものを発表している。後者はサイクル時間 200  $\mu\text{s}$ 、容量 4,096 語 (各 50 ビット) を目標に

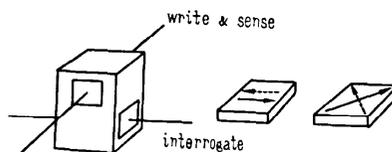
している。

### (1・3) IBM の Card Capacitor

標準のカードと同じ寸法の金属カードに、カード・パンチでせん孔して情報を書込んだものを遮蔽板とするものが、IBM で発表されている。サイクル時間は 100  $\text{m}\mu\text{s}$  まで、容量は最高  $10^7$  ビットといわれるが、実施には到っていない。

### (1・4) Biax

一昨年 Ford Motor Co. の Aeronutronics Div. で開発されたもので、第2図に示す原理で動作する。呼出時間 0.4  $\mu\text{s}$ 、サイクル時間 1  $\mu\text{s}$  でやや中途半端ではあるが、書直しが 200 kc の速度のできる利点がある。直交する孔をプレスで作るのは難かしいように思われるが、WJCC ではその実演が行われていた。価格はビット当り4セント程度といわれる。



第2図 Biax

### (2) 中速固定記憶装置

速度はもう少し遅くても良いが、一層大容量のものが、電子交換、機械翻訳などに利用される。

#### (2・1) ツイスタ

ベル電話研究所で開発されたツイスタは、磁心に較べて特に利点がないため、ついに固定記憶装置としての利用が考えられるまでに落ちぶれた。ツイスタ行列に接して多数の小さなマグネットを付けたマグネット・カードを挿入するもので、サイクル時間 5  $\mu\text{s}$ 、磁心よりはビット当りの単価が安いといわれる。

#### (2・2) フライング・スポット

写真乾板上に記録されたものを陰極線管で読出すもので、Illinois 州の Morris 電子交換に実用されている。

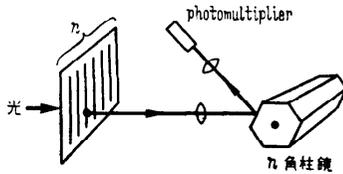
#### (2・3) Photographic Disk

Dr. G. W. King (現在 IBM Research Center の所長) によって開発されたもので、回転するガラス円板上に *photographic* に記録してある。現在  $3 \times 10^7$  ビットのものがあり、機械翻訳の研究に使用されている。これだけ容量が大きくなると、通常

は熟語としては扱われないものまで広く字引に収容できて、明確な訳が速かにできる。たとえば仏→英の場合、大体“haute”という形容詞は普通は字引になく、語尾のeを処理してから“haut”を引くのであるが、その意味としては high, deep, upper, bright, loud など種々のものがある。しかし、この機械では、たとえば“haute pression”=(high pressure)が一挙に table-lookup で見つかるようになってい

(2.4) 回転鏡

これは MIT で開発されたもので、前述の IBM のもと対比されるが、考えとしては優っているように見える。第3図に示すように  $n$  角柱の鏡が回転することによって、固定されているスライド上の情報を走査するもので、角柱の面がその軸に対して僅かずつ異なる角度をもっており、それによって新しい面が現われるたびに走査されるトラックが切換えられる(実際には20面のものが用いられている) IBM のものに較べて、回転する物体が小さいから高速であり、1 Mc で読出すことができる。



第3図 回転鏡固定記憶装置

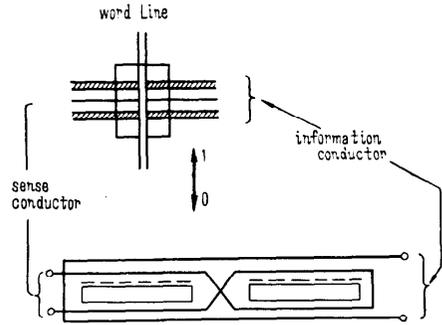
(3) 高速記憶装置

小容量ではあるが高速に読み書きできる記憶装置を、指標レジスタ、累算器、一時記憶用レジスタなどとして使用するというのが一つの傾向である。IBM-7030 (Stretch) ではこれにバイアスをかけた Multipath の磁心を用いサイクル時間  $0.6 \mu s$  を得ているが、これはかなり無理な使い方であろう。

(3.1) 磁性薄膜

Univac 1107 には Control Memory と称するサイクル時間  $0.6 \mu s$  のもの128語がついている。これは記憶磁心の他に読取用磁心をもつ Bicore 形式のものだともいわれているが、WJCC で RR から発表されたこの形の記憶装置はサイクル時間  $1 \mu s$  で、書直しに  $100 \mu s$  を要するものであった。1107 の Control Memory がその改良形であるかどうかは不明である。

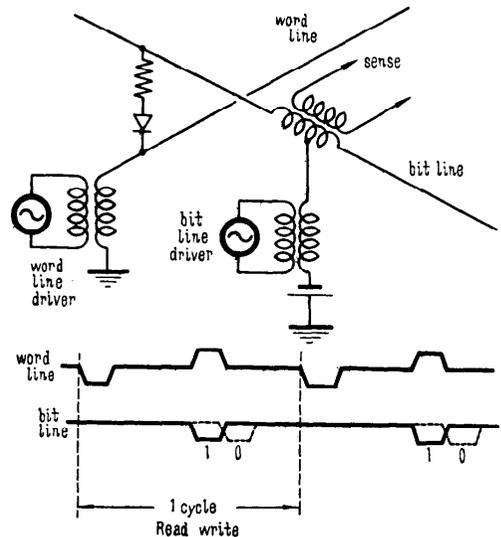
一方 Burroughs ではサイクル時間  $0.2 \mu s$  のものを広告している。各ビットは  $1/8 \times 3/16in$  の短冊形で、厚さ  $2,000 \text{ \AA}$ 、各導体は  $0.010in$  厚さのプラスチック板上にプリントされて圧着され、第4図のように配置されている。word line に  $1A$  (立上り  $50 m\mu s$ ) 流して、出力として  $25 mv$  が得られ、書込みおよび再書込みには情報 line に  $\pm 200 ma$  を流す。



第4図 Burroughs の磁性薄膜と導体配置

(3.2) トンネル・ダイオード記憶装置

WJCC で Bendix 社がサイクル時間  $200 m\mu s$  のものを発表している。第5図にその構成と動作の概要を示す。まず word line を負に振ると1を記憶していたトンネル・ダイオードの電流が変化し、bit line の中点にある変成器を介してその変化が読



第5図 Bendix 社のトンネル・ダイオード記憶装置

まれる。書込みサイクルでは word line を正に振り、1を書くときには同じ時刻に bit line を負に振って一致によって状態を変化させる。0を書くときには bit line を振る必要は、もし直流結合ならば、ないわけであるが、交流結合では pulse の duty ratio が変化すると変成器の base line が移動するので、少し delay させ時間的な一致を避けて負に振っている。128語のもので、出力電圧の S/N は7程度にできるという。

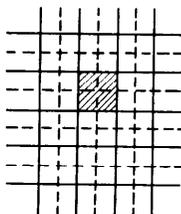
(4) 磁心マトリクス記憶装置の改良

外径 50 mils のフェライト磁心はすでに大きく、30 mils のものが IBM-7080, RCA-601 などに使われ始めた。Ampex 社を見学した際には 18 mils のものを試験していた。IBM-7090, 7030 などでは標準の 50 mils のものを使用している。word selection 方式が普及して来たが、New York 大学で始めた選択用ダイオードを1個にする方式はまだメーカーでは使用されていない。

大きな改良案としてはつぎのものがある。

(4.1) R-W 社の Woven Screen Memory

第6図に示すように、裸線と絶縁線とを1本おきに編んで網にしたもので、これに一樣に磁性材料を塗布することにより、図の実線で囲まれた窓がそれぞれ1ビットの記憶素子になる。いかなる材料をいかにして塗布するかということには触れていないが、塗布する一つの方法に“Electroless” magnetic coating というものを開発したとのことである。特性のパラツキは overall で 10%程度、価格は1セント/bit とのことである。



第6図 Woven Screen Memory  
実線：裸線 破線：絶縁線

(4.2) IBM の Extruded Cores

IBM では直径 15 mils 程度のフェライトの管をおし出して、これらを並べておいてから切ることによって、小形化できる(縦方向 50 cores/in)ことを述べている。

(5) 将来性があると思われるもの

(5.1) 陰極線管

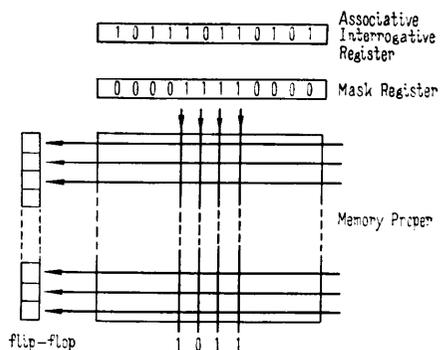
Philco では過去のものとなったこの型の記憶装置を再検討している。従来のものは、静電的に focus したものを静電的に偏向しているために、defocusing が起るので packing density が小さい。磁氣的に偏向すれば focus が sharp になり、1本に  $4 \times 10^6$  ビットが貯えられる。しかし呼出時間は 100  $\mu$ s 程度に遅くなる。

(5.2) クライオトロン

IBM, RCA などでは研究されている。小さな closed cycle の冷凍器もできたし、速度もかなり速い(RCA のものでサイクル時間 6  $\mu$ s)。

(6) Associative Memory

記憶内容のとり出しは、従来は場所を指定して行うのが普通であった。これに対して、内容の全部あるいは一部を指定して、それに該当するものを選び出す方法がある。磁気テープのファイルから<見出し>によって、一連の情報を選び出すのもその一例であるが、これはプログラムによって内容を逐次検査して行くもので、きわめて遅い。この操作を金物で高速にやれる型の記憶装置の出現が要望せられ、ほうぼうで話題になっている。原理的には第7図のような方法が考えられるが、これをいかにして安価、大容量にするかというところに問題がある。記憶語数だけの flip-flop があり、最初全部を1にしておく。マスク・レジスタで抽出したパターンが各語にあるかないかをビットごとにテストする。一致すればパルスが出ないが、一致しなければパルスが出て flip-flop を0に変える。最後に1になっている flip-flop をしらべればよい。



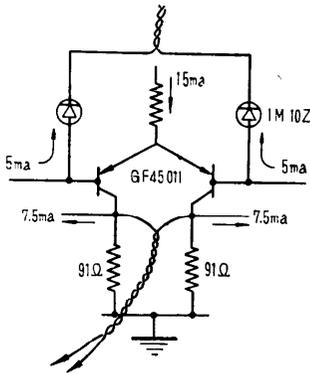
第7図 Associative Memory

## 4. その他

### (1) 基本回路

トンネル・ダイオードの基本回路については多くの試みがあるが、決定的なものはなく、結局2端子の素子は扱い難いということで、否定的な意見を吐く人が多い。特に epitaxial transistor が開発されたために、トンネル・ダイオードが基本回路に用いられる時期は一層遠のいたようである。

しかし RCA の Princeton の研究所では政府の“lightening project” (1,000 Mc の計算機の開発を目標とするもので、1,000 Mc とは logic 1 段当りの遅れが  $1/5 \mu\text{s}$ 、記憶装置のサイクル時間が  $10 \mu\text{s}$  のものであると解釈されている) の一環として、トンネル・ダイオードによる基本回路の研究、特にそのマイクロシステム化に熱中している



第8図 Poppelbaum の回路

Univ. of Illinois の Poppelbaum は、第8図に示す遅れ  $1 \mu\text{s}$  という回路を発表した。電流スイッチのベースをそれぞれ逆極性の入力で駆動することによって高速化しているが、常に表と裏の論理回路を設

ける必要がある。配線は、twisted pair によっている。

### (2) 配線

速い計算機 IBM-7090, 7030, NIC, RCA-601 などでは、配線は最短距離で行い、束線は使用していない。またラック間はもちろん、ラック内でも少し距離の遠ところは同軸ケーブル、あるいは twisted pair によっている。イリノイ大学では twisted pair のインピーダンスを少しでも上げるためにテフロン線を用いているが、これには電気試験所で用いている発泡ポリエチレン線の方がすぐれているようである。

### (3) 磁気テープ装置

数十 kc は普通で、120 kc のものもかなりある。10 kc でもいろいろ問題の多い日本の現状はなんとかしなければならぬ。

### (4) 大容量記憶装置

Bryant, Telex などという会社がディスクを出しはじめた。それほど大容量ではないが LFE が開発した Bernoulli disk はドラムに代るものとして伸びるかもしれない。

### (5) 入出力装置

Soroban という会社が WJCC で high speed punch (150 字/秒および 300 字/秒) を展示していた。

Burroughs がカードを縦に扱う 200 枚/分の読取機 B122 を出した。

通研・沖のベルト式行印字機は IBM-1403 として各所で見受けられ、評判もよい。

謝 辞

今回の渡米ならびに会議出席の機会を与えられた米国海軍研究局、日本電子工業振興協会ならびに電気試験所和田電子部長に感謝する。