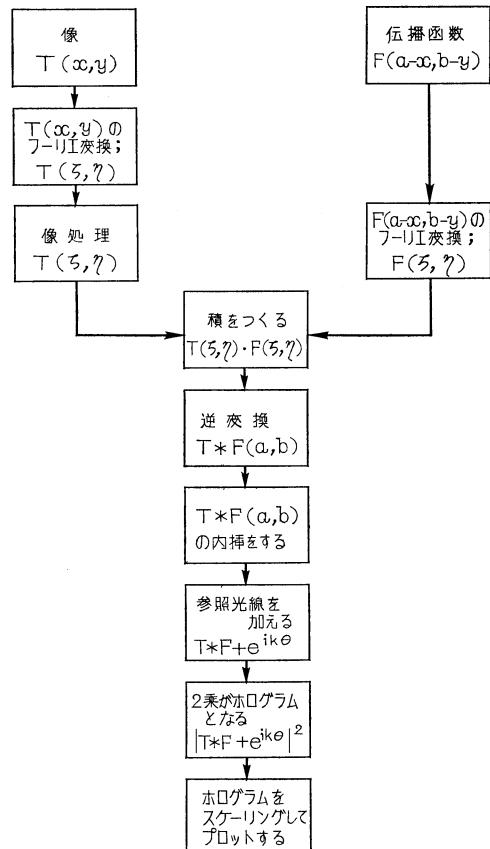


文 献 紹 介

68-37. ディジタル像のホログラフ化による表示

L.B. Lesem, P.M. Hirsch, J.A. Jordan, JR.: Holographic Display of Digital Images [Proc. FJCC, 1967, pp. 41~47] key: holograph, display

光学ホログラムとは、物体から回折されて平面に投射されるコヒーレント光の波面に関する情報を保存している2次元の写真板である。適当に照明されたホログラムは、3次元波面に関する情報を保存できるので、観察される像は原物体の正確な再現である。したがって視差とか遠近法とかの実際の3次元物体に関する光学的特性を有している。計算機によるホログラムの生成は、ポテンシャル表示装置とか、収差のない理想的光学素子（たとえば、レンズ、フィルター、等）とかを、模擬できる。ホログラムの解釈（すなわち、ホログラムからのディジタル像の組立て）は、「逆」の問題である。これら両方の処理過程の応用例としては、物体像の拡大などが挙げられる。これらのアイデアを、実現させるには、計算機でシミュレートされたホログラムの発展に待つ問題をいくつか解決することが必要である。大規模なホログラムが、計算機時間のあまりかかりない内に生成されるためには、効果的計算技術が使われなければならない。この論文では、最初にホログラフィの数式表現を述べ、次に計算技術を述べ、最後に実験結果のいくつかを例示している。ホログラフィを生成する過程、およびホログラフィからディジタル像を生成する過程は、いずれも「たたみこみ積分」で表現されている。ホログラムを計算機で生成させることは、つまりところ、たたみこみ積分の数値計算であるが、従来は、そのままの形で直接に計算させた例が多かった。明度の段階も2段階だけというものだった。やがて、直接に計算させる方法以外に、フーリエ変換を用いる方法が登場した。1967年に、筆者達は 64×128 個の点をもち 32 段階の明度があるホログラムを作った。現在では、それが 10^5 個の点に拡張されている。ホログラム作成のためのプログラムの数学的処理の流れ図を第1図に示す。



第1図 ホログラム作成の流れ図

$T(x, y)$ は、 64×128 要素からなる「基本ブロック」内で定義される。基本ブロックは、 128×512 要素上で定義される伝播函数 $F(x-a, y-b)$ を用いて、ホログラム平面上に写像される。この写像を行なうには、通常の方法では 2^{29} 回の演算が必要である。この場合、高速有限フーリエ変換を適用すると、 2^{21} 回の演算ですむことになる。さらに、2次元では、伝播函数は $F(x, y) = F_1(x)F_2(y)$ のような分離形で表現できるという性質を利用すると、いまの例では 2^4 回の演算を節約できる。しかし、これらの演算回数の節約を額面通りに受け取ってはいけない。というのは、有限フーリエ変換を用いて求められるたたみこみ積分は、

限定された範囲でのみ正しいからである。たとえば、 64×128 要素の基本ブロックで定義される物体と、 128×512 要素上で定義される伝播函数との場合では、 64×384 要素の基本たたみこみブロックがえられる。プログラムは、物体を定義するのに用いる分解と周波数の量の4倍を必要とする。プログラムから像を生成する過程では、周波数の量の $1/4$ だけしか実像を組立てるのに使われていない。この損失は、面の大きさを $1/4$ にして、たたみこみを4倍の規模にすれば補償されるが計算時間が増加することになる。しかし、この難点も、放物線による内挿法により、ほとんど計算時間を増加させずに、たたみこみを4倍の規模にすることができる。実験は、数式を計算機で計算させて写真板にプロットさせ、それを、コヒーレント光で照明して像を形成させられるかを見る。まず、像はディジタル化されて読みこまれ、ホログラフィ化したたみこみを計算して IBM 2995 Model 2 の写真プロッタにより、32段階明度で直径 10 ミルの大きさの点を $40'' \times 60''$ のフィルム上にプロットする。そして、このフィルムを 35 mm スライドにし、レーザー光線をあてると像が再現する。実験例では、像の配列は 384×256 要素であり、プログラムの配列は 1530×256 要素であった。再現された像の大きさは、 $1'' \times 1.5''$ であった。

(杉藤芳雄)

68-38. 誤り検出機能をもつシーケンシャル機械の設計

Z. Kohavi, P. Lavallee: Design of Sequential Machines with Fault-Detection Capability [IEEE Trans. EC, EC-16, No. 4, Aug., 1967, pp. 473~484]
key: diagnosable, fault detection testing sequence

特定な長さのいかなる入力のシーケンスも区別できるシーケンスであるシーケンシャル機械は絶対診断可能な機械といわれる。適当なシーケンシャル機械から元の機械を含み、かつその出力に適当な論理回路を附加することにより絶対診断可能な機械をうる方法、およびこの方法を用いて決まった次元の情報を失うことのある機械を、または決まった記憶の性質を保有しない機械をこれらの性質のどちらかを保有する機械にする方法が述べられる。

これらの機械の判別するシーケンスの構成、長さの決定のための単純かつシステムチックな手法が述べられ、かつある特定な判別するシーケンスを処理する機械に対する効果的な誤り検出の実験が行なわれた。ま

た、これらの特定のシーケンスを持つシーケンシャル機械の設計および短い誤り検出の実験が行なえるための手順が提案されている。
(甲斐忠道)

68-39. 製紙機の計算制御——線形確率制御理論の応用

K.J. Åström: Computer Control of a Paper Machine, an Application of Linear Stochastic Control Theory [IBM J. Res., and Dev., Vol. 11, No. 4, July, 1967, pp. 389~405] random process, process identification

この仕事はスエーデンのビレラドークラフト紙工場に IBM 1710 を設置するに当たり、IBM ノルディック研究所で行なわれたもので、その目的はいくつかの特定の制御問題を解くことと、オンライン計算機のための制御法則を設計するシステムチックな方法をうることの二つである。問題にはグレード変更に対する最適制御と正常運転時の線形確率制御理論があるが、ここでは一般的で、より容易でありかつ最適制御を含む複雑なプロセス制御の前程となる意味で後者のみ取り扱う。線形確率制御理論は次のような場合に有力である。

- 問題が固定動作点にプロセス変数を維持する場合
- プロセスは時間遅れに線形だが時間に不変
- 外乱がさけがたく、有理パワースペクトルを持つ定常ランダムプロセスのサンプルとして記述される。
- 正常運転下でプロセス解析を行なう。

ベース重さ、含水率、浄化の制御は定常状態では線形確率プロセスであり、入力へのペータープによりえられる出力から系の動特性および外乱の情報がえられる。おくれ時間 T_d をサンプリング間隔 T_s の整数倍とすると動特性は次のような一般的な線形モデルで記述される。

$$y(t) + a'_1 y(t-T_s) + \dots + a'_{l'} y(t-l'T_s)$$

$$= b'_0 u(t-T_d-T_s) + \dots + b'_{l'} u(t-T_d-l'T_s)$$

シフト演算子を用いて書改め、出力への外乱 $d(t)$ を加えると、

$$y(t) = \frac{B'(Z^{-1})}{A'(Z^{-1})} u(t-K) + d(t)$$

外乱が $e(t)$ をランダム変数として、

$$d(t) = \lambda \frac{C'(Z^{-1})}{D'(Z^{-1})} e(t)$$

と記載されるとすれば

$$A(Z^{-1})y(t) = B(Z^{-1})u(t-k) + \lambda C(Z^{-1})e(t)$$

これをモデルとしてプロセス解析および制御を進め、ベース重さの変動の標準偏差 1.3 g/m^2 であったものをウェトベース重さで 0.5 g/m^2 、ドライベース重さで 0.3 g/m^2 にすることができた。 (甲斐忠道)

68-40. 効果的 DDC のための量子化とサンプリング

M. Terao: Quantization and Sampling Selection for Efficient DDC [Instrument Technology, Aug., 1967, pp. 49~55] key: computer control, information rate

情報機械、DDC の場合のロードの効果は制御動作に要する最少の情報に対応して評価されるべきであり、コスト効率を良くするためには制御動作が許すかぎり量子化およびサンプリングを粗として、制御計算機への情報を減らすことが大切である。量子化およびサンプリングを粗とするためには、許しうる誤差の互いへの最適な配分という問題がある。現実にはサンプリングは系の動特性(安定性)、量子化は許しうる出力のリミットサイクルから決められてこよう。

一般に DDC ループの場合、アナログ素子により容易に実現できたアルゴリズムを直接翻訳したために、計算機に余分な計算をさせていているように見える。DDC の場合はむしろ計算量を最少とするような新しいアルゴアルゴリズムを発展させた方が効果的であろう。般用の計算機は情報処理に融通性があるため、ほとんどのユーザーがタイプ 2 の計算機を DDC 用に用いているが、タイプ 1 にかぎっていえば般用計算機より特殊化されたものの方が原理的に優れているであろう。 (甲斐忠道)

68-41. 広い意味における Computer Aided Design を実現するために AED でとられている方法

D.T. Ross: The AED Approach to Generalized Computer Aided Design [Proc. ACM National Meeting, 1967, pp. 367~385] key: computer aided design, compiler-compiler

MIT の Computer Aided Design Project においては、以下に述べる思想に基づき記号言語および図形言語用の言語プロセッサを作るためのシステム(AED システム)の作成を行なってきた。

広い意味における Computer-aided design は、人

間と計算機が互いの長所を生かすことにより各々が別々でいるよりも強力なチームを作つて問題に対処するということである。種々の領域における問題を計算機を利用して解くためには一つの言語プロセッサだけでは不十分であり、各問題領域に適した次のような性質を持つ問題向き言語用プロセッサが必要である。1) 問題が属する領域における専門用語が使用できる、2) 計算機プログラミングに関する知識がほとんどなくても能率よく使うことができる、3) ユーザーの要求に応じて容易に改良することができる、4) ユーザー自身またはユーザーと密接な関係にあるプログラマが作成し保守することができる。これらの性質を持つ言語プロセッサは用途が狭く需要が少ないので、メーカーが作つて売ることはほとんどない。そこで広い意味での Computer aided design を行なうためには、上記の性質 1)~4) を持つような言語プロセッサを作るためのシステム(コンパイラ・コンパイラ)が必要である。

本論文では、問題向き言語のプロセッサをコンパイラ・コンパイラを使って作成する方が、人間がコードするよりも簡単で信頼性の高いものにするために MIT でとられた方法について概略的に述べている。 Computer aided design と密接な関係を持つグラフィックス、データ処理技術、constraint satisfaction らについては、一切ふれていない。 (二村良彦)

68-42. 機械診断の構造的理論

C.V. Ramamoorthy: A Structural Theory of Machine Diagnosis [Proc. SJCC, 1967, pp. 743~756] key: machine diagnosis, graphtheory

機械診断における種々の問題に graph theory を適用し、その解決に体系的なアルゴリズムを与えようとしている。

direct branches と nodes を用いたグラフ(system graph) で機械の構造を表現し、これを MSC (maximal strongly connected) subgraph と link subgraph とに分割する。次に test points を決定する。この際 MSC subgraph においては適当な補助 test points を設定する。これらの test points を組み合わせて test point pairs が構成される。connectivity matrix およびそれから導かれる reachability matrix を用いて test point pairs の range を導く。すべての nodes の fault detection に必要な最適の test point pairs の組み合わせを決定する。これにはブー

ル代数の簡略化でなじみ深い Quine-McCluskey の方法が使用される。multiple test point pairs を用いて fault location test を行なう際の特定の node を診断する test point pairs の求め方が述べられている。また、これに伴って生じる indistinguishability にもふれている。

fault detection および location test を実行する際に三つのケースが考えられている。その一つは system を順々に組みたてている時のものであり、第二にすでにでき上っている system の保守的実行なうものであり、最後に第二のケースで故障確率が知られている際に行なう test である。このケースでは fault location に要する平均 test 回数を最小にする手法が述べられている。

最後に自己診断可能性について論じている。ある subsystem S_j が他の subsystem S_i を診断しうるためには S_j と S_i とが strongly connected でなくてはならないとして、自己診断に必要な事項を掲げている。

著者も述べているように、この論文は予備的なものであり、さらに多くの問題が残されている。しかしながら随所に優れたアイディアが示されており、graph theory がこの分野で非常に有効であることが分る。

(宇都宮公訓)

68-43. 非決定性アルゴリズム

R.W. Floyd: Nondeterministic Algorithms [JACM, Vol. 14, No. 4, Oct., 1967, pp. 636~644]
key: algorithm

組合せサーチの問題のプログラムは、多値関数を使うと簡単に表現できる。そのプログラムは直接計算機にかけることはできないが、機械的な方法で、ふつうのあともどり (backtracking) プログラムに変換することができる。非決定性アルゴリズム (nondeterministic algorithm) は、あともどりアルゴリズムを簡潔に表現する方法である。

非決定性アルゴリズムは、次の 2 点でふつうのアルゴリズムと異なる。

(1) 多値関数 choice (X) を使うことができる。その値は X に等しいか、またはそれより小さい正整数である。

(2) アルゴリズムのすべての終点には、成功 (success) または失敗 (failure) の立て札が立っている。

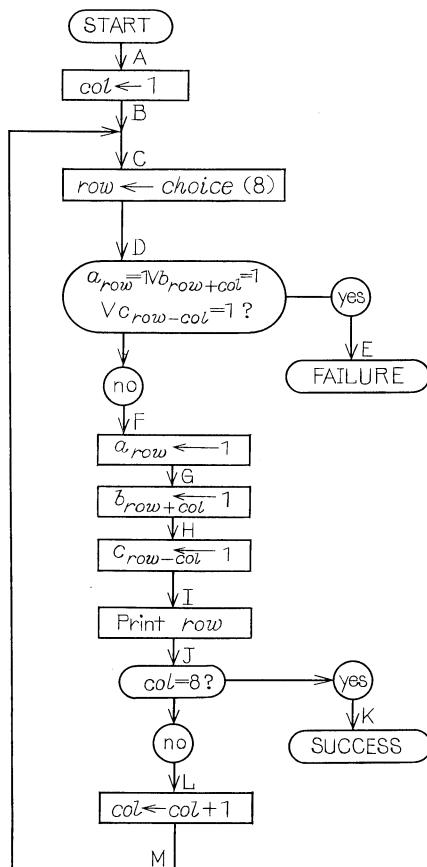
非決定性アルゴリズムを実行するには、たとえば、

多値関数の出てくるごとに、許される値のひとつを適当に選んでその値として入れる。そのようにしていくといくつかの実行の系列ができるが、そのうち成功の

1	2	3	4	5	6	7	8
					王		
王							
					王		
	王						
							王
		王					
			王			王	

(2, 4, 6, 8, 3, 1, 7, 5)

第 1 図



配列 a, b, c は初期値 0.

第 2 図

立て札に達したものだけが、そのアルゴリズムの計算であると考えられる。

例として、チェス盤の上に8個の女王を、同じ行、列または対角線上に2個の女王が来ないように並べる問題、を解くアルゴリズムを考える。これは、 r_i が*i*番目の列において女王が占めている行を表わすとすれば、 $i \neq j$ のとき $r_i \neq r_j$, $r_i + i \neq r_j + j$, かつ $r_i - i \neq r_j - j$, となるように (r_1, r_2, \dots, r_8) を決めることがある。*j*番目の行にいる女王の数を a_j , 行と列の番号の和が *j* である対角線上にいる女王の数を b_j , 行の番号から列の番号を引いたものが *j* である対角線上にいる女王の数を c_j とすれば、この問題を解くための非決定性アルゴリズムは第2図のようになる。列番号 *col* を1から8まで変えてゆき、各列において1から8のどれかの行をとるよう *choice* 関数を用いている。ひとつつの行、列または対角線上にふたつの女王がくると、失敗 (failure) となる。

非決定性アルゴリズムを機械的にふつうの決定性アルゴリズムに変換することができる。この変換は局所的に行なえる。すなわち非決定性アルゴリズムの各命令が、いくつかの命令に展開される。そのうちの一部は、もとの命令と同じことをあともどりのために必要な情報をスタックしながら行なうものである。その他のものは、はじめにセットされたものを復旧しながらあともどりしていくためのものである。各命令に対する変換形が図示されている。

非決定性アルゴリズムのもうひとつの例として、ネットワークの中から閉路を探す問題が示されている。

(野口健一郎)

68-44. 計算機による計算機システム評価 シミュレーション

N.R. Nielsen: Computer Simulation of Computer System Performance [Proc. ACM National Meeting 1967, pp. 581~590]. key: simulation, emulation program, computer system

この文献はシミュレーション技術の内容を述べたものではなく、計算機システムについてのシミュレーションの歴史をたどりながら、その意義、問題点および将来への指針を指摘したものである。

まずハードウェアロジックのシミュレーションについては、ブール式の評価から始まり、タイミングの解析などに用いられ、やがてエミュレーションプログラムが作られるようになってきた。これらは今後とも大

いに利用されるであろうとしている。

次にハードウェアシステム評価におけるシミュレーションである。ハードウェアの進歩とともに、オプション、サポート計算機、その他の周辺装置をふくめたシステム全体の効用が問題になり、このためにシミュレーションが用いられるようになったが、ソフトウェアを考慮せずに云々することが不可能となり、ソフトウェアをふくめたシステムの評価が行なわれるようになる。

アセンブラーやコンパイラができる、さらにモニターシステム、オペレーティングシステムの登場により計算機システムはますます複雑化し、その開発、改良にシミュレーションが占める地位は著しく重要となつた。タイムシェアリングシステムの開発に採用されたシミュレーションの例をいくつかあげ、そのいきさつおよび結果を述べている。般用のシミュレーション言語が開発されたにもかかわらず、特殊な目的のための計算機システムには十分でないことをも指摘している。

いわゆる第3世代の計算機の設計、導入、利用に際して、シミュレーションはその檜舞台を与えられながら、その威力を十分に發揮してはいない。というのは予期しなかった障害が明らかになったからである。シミュレートすべきシステムが複雑なため、シミュレータ作成に多大な時間と費用が必要であったり、実際の運用において実用とならないのである。これらの問題にもかかわらず、複雑な計算機システムを解析し、その効率を向上せしめ得るのはシミュレーションによってのみ可能であり、その困難を完全に克服した時こそ、シミュレーションは真にそれ本来の道を歩み始めたのであり、その洋々たる将来が約束されるのであると結んでいる。

(宇都宮公訓)

68-45. ディジタルプロッタによりだ円 または双曲線をかくアルゴリズム

M.L.V. Pitteway: Algorithm for Drawing Ellipses or Hyperbolae with a Digital Plotter [Computer J., Vol. 10, No. 3, Nov., 1967, pp. 282~289] key: digital plotter, algorithm, conic section, best fit, draw a line, octant

偏差を最少にするように、インクリメンタルステップで、円錐曲線を近似する、効果的なアルゴリズムが述べられている。一番内部のくりかえしで、1ステップにつき3回の加算と、1回の判定が必要である。絶

対座標を必要とする表示装置の場合は、さらに2回の加算が必要であり、またoctant変化を検出するのに、さらに2回の判定が必要である。

直線を、インクリメンタルステップで近似するアルゴリズムは、直線の式を $uy-vx=0$, ($u \geq v > 0$) とすれば、初期条件、 $d_1=2v-u$, $j_0=0$ として、もし $d_n < 0$ なら $j_n-j_{n-1}=0$, $d_n \geq 0$ なら $j_n-j_{n-1}=1$, となるようなステップをえらび、 $d_{n+1}=d_n+2v-2u(j_n-j_{n-1})$ をもとめ、これを $n=1$ から u までくりかえす。ただし j_n は n 番目の y 座標で、近似点の例は、(0, 0), (1, j_1), … (u , j_n) であった。もし直線が原点を通らない場合は直線の式を $uy-vx=k/2$, ($k < u$) として、初期条件を $d_1=2v-u+k$ とすればよい。

一般の二次曲線は、 $\alpha y^2 + \beta x^2 + 2\gamma xy + 2uy - 2vx = k$ であったが、 $k \neq 0$ の場合は上と同様にあつかえるので、 $k=0$ の場合を考える。 y を x で微分して

$$\frac{dy}{dx} = \frac{v - \beta x - \gamma y}{u + \gamma x + \alpha y}$$

がえられるが、直線の場合の類推から、定数 v のかわりに、変数 $v - \beta x - \gamma y$, u のかわりに $u + \gamma x + \alpha y$ としたものと考えられる。

以下、単位ステップに比べて、曲線があまり急には変化しない（すなわち1ステップで、octantが二つ以上変わることがない）という仮定で、 y 方向の偏差が最少になるように、ステップをえらんでいくアルゴリズムが述べられている。

最後におわりの判定方法についてのべてあるが、これは直線の場合のように一般的な方法ではなく、それぞれの応用例について適當なものをさがさなければならない。また、このアルゴリズムをハードウェアに組込んだ图形表示装置を提案している。（相馬嵩）

68-46. 自動回路網解析プログラム： SCEPTRE

S.R. Sedore : SCEPTRE: A Program for Automatic Network Analysis [IBM J. Res. and Dev. Vol. 11, No. 6, Nov., 1967, pp. 627~637] key; network analysis, computer program, state variable, circuit matrix, network quantities

この論文は、SCEPTRE とよばれる電気回路網の過渡特性自動解析プログラムに用いられている、数学的手法について主としてのべてある。状態変数による

紹介

手法が用いられている点では、すでに発表されている、ECAP とか NET-1 などと同じであるが、回路構成に対する制限が少ないと、回路方程式の扱い方が特徴となっている。このために、多くの問題が、より短い時間で処理できるわけであるが、その理由として、電圧源を直接回路網の‘木’の中に組入れたこと、普通用いられているよりは大きな回路構造マトリックスを扱っている点などがあげられる。次に、この SCEPTRE の前身である PREDICT の使用経験をもとに、付加された特徴を列挙する。

(1) 使用者は、能動素子、組合せ回路（電圧源、電流源、受動素子、相互誘導線輪）を磁気テープにしまっておいて、必要な場所でいつでも使うことができる。

(2) 直流応答を求めるプログラムによって解を求め、その結果を、過渡応答に対する初期条件とすることができる。

(3) ある基本的な問題の変形を解く場合には、その変化だけを指定してやれば、それに対する結果がえられる。

(4) プログラムのある部分で、通常の出力である電圧値および電流値以外の出力パラメタを指定できる。また線形、非線形の常微分方程式の組を入力として入れて、それを解くことができる。

(5) ある抵抗端子の電圧または電流に直線的に依存する電圧源または電流源を、計算時間をくわないよう組むことができ、これによって、トランジスタの微少信号等価回路を多数扱うことができる。

(6) FORTRAN のサブプログラムを組入れることができる。

(7) 回路方程式の解法に、新しい方法がとり入れられ、計算時間が短縮した。

(8) 指定した回路変数が、予期しないふるまいをしたとき、自動的に計算を中止できる。

(9) データの入力に自由なフォーマットが使用できる。

以下の部分で、状態変数解析法、回路の幾何学的構造の表示法、回路変数の導出法、可変パラメタ回路への拡張、応用などについて、実例をあげて説明してある。（相馬嵩）

68-47. PHENO—ハイブリット計算要素 の新しい概念

W. Giloi and H. Sommer : PHENO—A New Con-

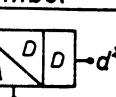
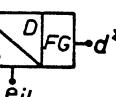
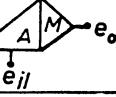
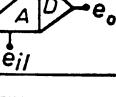
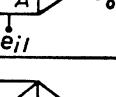
cept of Hybrid Computing Element [Proc. FJCC, 1967, pp. 23~32] key: hybrid computer, analog computer

PHENO は、基準電圧が可変であることによりアナログ変数とディジタル変数の積が得られる D-A 変換器 (MDAC) を基礎にしたハイブリットタイプの演算要素で、乗除算はもちろん modify することにより任意関数の発生も行なえる。

この PHENO の目的は、アナログ計算機の非線形演算器の精度の限界を拡張することにあり、乗除算および関数の折点の static error は 0.01% 以下であり符号+14 ビットのディジタル分解能を持っている。したがって 0.01% の線形演算器と見合う精度の非線形演算器を安価に提供し、また、ディジタル計算機と直接接続してデータの交換が可能なので、従来のハイブリット計算機で生じていた analog multiplexing の time shift または sample-and-hold の skewing time による誤差が生じないという特徴を有する。PHENO の代表的な要素を第 1 表に示す。

PHENO で使用している A-D 変換器 (ADC) は、

第 1 表

element	formula	symbol
ADC	$d^* = \frac{e_{i2}}{e_{ii}}$	
FGADC	$d^* = f(\frac{e_{i2}}{e_{ii}})$	
MDAC	$e_o = e_{ii} \cdot d^*$	
DAC	$e_o = \frac{e_{ii}}{d^*}$	
FGDAC	$e_o = e_{ii} \cdot f(d^*)$	
Accumulat.-DAC	$e_o = e_{ii} \sum_{k=1}^n \Delta d_k^*$	

up-down counter を用いた continuous converter で、PHENO の dynamic error はこの ADC (および MDAC) の変換速度に依存し、6 MHz のクロック周波数により 0.01% の精度で 100 Hz, 0.1% の精度で 1 kHz の正弦波に追従する。この ADC では sub-ranging technique と automatically adapted registerlength technique の二つの技術を使用している。前者は最大入力電圧を 16 の subrange (4 ビット) に等分し、この subrange の切換えには 0.01% の精度の低速スイッチング素子を使用し、さらに各 subrange 内を 10 ビットに分割し、この切換えに 0.1% の精度の高速スイッチング素子を使用して、総合精度として 0.01% を確保するために用いられており、これは 0.01% の高精度高速スイッチング素子が得られにくいことによる。

後者は conversion speed の増大による “over-rated” を防ぐために、input rate の大きさに応じて前記 subrange の step size を自動的に変化させる方法である。

PHENO の任意関数発生器では、14 ビットの word length のうち 4 ビットで折点を指定し、残り 10 ビットで折点を直線補間する。

このほか、DDA element と PHENO の組合せによる hybrid integrator、ディジタル計算機と PHENO を組合せた table-look-up 式による任意関数発生器および hybrid special purpose computer について詳述している。

(斎藤昭治)

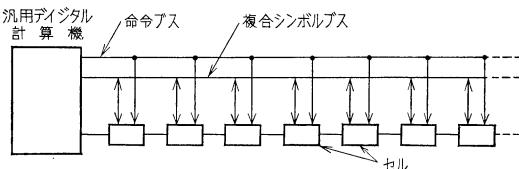
68-48. くり返し構造型汎用計算機とその 非同期動作

J.N. Sturman : An Iteratively Structured General Purpose Digital Computer, Asynchronous Operation of an Iteratively Structured General Purpose Digital Computer. [IEEE Trans. C., C-17, No. 1, Jan., 1968, pp. 2~9, 10~17] key: associative memories, cellular arrays, computer organization, distributed logic memories, iterative arrays, asynchronous iterative arrays

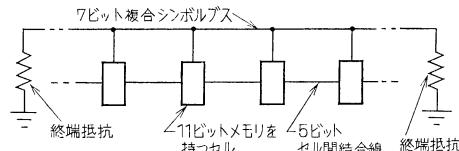
ここに紹介するのは同著者による二つの論文であって、第一のもので一般論を述と、第二の論文では実際に動作を非同期的に行なわせるための問題点、手法について述べている。

ここで論じられているのは C.Y. Lee により提案

された計算機*に基づいている。Lee の計算機とは同一の簡単なシーケンシャルマシンを一次元くり返し構造のアレイに並べ(第1図)、各セルは両隣りと連絡しつつ中央制御用の別の計算機からの指令を受けて動作するものであるが、各セルは1字メモリに多少の論理機能を持たした程度の簡単な構造ながら、連想アドレッシング可能であり、特に情報検索に有効であるといわれている。



第1図 Lee の計算機



第2図 提案された汎用デジタル計算機

この論文の中心点はこの Lee の計算機における中央処理装置を廃し、制御プログラムもアレイの一部のセル中に含めることを考え(第2図)、その場合に必要なセルの機能、命令の種類等の検討を行なったことである。各セルは4ビットの activity, 3ビットの symbol, 4ビットの logical state から成る 11ビットのメモリと若干の制御回路からなり、1字は二つのセルで記憶される。命令は symbol 3ビット(表)に

命令コード	命令タイプ
0	Null
1	Input
2	Propagation of Activities Left
3	Propagation of Activities Right
4	Interpretive Match
5	Complex Symbol Match
6	Branch
7	Output

よる8種類で、state ビットは命令セルとデータセルの分離や命令実行の制御に使われる。論文では1万セ

* C.Y. Lee, Intercommunication Cells, Basis for a Distributed Logic Computer, Proc. FJCC 1962, pp. 130~136

ルについてシミュレーションしたとのことで、命令実行方式が詳しく述べられている。

この種の計算機の一つの欠点は命令の伝播に時間がかかることがある。したがって、1命令の伝播終了を待って次の命令を発していれば速度が極めて落ちてしまう。第二の論文は連続的に命令を送出した時に生じる問題点とその解決法について述べている。すなわち普通の命令は連続的に発し、必要なものだけはその結果が表われるまで次の命令発生を待つのであるが、この方法では search のように応答があるかないかわからない場合に困るので、命令バスと同じ速度で伝播するラインを別に引き、このライン上の信号が終端から反射して来るのを見て次の命令を発する方法をとっている。シミュレーションの結果うまくいくといっているが、かなり理想化されているの実用化には問題があると思われる。

(飲塚 肇)

68-49. 高速フーリエ変換の計算について

R.C. Singleton: On Computing the Fast Fourier Transform [CACM, Vol. 10, No. 10, Oct., 1967, pp. 647~654] key: fast Fourier transform, finite Fourier transform, computing algorithm, trigonometric function value

有限フーリエ変換

$$(Tx)_j = \sum_{k=0}^{n-1} \exp\left(\frac{2\pi j k}{n} \cdot i\right) x_k \quad (0 \leq j \leq n-1)$$

を考えよう。ここで、 $x=(x_j)$ は、 n 次元複素数ベクトルである。

Cooley と Tukey は高速フーリエ変換と呼ぶ次のような計算法を提唱した¹⁾。それによれば、 $n = \prod_{j=1}^m n_j$ と素因数分解される時に、行列 $T = (\exp(\frac{2\pi j k}{n} i))$ は

$$T = PS_m S_{m-1} \cdots S_2 S_1$$

と分解される。ここで、 P はある置換行列で、各 S_j は、 n_j 次元の一次変換 n/n_j 個よりなる。このアルゴリズムのままでは、演算回数は、 $n \sum_{j=1}^m n_j$ に比例する。本論文では、 $n=2^m$ のときは、演算回数を、 $n \cdot m = n \log_2 n$ に比例するまでに、減らせるように工夫している。第一の工夫は、必要となる三角函数値の計算回路を減らすことで、これには、イ) $\frac{n}{4}+1$ 個を近似計算し、残りを和と積の公式で求めるもの、ロ) 漸化式によるもの、の二方法が検討されている。第二の工夫は、 x が実ベクトルの時に、 $(Tx)_{n-j} = (Tx)_j$

となることに注意してなされたものである。

さらに、著者は、Burroughs B-5500で、計算を行なう場合の、Virtual メモリーシステムの使い方とその効果を述べ、最後に、固定小数点演算方式の場合の桁ずらしの注意に言及している。

- 1) Cooley, J.W. and Jukey, J.W.: An Algorithm for the Machine Calculation of Complex Fourier Series Math. Comp., Vol. 19, No. 90 (1965) pp. 297~301

(三井斌方、牛島照夫)

68-50. 有限フーリエコサイン変換に帰着させるラプラス逆変換の数値解法

H. Dubner and J. Ahate: Numerical Inversion of Laplace Transforms by Relating them to the Finite Fourier Cosine Transform [JACM, Vol. 15, No. 1, Jan., 1968, pp. 115~123] key: inverse Laplace transform, numerical integration, finite Fourier transform.

函数 $f(t)$ と、その Laplace 像 $F(s)$ とは

$$F(s) = \int_0^\infty e^{-st} f(t) dt,$$

$$f(t) = \frac{1}{2\pi i} \int_{a-i\infty}^{a+i\infty} e^{st} F(s) ds$$

なる関係で結ばれている。ここで a は $f(t)$ の絶対収束座標よりも大きくとってあるものとする。ここで $f(t)$ が実数値函数のとき、すなわち $\bar{F}(s) = F(\bar{s})$ のときは、 $s = a + i\omega$ に対して

$$Re\{F(s)\} = \int_0^\infty e^{-at} f(t) \cos \omega t dt$$

$$f(t) = \frac{2e^{at}}{\pi} \int_0^\infty Re\{F(a+i\omega)\} \cos \omega t dw$$

となる。これを変形すれば

$$f(t) = \frac{2e^{at}}{T} \left[\frac{1}{2} Re\{F(a)\} + \sum_{k=1}^{\infty} Re\left\{ F\left(a + \frac{k\pi}{T}i\right) \right\} \cos \frac{k\pi}{T} t \right] + \text{Error}$$

Error = $\sum_{n=1}^{\infty} e^{-2anT} \{f(2nT+t) + e^{2at} f(2nT-t)\}$
となる。ここで T は任意の正数である。ここで、 $\|f\| = \sup_{t>1} |f(t)|$ とする。いま $\|f(t)\| < \infty$ ならば

$$|\text{Error}| \leq \|f\| e^{-at} t a t \cdot \frac{\cos \hat{h}at}{\sin \hat{h}at}$$

と評価される。また $\|f(t)t^{-m}\| < \infty$ のときは $0 < t < T/2$ で、

$$\text{Error} \sim \|f(t)t^{-m}\| \cdot (1.5T)^m \cdot e^{-at}$$

である。この解析から、我々の変形を Laplace 逆像の数値計算に使えることがわかる。すなわち、 $0 \leq t \leq$

t_{\max} で $f(t)$ を求めたいときは $T = 2t_{\max}$ とし、 $f(t)$ の $t \rightarrow \infty$ での行動を $F(s)$ から評価し、しかるのち、上の誤差評価式で、 a を、精度が充たされるように選ぶのである。数値的には、さらに、 $f(t)$ の近似表現におけるフーリエ級数の打切り誤差が加わるが、その評価は、打切りがなされた時の項の大きさと考えるのが実際的である。

本論文では、 $F(s) = s(s^2+1)^{-2}, (s^2+s+1)^{-1}, s^{-1}e^{-25s}$ について計算例が示されているが、項数はかなり多くとる必要がある。たとえば $s(s^2+1)^{-2}$ では、小数点以下 5 桁の精度を得るためにには、1,000 項の有限フーリエ級数を計算する必要があるように見受けられる。

最後に、著者は、フーリエ級数の計算にあたって、高速フーリエ変換 (Fast Fourier Transform) 法を応用するアルゴリズムを述べている。

(牛島照夫)

68-51. FACOM 230-60 主記憶優先権導入の理由

M. Tsujigado: Multiprogramming, Swapping and Program Residence Priority in the FACOM 230-60 [Proc. SJCC, 1968, pp. 223~228] key: operating system, system performance analysis multi programming

FACOM 230-60 オペレイティング・システムの設計に先立ち、一連の解析が行なわれ、これにより formula aided cognition が行なわれるとともに、主記憶優先権が導入されることになった。このオペレイティング・システムはパッチ・ジョブ、リアルタイム・ジョブおよび会話型ジョブを单一の制御プログラムの下に制御することを要請された。このため、まず処理装置の速度からジョブの多重度についての推定が行なわれ、パッチ処理では二、三のジョブしか同時動作し得ないのに対し、会話型処理では 256 以上のジョブが同時に動作し得る。したがって会話型処理ではプログラム・スワップが必要となる。ところがドラムやディスクの転送速度が小さいため、システムに遊び時間が生じる。つまり会話型ジョブに対してプログラム・スワップはやむをえないにしろ、パッチジョブに対しては、なるべくスワップは行なわぬ方がよい。このため F 230-60 の OS ではジョブが主記憶に駐在するための優先権という考えが採用された。本文献で

はこの間の関係が定量的に論じられている。すなわち u (システム中で同時に実行されるジョブの数), H (オーバーヘッド), dD/dt (単位時間当たり一つのジョブにより処理される入出力量), s (入出力データ 1 行を処理するために必要な命令のステップ数) および g (ギブソンミックスによる平均命令実行時間) の間には

$$u = -\frac{1-H}{\frac{dD}{dt} \cdot s \cdot g}$$

の関係があること, d (スワップのため同時動作可能な大記憶の数), A (スワップ用大記憶の平均アクセス時間), V (大記憶の転送速度), u (同時に計算機を使

用する利用者数), t_r (この時間内に少なくとも 1 回 CPU を各利用者が使用する時間間隔), L (利用者のプログラムの平均長) および d_a (スワップのために実際に用意されている同時動作可能な大記憶の数) の間には

$$d = 1 + \frac{2 \cdot A \cdot u}{t_r} + \frac{8 \cdot u}{V \cdot t_r} L$$

および

$$u = \frac{d_a}{d} \cdot \frac{d-1}{2} \cdot \frac{t_r}{A + \frac{4}{V} L}$$

という関係があることが解析的に導かれている。

(左中功夫)

書評

Computer Simulation Techniques

Thomas H. Naylor, Joseph L. Balintfy, Donald S. Burdick and Kong Chu: John Wiley & Sons, Inc., New York, 1966 年刊, 368 頁, 3,800 円。

本書は電子計算機によるシミュレーション手法について書かれた概説書としては、第一級のものと思う。とくに計算機によるシミュレーション実験を、はじめて、計画し実施する人々に対して、本書は秀れた指針となろう。なぜならば、シミュレーション実験で考慮せねばならない重要事項のすべてを系統的に示してくれるからである。乱数の発生法などの特定のテーマに偏しがちな類書の中にあって、コンピュータシミュレーションを総合的に論じた本書を入門書として高く評価したい。

考慮せねばならない事項の若干を列举すれば、複雑な実システムのモデルビルディング、SIMSCRIPT や GPSS によるコンピュータコード化、計算所要時間の効率化、エラーデベッキング、シミュレーションの初期条件の設定、乱数の発生とその検定、モデルと実システムとの適合度検定、必要な信頼区間をうるためのくり返し回数の決定、経済的に目的を達成するための実験計画、シミュレーション結果の時系列データの統計的解析等々である。

著者たちは、計算機によるシミュレーション手法は科学的方法の一つとしての地位を占め、実システムの未来の行動を予測できるようになると信じ、その普遍的方法論を本書に展開した。その意図は、成功していると思うが、第 8 章のモデルと実システムの verification の問題と第 9 章のシミュレーション実験計画は、残念ながら、問題提起のみに終わっている。

方法論の書といつても、本書はハンドブックではない。コンピュータシミュレーションに対して世人が抱く極端な楽観論と悲観論に対して、1966 年現在の成果に基づいて、この手法の可能性と問題点を指摘し、認識を新たにすることが最大の目的のようである。現実に直面する複雑なシステム問題の困難な解決に乗りだそうという勇気が、この新たにされた認識から湧いてくる。

ただし、本書でシミュレーション手法を適用してい

る分野は、経営システムと経済システムおよび生産管理の問題を扱ういわゆるオペレーションズリサーチに限定し、そこに焦点を合わせたといえる。

各章の終りには、1966 年現在の豊富な文献が載っている。実は、筆者は本書に接する数年前からシミュレーション関係の文献をコツコツと集めてきた。しかし、そのすべてが本書の文献表の中に整然とした分類体系のもとに収められていたので少々毒氣を抜かれた。文献ひとつを採りあげても、むだな労力を費やさないよう、まず本書を出発点とされることを薦めたい。

次に各章の概略を紹介しよう。第 1 章ではコンピュータシミュレーションの概念を定義した後、その效能を列挙している。第 2 章はシミュレーション実験の実施手続きを 9 段階に分けて概説している。この章は本書全体を貫く骨格を提示したもので、コンピュータシミュレーション手法の全体像を一望の下に見渡す思いがして見事である。第 3 章以下は各段階の展開である。

第 3 章は合同法による一様乱数の発生法とその検定について簡潔にまとめている。第 4 章は代表的な確率分布にしたがう互に独立な乱数やマルコフ連鎖および自己相関のある時系列の発生法について述べている。

第 5, 6 章は本書の中心を成し、経営システムや経済システムのコンピュータシミュレーションモデルが提示される。FORTRAN フローチャートにより説明がなされるが、第 5 章のジョブショップモデルや在庫モデルは SIMSCRIPT や GPSS を実際の場では使った方が良いだろう。第 6 章の経済モデルや経営モデルについては、実際の場では DYNAMO が向いている例がある。しかし説明を一般的にするために FORTRAN フローチャートを使っていること自体は、入門書としての性格から間違ってはいない。

第 7 章は GPSS, SIMSCRIPT, GASP, DYNAMO などのシミュレーション言語の紹介である。

第 8, 9 章については前に述べた。

最後に、本書全体について要約すれば、verification の問題とシミュレーション実験計画については物足らないが、コンピュータシミュレーション上考慮せねばならない重要事項を認識させ、現状を紹介し、将来の展望を与えてくれる点で、特に経営システムや経済システムのシミュレーションを行なおうとする人々に薦めたい。

(小池将貴)

ニ ュ ー ス

PDP-9 が東大医学部へ

米国 DEC 社製の PDP-9 が、この 3月末、東京大学医学部音声言語医学研究施設に設置され、4月2日より稼動を開始した。

この PDP-9 基本システム（紙テープ・ベース）は、1 語 18 ビットで 8,192 語の記憶容量をもち、サイクル・タイムが $1 \mu\text{s}$ 、演算・制御などの命令の実行時間は 1ないし $2 \mu\text{s}$ 、入出力関係命令はすべて $4 \mu\text{s}$ となっている。

付属機器としては、オシロスコープ・ディスプレイとライトペン、A/D 変換器（6ないし 12 ビットで、9ないし $35 \mu\text{s}$ ）があり、ディスプレイ用の偏向電圧発生回路は二つの独立した D/A 変換器としても使える。

システム・プログラムとしては、モニター、マクロ・アセンブラー、FORTRAN II および IV、ローダーのほか、対話型の EDITOR などが揃っているが、紙テープ・ベースではあまり便利には使えない。もっとも使い易いのは、EDITOR アセンブラー・ローダーの基本機能をもつこんだ対話型の DDT プログラムである。なお機械の故障診断用のプログラムも多数用意されている。

PDP-9 の大きな特徴は、ユーザーの作った周辺機器や実験装置などを自由に接続して、しかもそれらを制御する命令コードを自由に作ることができることで、このため実験の制御などには、特に適している。東大では、電気通信大学電気通信研究施設の協力のも

とに、X線ビームを使った音声発生機構の解明研究のほか、いろんな用途が考えられている。

江崎、Andrews 両博士 (IBM) が来日

江崎玲於奈 (IBM Yorktown Heights Research Center) および M.C. Andrews (Director, Zurich Research Laboratory) の両博士が、日本 IBM の招きで 6月 22 日から 1週間来日し、同社内、ユーザならびに情報処理関係方面に最近の情報処理関係の技術と応用につき講演と討議を行なった。

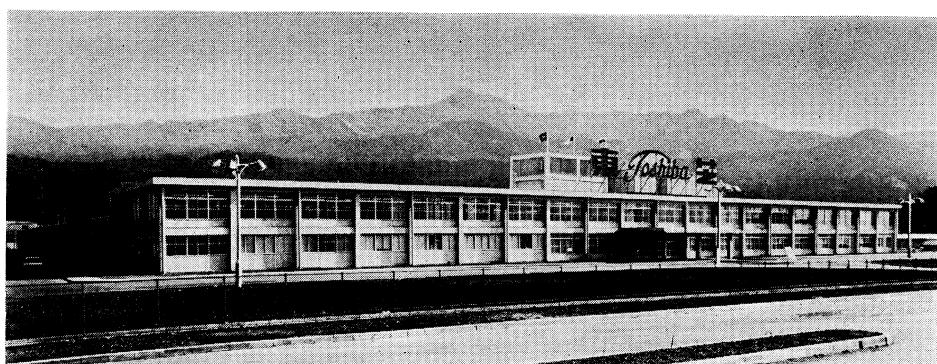
とくに情報処理学会では、6月 27 日（水）に講演会を開き江崎氏は、「新しいコンピュータ技術の発展」と題し、ハードウェアの技術の進歩を段階的に振り返り、Andrews 氏は、「遠隔情報処理システムの現況と将来」と題し、通信線を介して遠隔オン・ラインの電子計算機の利用の方法やその問題点、今後の見通しなどが論じられた。

Andrews 氏はデータ通信の専門家で、IBM チューリッヒ研究所の所長をしており、同研究所で行なっているデータ通信に関する研究内容の紹介もあった。

東芝（株）青梅工場が完成

東芝（株）青梅工場がこのほど完成、4月 12 日に完成披露を行なった。建設費約 40 億円、工場敷地 120,129 m²、建物 25,331 m²。

同工場は電子計算機の部品製造から、本体および周辺機器の組立、調整まで電子計算機製造の一貫体制を



とる電子計算機専門工場であり、工場内のレイアウトも製品の流れをスムーズにしており、作業環境などにいたるまで、計算機製造上からとくに留意されている。さらに、工場内には「ソフトウェア開発センター」を設け、基本ソフトウェアの開発体制を強化している。

現在の生産能力は約 15 億円（月当たり）、将来は 30 億円まで高められるという。

同工場の概要は下記のとおりである。

1. 所 在 地：東京都青梅市末広町 2 丁目 9 番地
2. 従業員数：約 1,240 人
3. 主要製品：事務・科学用電子計算機、工業用電子計算機、アナログ電子計算機、データ伝送装置、その他関連機器

ALGOL 68 原案公開さる

情報処理国際連合 (IFIP) の第 2 技術委員会 (TC 2) の WG 2.1 において、かねてより審議されて来た第 2 の ALGOL の原案が ALGOL Bulletin の付録として公開され、広く批判を求めるようになった。

Wijngaarden (ed.) : Draft Report on the Algorithmic Language ALGOL 68, Mathematisch Centrum, MR 93 (Jan. 1968), Supplement to ALGOL Bulletin 26.

この案の特徴は二つに大別することができよう。第 1 は Wijngaarden の着想になる構文法を記述するための超言語であり、第 2 は新しい要素が盛り込まれた言語そのものである。

1) ALGOL 60 の metalinguistic variable に相当する notion を terminal metaproduct としてもつ ‘metanotion’ を超言語に持込み、その metasyntax を与えている。その動機は、ALGOL 60 では semantics にはいっていた部分も、できるかぎり syntax に送り込んで形式的に定義したいということにある。たとえば、metasyntax として

INTREAL: INTEGRAL; REAL.

INTEGRAL: LONGSETY integral.

REAL: LONGSETY real.

LONGSETY: ;long LONGSETY.

を与えておいて、syntax で

long INTREAL denotation: long symbol, INTREAL denotation. とする。ここで、大文字の列は metanotion、小文字の列は notion、: は ::=, ; は | と読めばよい。さらに、syntax の一つの rule 中

の同じ metanotion は同じ terminal metaproduct の notion で置き換える。上の syntax によって real denotation から long real denotation, long long real denotation, ……という多重精度定数の構文法が定義される。

2) 言語の新しい要素の主なものを挙げてみよう。

名前を値にとることができるようにになった。たとえば、v を変数の名前としたとき、v で変数の値を、ref v で変数の名前を値とすることを表わす。これによつて indirect addressing が可能になった。

type の拡張である mode を何種類でも定義できる。とくに構造をもつた mode が定義できる。たとえば、

```
struct person=(string name, ref person son);
```

```
person p, q;
```

と宣言しておいて、

```
p:=('Jack', nil);
```

```
son of p:=q:=('John', nil)
```

とすれば、Jack の son field は John を refer するように変えられる。

定数を宣言することができる。たとえば、

```
real pi=3.141592653
```

operator をいくらでも定義することができる。たとえば、

```
op abs=(real a) real: begin if a<0 then -a  
else a end
```

によって実数型変数の実数型絶対値演算を定義し、abs v などと使う。

問題にされている点の主なもの一つは超言語に読む順序の定義されない無限の文字の列からなる notion が現われることである。たとえば、

structured with a MODE named TAG structure という metanotion の

```
struct s=(ref s t)
```

に対応する terminal metaproduct は

structured with a reference to structured with a reference to …… named letter t named letter t structure

となるが、これがさらに組み合わされると読む順序がわからなくなる。

このようなことから委員の中にも強い反対があり、この形のままでは次の ALGOL として採用しないことが決議されている。

本 会 記 事

○情報処理月例会

(第3火曜日, 於 機械振興会館)

5月例会(5月21日)

「数式処理とその応用例」につき, 前田英次郎氏(三菱原子力)が報告した。出席者30名

6月例会(6月26日)

江崎玲於奈, M.C. Andrews両博士(IBM)による下記の講演を行なった。聴講者約400名

The latest development of advanced electronic computer technology. The significance, status and trend of data-communications and communications served D.P. systems.

○研究委員会報告

CL 研究委員会

(5月18日, 於 電子協会議室 出席者19名)

(1) JICST のシステム(西尾元孝)

日本科学技術情報センターでは, 漢字入出力のできる計算機システムを導入し, 文献速報などの情報サービスを計画している。入力は漢テレ紙テープ, 出力は磁気テープ, 漢字プリンター(日本電子産業)である。

(2) 語彙分類の自動化I, COWILL(植村俊亮)

KWIC作成と類似のシステムで, キーワードの前後, 任意の位置にあるいくつかの語をサブキーとしてソーティングできる。言語情報処理を研究するための, 基本資料を作成するのに利用できよう。

(3) 日米計数言語学調査セミナー報告(和田弘)

内容については, 情報処理第9巻第3号173ページを参照されたい。なお報告論文については, 従来の例にならって本誌に文献紹介することにした。

OLS 研究委員会

(於(財)日本情報処理開発センター会議室)

(1) 4月9日, 出席者6名

Computer-Aided Design of Electronic Circuits
(by D.F. Dawson, et al. Proc. of IEEE, Vol. 55, No. 11, Nov., 1967)につき加藤委員が報告した。

(2) 4月23日, 出席者8名

ACCEL: Automated Circuit Card Etching Lay-

out (by C.T. Fisk et al., Proc. of IEEE, Vol. 55, No. 11, Nov., 1967)につき加藤委員が報告した。

(3) 5月14日, 出席者4名

The Application of On-line Graphic Techniques for Programming and Operating a "Moving Network" Monitoring Display (by L. Chesler and R. Turn, Rand Memorandum, RM-5183-PR, Jan., 1967)の前半につき近谷委員が報告した。

(4) 5月28日, 出席者5名

前回の論文の後半について近谷委員が報告した。

(5) 6月11日, 出席者6名

Theoretical Foundations for the Computer-Aided Design System (by D.T. Ross et al., Proc. SJCC, 1963)の前半につき中村委員が報告した。

(6) 6月25日, 出席者3名

前回の論文の後半につき中村委員が報告した。

(7) 7月9日, 出席者5名

Graphic Language Translation with a Language Independent Processor (by R.A. Morrison, Proc. FJCC, 1967)につき黒崎委員が報告した。

PL/I 研究会

IBM社より学会に Abstract Syntax and Interpretation of PL/I ほか, PL/I 関係の資料が提供されたので, これら諸資料をはじめ, PL/I に関する研究会を, 池野信一氏(通研)を主査として, 発足させた。

当面は, 上記関係資料を輪講形式で読むことで進めることとする。委員は各界関係者12名で構成している。

6月13日, 第1回会合をもち, 方針等の打合せを行なった。第2回は6月28日, 第3回は7月12日にひらき, Informal Introduction to the Abstract Syntax and Interpretation of PL/I につき, 第1章から第4章までの検討を行なった。

関 西 支 部

○支部総会

43年5月31日(金)午後3時から, 生産性関西地方本部会議室において, 43年度支部総会を開催し,

下記の諸議案を異議なく承認した。出席者 119 名（内委任状 98 名）。なお、総会後 高田昇平氏（日立）が「将来の電子計算機の発展」につき特別講演を行なった。

1. 昭和 42 年度事業報告ならびに収支決算について
2. 昭和 43 年度事業計画ならびに収支予算について
なお、総会に先立ち、同日午後 2 時から、上記の議案につき、評議員会を開き、異議なく承認した。

昭和 42 年度収支決算書

(42. 4. 1~43. 3. 31)

情報処理学会関西支部

借 方		貸 方			
科 目	予 算 額 (円)	決 算 額 (円)	科 目	予 算 額 (円)	決 算 額 (円)
事務委嘱費	60,000	60,000	本部交付金	300,000	300,000
通信費	62,000	46,412	雑 収 入	3,017	4,010
印刷費	60,000	33,940	前年度継越金	95,983	95,983
旅費・交通費	110,000	20,675			
会 議 費	90,000	38,060			
雑 費	10,000	17,114			
予 備 費	7,000				
計	399,000	216,201	計	399,000	399,999
次年度継越金		183,798			
合 計	399,000	399,999	合 計	399,000	399,999

昭和 43 年度事業計画（案）

(43. 4. 1~44. 3. 31)

関西支部は、関西地区において、情報処理の方式と装置、プログラミング・オートマトンおよび計算機の自動制御への応用等の事項に関して、学界、産業界の関係者の学術的、技術的進歩向上普及を図る目的にしたがい、次のような事業を実施する。

本年度も、他の学術団体、あるいは生産性関西地方本部、社団法人大阪工業会等の民間団体との提携強化をはかり、強力に研究会、講演会、見学会等の活動を推し進める。

1. 研究会

(1) 数値解析研究会

主査 関西大学教授 城 憲三氏

(2) システム・ソルビング研究会

主査 大阪大学教授 横山 保氏

(3) プログラミング言語研究会

主査 京都大学教授 清野 武氏

(4) 必要に応じその他研究会、懇談会を設置する。

2. 講演会

2回以上開催する。

3. 見学会

2回以上開催する。

4. その他必要な活動

昭和 43 年度収支予算（案）

(43. 4. 1~43. 3. 31)

情報処理学会関西支部

借 方		貸 方	
科 目	予 算	科 目	予 算
事務委嘱費	60,000	本部交付金	300,000
通信費	73,000	雑 収 入	4,202
印刷費	110,000	前年度継越金	183,798
旅費・交通費	40,000		
会 議 費	100,000		
雑 費	25,000		
予 備 費	80,000		
計	488,000	計	488,000

○研究会報告

システムソルビング研究会（第 37 回）

（6月 12 日（水）17.30～於 生産性関西地方本部）
「Prediction Experiment」につき、西川仙之氏（神戸商大）が報告した。出席者 5 名

プログラミング言語研究会（第 3 回）

（6月 14 日（金）15.00～於 日経集会室）

「Master Control Program-Burroughs の Operating System」につき、岡部輝夫氏（高千穂交易（株））が報告した。出席者 21 名

会 告

第 10 回 プログラミングシンポジウムの開催（予告）

標題のシンポジウムを例年どおりの方式で下記により開催します。論文申込みは、来る 9 月 10 日ですので、参加ご希望の会員は詳細については、下記宛お問合せください。

記

日 時 44 年 1 月 9 日(木)~11 日(土)

場 所 モテル箱根（箱根二の平）

テー マ 1) MIS について 2) 図形データ処理 3) 研究用 IR 4) パネル討論 5) 自由課題

問合せ先：東京都新宿区角筈 1-826 紀伊国屋

ビル 慶應工学会 小塩喜男（352）3609

第9回大会論文募集

昭和43年度の本学会大会は、来る12月5日(木)、6日(金)の両日に、下記により開催されます。大会において、論文の発表を希望される会員は、9月末日までに講演の題目に300字程度の論文要旨を添え、学界事務局へお申し出ください。

(予稿集のための原稿は、10月末に、学会所定の用紙によりお出しitただく予定です。)

記

日 時 昭和43年12月5日(木)、6日(金)

場 所 機械振興会館大ホール(地下2階)およびB1会議室(地下3階)

参加費 (未定)

は今
ーター
ンピュー
い次元

ラミン
処理を
れた機

3Mまで