

プリント配線パターンレイアウトプログラム HELP について

川畑 知三** 荒牧 達*** 有本 和彦***

Abstract

An application Program named HELP (for Heuristic Etching Pattern Layout Program) has been developed in order to automatically lay out etching patterns on printed circuit boards.

Most of the paths for interterminal connections of ICs or discrete components mounted on printed circuit boards are determined by a heuristic method requiring relatively short computer time.

The remaining not-so-easy-to-find paths are methodically determined by the maze running algorithm.

要 約

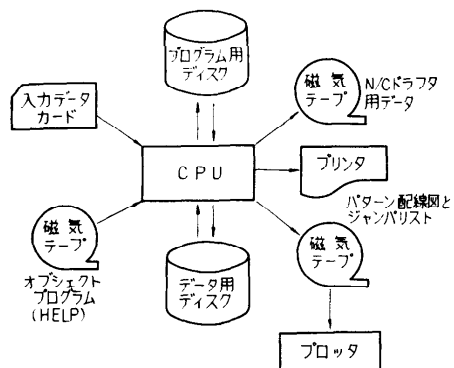
人手によって部品を割り付けた後、プリント配線パターンを自動的にレイアウトするためのアプリケーションプログラム HELP を開発した。このプログラムは、IC もしくはディスクリートコンポーネントを、二層プリント基板上に割り付けた後の各素子の端子間の配線を、プロッタおよびラインプリンタによって与えるものである。入力データとしては、端子間の接続関係、配線禁止、もしくは配線プリアサイン領域、配線経路決定上の評価係数などを指定する。配線経路の決定は、まず、あらかじめ結線すべき相手の端子、あるいは線がどこにあるかを知っていて、見当をつけて線をひく「発見的方法」によって行ない、発見的方法によって経路が決定しなかった結線について、しらみつぶしに経路を捜し出す、いわゆる、「迷路的方法」を用いる。

本報告では、まず HELP の概略を説明し、ついで、実用例について述べる。アルゴリズム、およびプログラム構成上の諸問題についても簡単に論じた。

1. ま え が き

パッケージ単位のプリント配線パターンレイアウトの作業は、マンアワーを非常に多く要するうえに、ミ

スを生ずる可能性が多く、従来から自動化の要請が強かった。とくに、最近のように部品実装が高密度化しプリント配線パターンも複雑化してくると、いったんできあがったパッケージのミス発見が困難であり、また、たとえミスを発見しても、修正がきわめて困難である。この問題に対処するため、われわれは中小型の工業計測器型のデジタル機器のパッケージを設計する立場からのプリント配線パターンの自動レイアウトプログラムを開発し、これを HELP (Heuristic Etching Pattern Layout Program) と名付けた。HELP を使用する際のコンピュータシステム構成を第1図に示す。プログラムはすべて FORTRUN IV によって書かれており、使用コンピュータは、現在のところ IBM 360/50 である。



第1図 HELP使用時のコンピュータシステム構成

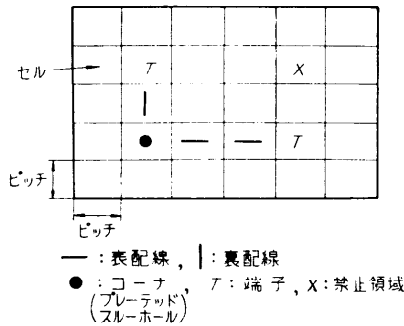
* Etching Pattern Layout Program HELP, by Tomozo Kawabata (Osaka University), Itaru Aramaki and Kazuhiko Arimoto (Sumitomo Electric Industries, Ltd.)

** 大阪大学・基礎工学部

*** 住友電気工業株式会社

2. HELP について

HELPとは、プリント基板上の割付けと端子間の接続の明確な素子よりなる電子回路のプリント配線経路の設計を、電子計算機によって、自動的に行なうためのアプリケーションプログラムである。配線経路の決定は、基板をメッシュ状に区切り、そのおのおののます目（これをセルと名付ける）をつなぎ合わせてゆくことによって行なう。二層基板を対象にしているので、配線経路が決定した各セルには、表配線・裏配線・表裏接続のためのプレーテッドスルーホール（Plated-through hole）などの情報を第2図のようにストアしてゆく。



第2図 セル情報

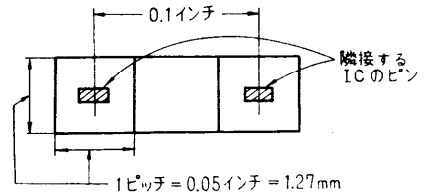
HELP では、配線経路決定の方法として、「発見的方法」と「迷路的方法」との二つを用いている。発見的方法は、あらかじめ結線すべき相手の端子、あるいは線がどこにあるかを知っていて、見当をつけて、経路をつけるという方法である。迷路的方法は、しらみつぶしにセルを調べて、与えた条件どおりに、最適経路を見つけ出すという方法で、よく知られた Lee のアルゴリズムによっている。同一の配線経路を見つけるのに、上記二つの方法を用いた場合、迷路的方法は、発見的方法の1,000倍程度の時間を要するのが普通である。したがって、HELP では最初すべての接続を発見的方法によって行ない、残った接続に対して迷路的方法を用いる。

2.1 HELP によるプリント配線経路決定の対象となるパッケージ

HELP は、つぎの条件を満足するパッケージのプリント配線経路決定に用いることができる。

- (1) プリント基板上の配線面は表裏2層である。部品の実装される側をX層、その裏側をY層と呼ぶ。

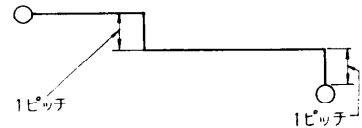
- (2) プリント基板の寸法は、その表面のセル面積が、横寸法(ピッチ単位)×縦寸法(ピッチ単位) $\leq 37,000$ を満足する範囲であればよい。ただし、「セル」とはプリント基板表面を、一定間隔の縦横の線で分割したメッシュの正方形のます目のことであり、このセルの1辺の長さをピッチと呼んでいる(第2図参照)。テキサスインスツルメント(Texas Instruments)社のSN74シリーズ14ピンのICの足の間隔は、対応ピン0.3インチ、隣接ピン0.1インチであり、隣接ピンの間に1本の配線を許すことにすると、第3図に示すように、1ピッチを0.05インチ $= 1.27\text{mm}$ に選ばなければならない。



第3図 ICのピン間隔に基づくピッチ

1ピッチを1.27mmに設定した場合には、プリント板の寸法は、最大20cm×30cm程度となる。

- (3) 部品実装面、すなわち、X層に長方形型のICを装着する場合、プリント配線はX層ではICの長辺に平行、X層ではICの短辺に平行とする。一般にX層、Y層のプリント配線は、互いに直交する。斜め方法の配線は考えない。おのおの配線の層間の接続は、プレーテッドスルーホールによる。ただし、第4図に示すように、1ピッチ分の縦横配線は同一層内で行なう。



第4図 1ピッチの配線

- (4) パッケージに使用する素子は、一般には長方形型のIC(とくに、テキサスインスツルメント社のdual-in-line型のIC)とするが、トランジスタなど一般の素子でもかまわない。
- (5) プレーテッドスルーホールの隣接セルを、プレーテッドスルーホールとすることはできない。

- (6) 端子と端子の間のみならず、端子から配線の終了した線への接線を行なってもよい。
- (7) ピッチを 1.27 mm に選ぶ場合のプリント配線の線の幅は 0.4~0.5 mm, ランド径は 1.4 mm, プレーテッドスルーホール穴の穴径は 0.5~0.6 mm である。

2.2 HELP の入力データ

本項では、HELP によってプリント配線を行なうときに指定すべき設計条件、すなわち、入力データについて述べる。

(1) 配線経路決定方式

プリント配線の線路を決定するのに、発見的方法与迷路的方法を併用することは、すでに述べたとおりであるが、迷路的方法は、非常に長時間を必要とする。そこで、HELP では発見的の方法のみによって配線経路を決定し、発見的の方法では決定し得なかった経路は、ジャンパ線とすることもできるようになっている。

(2) 迷路的方法を用いる場合の最適経路の評価関数

迷路的方法によって配線経路を決定する場合には、つぎの評価関数が最小となる経路を選ぶ。

$$f = \alpha C + \beta l \quad (1)$$

ただし、 C は X 層の配線経路と Y 層の配線経路を結ぶプレーテッドスルーホール (コーナ) の数、 l は配線経路の長さ、 α, β はそれぞれ c と l の評価係数で、負でない整数である。

HELP の入力データとしては、この α, β の値を指定する。

(3) 評価関数の最大値

迷路的方法によって配線経路を見つけだす場合に、単一の結線に対する評価関数(1)式の値が、あまりにも大きくなると、むしろ、配線不能としてジャンパ線によって接続した方がよい場合がある。このために HELP では入力データとして、迷路的方法による配線経路決定に際して、評価関数(1)式の最大値 f_{\max} を指定する。何も指定しない場合には $f_{\max} = 500$ とみなされる。

(4)

使用禁止の領域とプリアサイン (preassign) したい配線経路の指定プリント基板上 X 層・Y 層において、あるいは両面ともに配線用に使用できない点や線、あるいは面がある場合は、セルの座標によって、これらを指定することができる。点はセル座標で、線は 2 点で、面は 4 点で指定する。ただし、セルの座標とは、

プリント基板の一つの角を原点として、各セルの位置を、ピッチを単位として表現したものである。プリント配線の経路のうち、HELP によって決定するまでもなく、前もって指定しておきたい配線は、プリアサインすることができる。プリアサインできるのは線分だけであるが、禁止領域と同様、二つの端点で指定する。折れ曲がる一つながりの線分群の場合には、各折れ曲がり点を指定する。

(5) IC およびその他の素子の位置

テキサスインスツルメント社の SN 74 シリーズの IC、もしくはそれと同等の IC については、第 1 ピンの位置と素子の向きを指定する。その他の素子については、ピンの位置をすべて指定する。位置指定はセル座標による。

(6) 素子接続情報

各素子の各ピンについて、結線すべき相手側の素子番号、ピン番号を指定する。コネクタも素子の一種とみなして、接続関係を指定する。

(7) クランプ処理

ゲート入力線の電源クランプを行なうときは、配線経路決定の優先順位が低いとみなして、他の結線が終了してから、経路を決定するように指定することができる。

このようなクランプ線の線路決定において、迷路的方法が用いられるときの評価関数(1)式の最大値 f_{clamp} は、通常の結線に対する評価関数の最大値とは別に指定することができる。何も指定しない場合には、 $f_{\text{clamp}} = 30$ とみなされる。

2.3 HELP の出力データ

HELP によるプリント配線経路決定後の出力データは、つぎのとおりである。

- (1) プレーテッドスルーホールにすべき点のセル座標。
- (2) ラインプリンタによるプリント配線図。
- (3) プロッタによるプリント配線図。
- (4) N/C ドラフト用図データ。
- (5) ジャンパ線リスト。

配線パターンの概要を検討する場合には、(2)のラインプリンタによる配線図のみを出力させればよい。

2.4 制限条件

HELP 使用上の制限条件を第 1 表に示した。入力データ作成上に明らかな誤りのある場合には、コンピュータは処理を中止して、エラーメッセージを出す。

第1表 HELP 使用上の制限条件

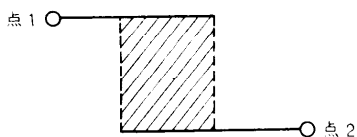
項目	制限条件
プリント基板のサイズ	横寸法(ピッチ単位)×縦寸法(ピッチ単位) ≦37,000
配線禁止点の数	X層, Y層, および両層に対してそれぞれ 50 点まで
配線禁止線分群の数	X層, Y層, および両層に対してそれぞれ 50 個まで
配線禁止面の数	X層, Y層, および両層に対してそれぞれ 25 個まで
プリアサインする結線群の数	最高 100 個
素子およびコネクタの数	コネクタは最高 20 個まで, 素子+コネクタの個数は最高 200 個まで
素子およびコネクタのピン数	最高 22 個 (注: 28 ピンのコネクタは 22 ピンのコネクタ+6 ピンのコネクタと考えればよい)
電気的に等価な結線の数	最高 101 個
等価結線群の数	最高 254 個

3. アルゴリズム

HELP ではプリント配線経路決定に際して、発見的方法を主とし、迷路的方法を従として用いることはすでに述べた。本項ではこれらの方法、および HELP 全体のフローについて説明する。

3.1 点と点を接続するための発見的方法

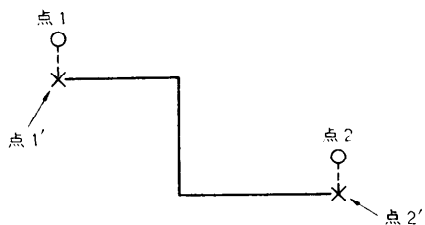
第1ステップ 第5図に示すように、配線しようとする2点から可能なかぎり平行線をひく。



第5図 点と点との接続 (その1)

第2ステップ 第5図の斜線部分の中で、縦方向の経路を見つける。

第3ステップ 第2ステップで配線経路が見つからない場合、第6図に示すように、点1, 2 から ±2 ピッチ縦方向にある点を結線すべき点であるとみなし



第6図 点と点との接続 (その2)

て、上記第1, 第2ステップをくり返す。

以上の3ステップで、配線経路が見つからなかった場合は、迷路的方法を用いる。

3.2 点と線を接続するための発見的方法

結線すべき点、もしくはその点から結線すべき相手の線と平行に、±1 ピッチ移動した点から相手の線に垂線を直接引くことができれば、これが求める配線経路となる。もし、垂線を直接引くことができなければ、線上、垂線の足または足から、線にそって ±1 ピッチの点を最近点として、3.1 の点と点の配線経路決定に持ち込む。

3.3 迷路的方法

よく知られた Lee のアルゴリズムを用いている。HELP においては、セル C^* から C^{**} に至るすべての配線可能な経路 $p(C^*, C^{**})$ に対して

$$f(p'(C^*, C^{**})) \leq f(p(C^*, C^{**})) \quad (2)$$

となるような経路 $p'(C^*, C^{**})$ を決定するために、迷路的方法を用いる。ただし、 $f = \alpha C + \beta L$ は(1)式で定義された評価関数である。以下、Lee のアルゴリズムを、HELP にそくして簡単に説明する。

セルにストアされる情報は、つぎの7とおりである。

b : ブランク

Δ : プレーテッドスルーホール禁止領域

—: 表配線 (X層)

|: 裏配線 (Y層)

•: コーナ

T : コネクタ端子または素子のピン } プレーテッドスルーホール

X : X, Y 両層配線禁止領域

これらのシンボルの集合を

$$S = \{b, \Delta, \text{—}, |, \bullet, T, X\} \quad (3)$$

とする。セル C の左右上下の隣接セルを、それぞれ $d_1(C), d_2(C), d_3(C), d_4(C)$ とし、これらの集合を

$$N(C) = \{d_1(C), d_2(C), d_3(C), d_4(C)\} \quad (4)$$

とする。また、セル C と $N(C)$ とのつながりの方向を

$$K = \{k_0, k_1, k_2, k_3, k_4\} \\ = \{b, \leftarrow, \rightarrow, \downarrow, \uparrow\} \quad (5)$$

で表わし、これをチェーンコーディネイト (chain coordinate) と呼ぶ。

このとき $N(C^*)$ について

$$f(p(C^*, d_i(C^*))) = 1 \quad (i=1, 2, 3, 4) \quad (6)$$

と定義する。ただし、 $i=1, 2$ については

$$\text{—}, |, T, X \notin S(d_i(C^*)) \quad (7)$$

$i=3, 4$ については

$$“|”, “.”, “T”, “X” \notin S(d_i(C^*)) \quad (8)$$

であるとする。(7)式および(8)式の条件がなりたたないセル $d_i(C^*)$ については、 f を定義しない。

(6)式のように、 f が定義された隣接セルに対して、 C^* に向かっての向きを(5)式の中から割り当てる。一般にセル C^j と C^{j+1} とを結ぶ経路が配線可能であるためには

$$C^{j+1} = d_i(C^j), k_i \in k(C^j) \quad (9)$$

で、 $i=1$ または 2 のとき

$$“-”, “.”, “T”, “X” \notin S(C^{j+1}) \quad (10)$$

$i=3$ または 4 のとき

$$“|”, “.”, “T”, “X” \notin S(C^{j+1})$$

がなりたつか、あるいは

$$C^{j+1} = d_i(C^j), k_i \in k(C^j) \quad (11)$$

で(10)式の条件および

$$S(C^j) = b(\text{ブランク}) \quad (12)$$

がなりたてばよい。このようにして判定された配線可能な経路について、評価関数 f はつぎの(13)式により計算される。

$$f(p(C^*, C^{j+1})) = \min\{f(p(C^*, C^j)) | C^j \in N(C^{j+1})\} + R \quad (13)$$

ただし

$$C^{j+1} = d_i(C^j) \quad (i=1, 2, 3, 4)$$

で $k_i \in k(C^j)$ のとき

$$R = \beta$$

$k_i \in k(C^j)$ のとき

$$R = \alpha + \beta$$

であり、かつ、 $f(p(C^*, C^j))$ は定義済みであるとする。

(13)式によって f が決定したセル C^{j+1} には、(5)式の中から C^j に向かっての向き、すなわち、チェーンコーディネイトを割り当てる。以上のようにして(13)式を逐次計算し、 $f(p(C^*, C^{**}))$ が決定されると、 C^{**} から各セルに与えたチェーンコーディネイトをたどって C^* までさかのぼり、ただ一つの最適経路 $p(C^*, C^{**})$ を決定する。

3.4 HELP の総合フロー

HELP はつぎの順序に従って、プリント配線経路を決定する。

- (1) 入力データを読み込む。
- (2) 等価な結線の一覧表を作成する。
- (3) 等価な結線群内および結線間において、配線経路の決定順序を決める。
- (4) 点、線、画による禁止領域を、セル情報とし

て編集する。

- (5) プリアサイン情報の処理を行なう。
- (6) 点と点の配線経路を決定する。
- (7) 点と線の配線経路を決定する。
- (8) クランプすべき端子の配線経路を決定する。
- (9) ジャンパ線の情報を編集する。
- (10) ラインプリンタによる作図を行なう。
- (11) プロッタによる作図を行なう。
- (12) N/C ドラフタ用のデータ、プレーテッドスルーホールの穴あけのデータを編集する。

4. HELP を用いたプリント配線の実施例

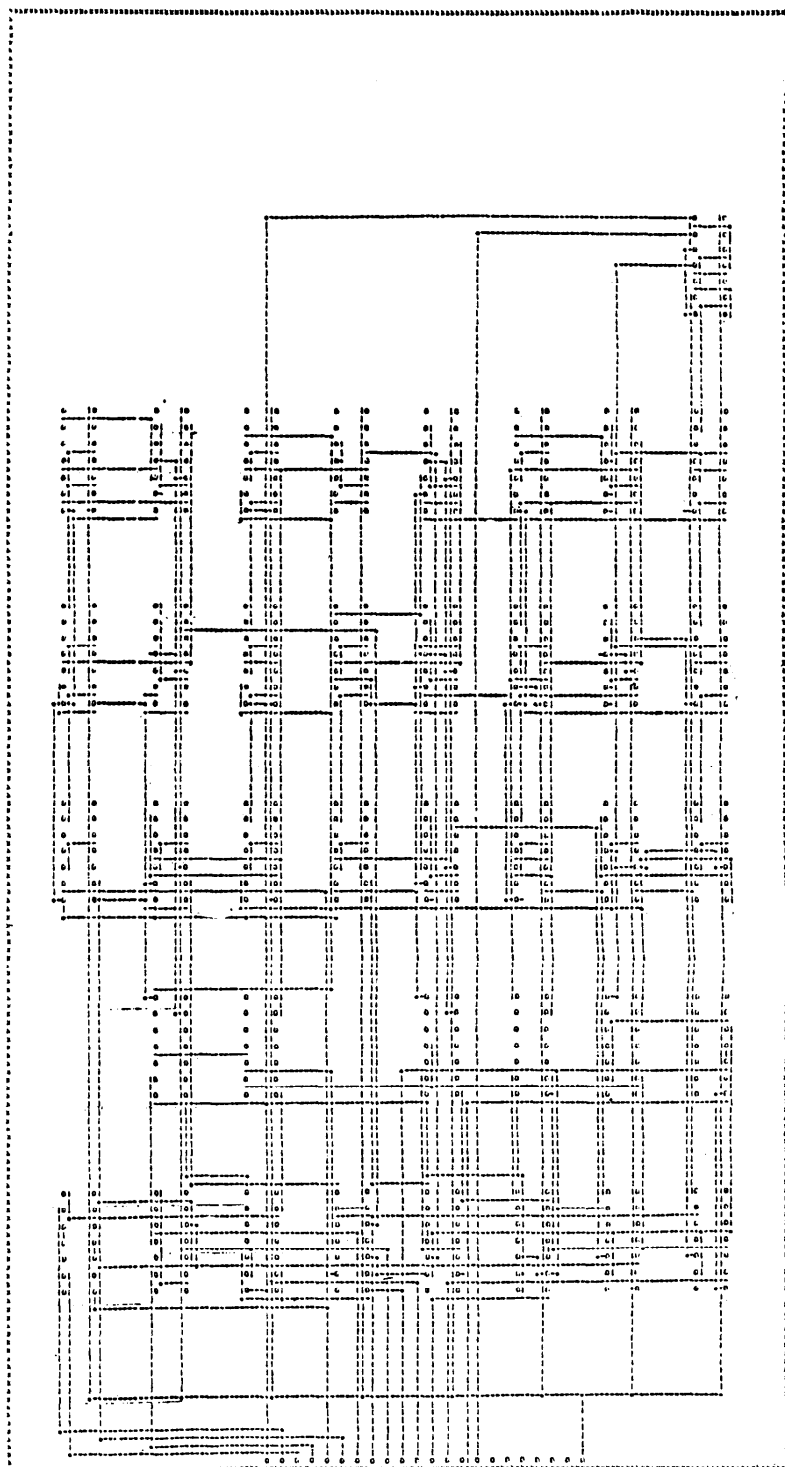
HELP によるプリント配線経路決定の実施例として、20 cm×23 cm のプリント基板に、14 ピンの IC を 39 個実装した例について述べる。設計データを第 2 表に掲げた。第 2 表において、プレーテッドスルー

第 2 表 HELP を用いたプリント配線の実施例設計データ

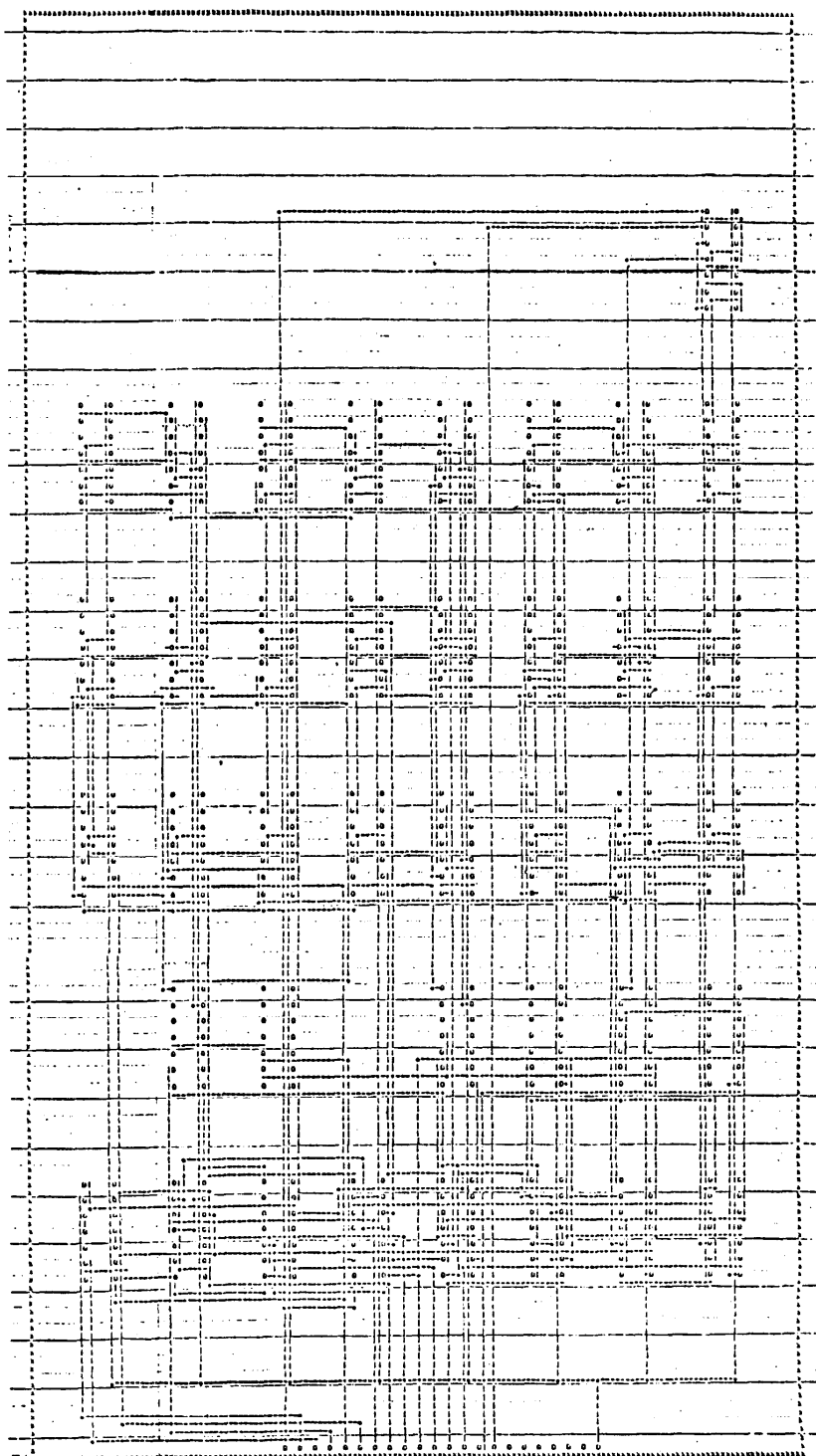
設計規格	基板横寸法	180 ピッチ							
	基板縦寸法	156 ピッチ							
	評価関数最大値 (通常配線)	500							
	評価関数最大値 (クランプ処理)	50							
	プレーテッドスルーホールの評価係数(α)	0	1	0	1	2	3	4	8
	線長の評価係数(β)	0	0	1	1	1	1	1	1
出力	ピッチ 1.27 mm								
禁止サインおよび領域	グラフィックプロッタは使用せず ラインプリンタのみを用いる								
	禁止領域	線分両面 1 本							
接続情報	プリアサイン	線分 39 本							
	パッケージ数 (IC, 14 ピン)	39 個							
	コネクタ数 (22 ピン)	1 個							
	結線数	271							
	クランプ結線数	4							

ホールの評価係数 α と線長の評価係数 β は、迷路的方法によって配線経路を決定する場合の評価関数 $f = \alpha C + \beta L$ [(1)式] の係数である。ただし、 $\alpha=0$, $\beta=0$ の場合には、迷路的方法を用いず、発見的方法のみを用いて、配線経路を決定する。本設計例では、 α, β の組合せを第 2 表に示すように、8 とおりに変化させた。また、出力としてグラフィックプロッタは使用せず、作図はラインプリンタのみによって行なった。

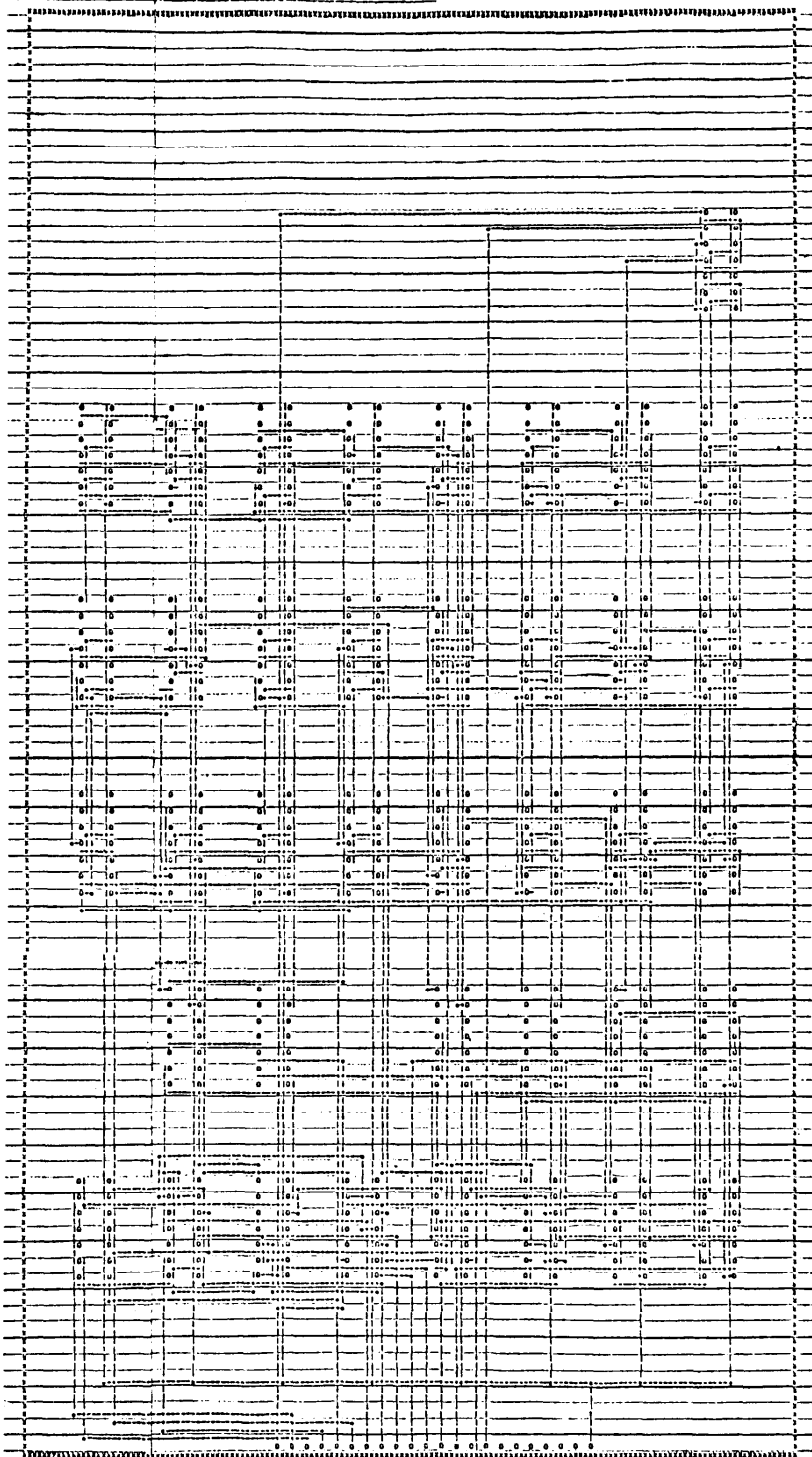
第 3 表に第 2 表に基づくプリント配線経路の実施結果を示した。また、第 7 図に $\alpha=0$, $\beta=0$ の場合、第



第7図 $\alpha : \beta = 0 : 0$



第8図 $\alpha : \beta = 0 : 1$



第9図 $\alpha : \beta = 1 : 1$

第3表 HELP を用いたプリント配線の実施例

	$\alpha=0$ $\beta=0$	$\alpha=1$ $\beta=0$	$\alpha=0$ $\beta=1$	$\alpha=1$ $\beta=1$	$\alpha=2$ $\beta=1$	$\alpha=3$ $\beta=1$	$\alpha=4$ $\beta=1$	$\alpha=8$ $\beta=1$
経路決定時間(秒)	284.21	3,131.83	560.55	631.06	611.55	641.30	660.92	748.32
迷路的方法使用回数	0	7	10	9	8	8	8	8
迷路的方法に要した時間(秒)	0	2,850.24	274.9	340.37	326.69	358.59	378.19	466.12
プレーテッドスルーホールの数	199	222	231	231	225	224	224	225
配線経路の全長 (単位ピッチ=1.27 mm)	6,728	7,386	7,111	7,166	7,212	7,228	7,228	7,267
ジャンパ線の数	14	0	0	0	0	0	0	0

注 1. 経路決定を開始するまでのセットアップに要した時間は平均 86.0 秒。

注 2. ラインプリンタによってプロットするのに要した時間は平均 28.0 秒。

注 3. 自己発見の方法による経路決定時間は平均 284.0 秒。

8 図に $\alpha=0, \beta=1$ の場合、第 9 図に $\alpha=1, \beta=1$ の場合のラインプリンタによる作図結果を示す。 $\alpha=0, \beta=0$, すなわち、自己発見の方法のみを用いる場合には、全 275 の結線のうち、14 個が配線不能となっている。

これにくらべて、迷路的方法を併用する場合には、7~10 個の結線が、自己発見の方法のみでは配線不能となっている。この差は、迷路的方法を用いることによって、自己発見の方法による配線そのものが、3. の第 2, 第 3 ステップに及び始め、このため後続く発見の方法による経路決定が、行ないやすくなったためであるとも考えられる。

$\alpha=1, \beta=0$, すなわち、 $f=C$ (プレーテッドスルーホール数を少なくすることのみ) を評価関数とした場合と、 $\alpha=0, \beta=1$, すなわち、 $f=l$ (配線の伸びの長さを短くすることのみ) を評価関数とした場合を比較すると、プレーテッドスルーホール数では 9 個、伸び配線長では 275 ピッチ=35 cm の差がある。

配線経路決定に要した計算時間は、 $\alpha=1, \beta=0$ の場合が、他のパラメータの場合の 5~10 倍になっている。プレーテッドスルーホール数は、 α の値を増しても、それほど大幅には変わらない。

5. 結 言

電子機器のプリント配線パターンを、自動的にレイアウトするためのアプリケーションプログラム HELP を開発した。HELP は IC のみならず、トランジスタなどのディスクリートな素子をも取り扱いうる汎用プ

ログラムで、内容は FORTRUN IV が書かれているが、使用に際しては、コンピュータやプログラミングの知識は一切不要である。

HELP によって配線パターン設計を行なった実例によると、23 cm×20 cm のプリント基板に、14 ピンの IC を 39 個実装し、275 個の接続を行なうのに要した時間は、標準的な設計例で 10 分 30 秒であった (第 2 表、第 3 表 $\alpha=1, \beta=1$ の項、第 9 図参照)。これに対して、同じ配線設計を勘と経験にたよる人手によって行なった場合には約 20 時間、すなわち、HELP による場合の 120 倍の時間を要した。しかも、120 倍の時間をかけながら、配線経路決定の方式 (評価関数) が不明確であり、間違いがないという保証がない。コンピュータによる自動設計が、電子機器設計製造上強力な武器であることは言をまたないが、その強力さは、実際想像以上であることが、HELP によっても確認された。

終わりあたり、ご指導をいただいた大阪大学基礎工学部田中幸吉教授、住友電気工業株式会社システム開発部中原部長、同計数部伊藤課長、山崎氏に深く感謝する。また、ご協力をいただ日本アイビーエム株式会社の河村佳洋氏に謝意を表する。

参考文献

C. Y. Lee: "An Algorithm for Path Connections and Its Applications", IRE Transactions (Sept. 1961).

(昭和 44 年 6 月 16 日受付)