

非同期回路理論の現状*

野口 広** 中村 剛**

はじめに

非同期回路理論の概要は〔7〕に述べてあるが、特に〔1〕で始められた合成問題に関し最近著しい発展が〔3〕,〔5〕,〔6〕によってえられている。

ここではこうした発展の意味を直観的に理解できるように、具体例に沿って非同期回路理論の大略と合成定理を述べてみる（正確な定義などは〔7〕を参照されたい）。

デジタル回路

デジタル回路はたとえば図1のように示される回路のことである。

図1で1, 2, 3の番号を付した○印はそれぞれの機能を果たすノードである。ここで各ノードが動作するのに要する時間は単に有限とのみ仮定する。すなわち普通のデジタル回路における同期は考えない。このように本論文におけるデジタル回路の各素子は与え

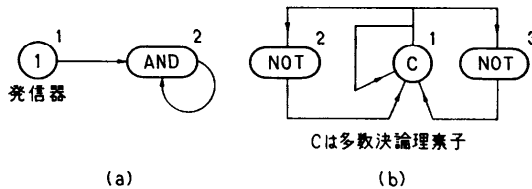


図1

られた入力に対して有限時間内（制限なし）にその入力による関数値を出力し、この間入力は変化しないと理想化した回路である。（したがって現実には入力ゲートは計算中には閉じて計算完了後に完了サインによってゲートを開けなければならないので、特別なメモリをもつ素子などを必要としよう。）回路はその信号が{0, 1}であるとき2進回路という。デジタル回路の各ノード*i*の出力を*x_i'*で示し、*j*ノードよりの入力を*x_j*で示すと、2進デジタル回路はブール関数系

で示される。前述の回路（a）,（b）はそれぞれ次のように示される。

$$(a) \begin{cases} x_1' = 1 \\ x_2' = x_1 x_2 \end{cases}$$

$$(b) \begin{cases} x_1' = x_2 x_3 + x_1 x_2 + x_1 x_3 \\ x_2' = \bar{x}_1, \quad x_3' = \bar{x}_1 \end{cases}$$

ただし $x_i x_j$ は積 (\wedge), $x_i + x_j$ は和 (\vee), また \bar{x}_i は x_i の否定を示す。

デジタル回路を示すブール関数系はその関数表（真偽表）を与えれば確定する。上例に対してそれぞれ次の表1ができる。対 (x_1, x_2) ; (x_1, x_2, x_3) をそれらの回路の状態という。

これらの関数表を用いて回路の可能な状態間の関連

表1

<i>x</i>		<i>x'</i>		<i>x</i>			<i>x'</i>		
<i>x</i> ₁	<i>x</i> ₂	<i>x</i> ₁ '	<i>x</i> ₂ '	<i>x</i> ₁	<i>x</i> ₂	<i>x</i> ₃	<i>x</i> ₁ '	<i>x</i> ₂ '	<i>x</i> ₃ '
0	0	1	0	0	0	0	0	1	1
1	0	1	0	0	0	1	0	1	1
0	1	1	0	0	1	0	0	1	1
1	1	1	1	0	1	1	1	1	1
				1	0	0	0	0	0
				1	0	1	1	0	0
				1	1	0	1	0	0
				1	1	1	1	0	0

(A)
(B)

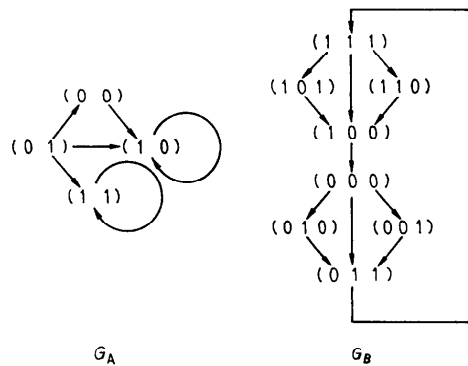


図2

* Survey on Asynchronous circuit theory, Hiroshi Noguchi, Takeshi Nakamura (Waseda Univ.)

** 早稲田大学理工学部数学科

が次に定めるデジタル・グラフ G で示される。回路の状態の集合を S とするとき、

$G = \{(x, y) | x = x' \text{ のとき } x = y, x \neq x' \text{ のとき}$
 少なくとも1つのノードについて $x_j \neq x'_j = y_j$
 であり他のノード k に関しては $x_k = y_k$ 、ただし $x, y \in S\}$ とする。

状態を頂点とし $(x, y) \in G$ のとき、頂点 x より y へ向かう有向線分を描いたのがデジタル・グラフ G である。図1の回路はそれぞれ次のグラフで示される。

以下デジタル回路はすべてデジタル・グラフで表示する。すなわち、デジタル回路とはデジタル・グラフであるとしてすすめる。

各デジタル・グラフ G に対して、その推移グラフ

$G' = \{(x, z) | x = x(1), x(2), \dots, x(n) = z \text{ となる有限列が存在する。ただし } (x(i), x(i+1)) \in G \text{ であるか } x(i) = x(i+1)\}$

および

$G^* = \{(x, y) | (x, y) \in G' \text{ and } (y, x) \in G'\}$

を定める。 G^* は同値関係であり、この同値類上に G より導かれる底グラフ

$$G_b = G/G^*$$

を定める。 G より G_b への自然な準同型写像を $p: G \rightarrow G_b$ で示す。

$$(G_A)_b = G_A, \quad (G_B)_b = \text{○}$$

(a)

(b)

図 3

速度独立性

デジタル回路=デジタル・グラフ G がその状態 u に関して速度独立であるとは、任意の u より始まる G の状態の無限列 $\{x(i)\}$, $x(0) = u$, $(x(i), x(i+1)) \in G$ より得られる G_b の状態の列 $\{p(x(i))\}$ が G_b の1点へ収束することである。ただし、無限列はある n に対して $i \geq n$ のとき、 $x(i)_j = x(i+1)_j = \dots$ で $x(i)_j' = x(i+1)_j' = \dots$ であるとするとき $x(i)_j = x(i)_j' = x(i+1)_j = x(i+1)_j' = \dots$ の安定条件を満たす。速度独立性は、このように各素子が入力による計算の時間が時によって異なっていると途中の経過は変化があっても終局的には同じような状態 (あるい

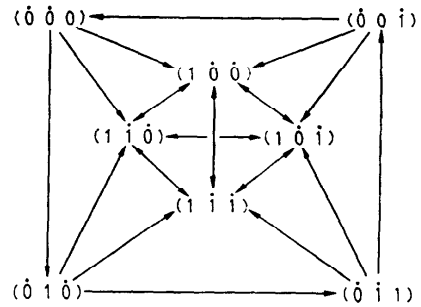


図 4

は状態の集合) へと到達することを主張している非同期回路の基本的概念である。

図2の G_A は $(0, 1)$ に関しては速度独立でない。他の状態に関しては速度独立である。図2の G_B は任意の状態に関して速度独立である。

安定条件は次のような意味をもっている。たとえば、 $x_1' = 1, x_2' = \bar{x}_1 \bar{x}_3 + x_1 \bar{x}_2, x_3' = \bar{x}_1 x_2 + x_1 \bar{x}_3$ で与えられるデジタル回路のグラフは図4のようになる。

ここで x_i とあるのは $x_i' \neq x_i$ のことであり、すなわちノード i が興奮していることを示している。ここで $(000), (010), (011), (001), (000) \dots$ とグラフの外側をめぐる無限列をとるとすべての i で

$$0 = x(i)_1 = x(i+1)_1 = \dots$$

$$1 = x(i)_1' = x(i+1)_1' = \dots$$

であるが $x(i)_1 = 0 \neq 1 = x(i)_1'$ であるので安定条件を満たさない (ノード1が故障したとき起こる列である)。

整数回路

非同期回路の研究には、その信号が整数である整数回路がその補助手段として必要になる。この整数回路はさらに、合成定理では設計すべき回路の機態を示す条件(フローチャート)とみなすことができる。 J を任意の有限集合とし、負でない整数の全体を W とする。 W の J の元の個数個の直積を W^J で示す。すなわち W^J は整数 ≥ 0 を成分にもつベクトルの集合である。 J の元をノードと呼ぶ。 W^J の任意の2つの元 M, N に対して $M = N (M \geq N)$ を $M_i = N_i (M_i \geq N_i)$ が全ての $i \in J$ について成立しているときとし、特に $M \geq N$ かつ $M \neq N$ のとき $M > N$ とかく。 W^J の任意の部分集合 V は \geq を半順序とする半順序集合となる。 M, N が V の点であるとき N が M を被覆するとは $N \geq M$ かつ $N > L > M$ なる V の

点 L が存在しないことをいい、 $N \gg M$ で示す。また W^J の元 M, N に対して、 $M \pm N$ がノード別に $(M \pm N)_j = M_j \pm N_j, j \in J$ として (ただし $M - N$ は $M \geq N$ のときのみで定義する。)、また同様に $M \vee N$ と $M \wedge N$ とがそれぞれ

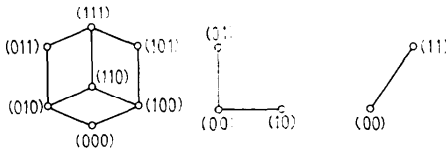
$$(M \vee N)_j = \max(M_j, N_j)$$

$$(M \wedge N)_j = \min(M_j, N_j)$$

により定義される。特に δ^i でそのノード i の成分が 1 で他がすべて 0 の単位ベクトル、 0^j で零ベクトルを示す。特に速度不変な回路の性質を論じるために、次のような特別な W^J の部分集合 V を考える。 W^J の部分集合 V が次の (1), (2), (3) の条件を満たすとき J をノードとするセミ・モジュラー集合という。

- (1) $L, L + \delta^i, L + \delta^j \in V$, ただし $i \neq j$, ならば $L + \delta^i + \delta^j \in V$.
- (2) $M, N \in V$ で N が M を V で被覆するならば、あるノード i に対して $N = M + \delta^i$ になる。
- (3) V は W^J のゼロ 0^j を含む。

例 W^J 自身はセミ・モジュラーである。



セミ・モジュラー集合 (1)もみたさない (2)もみたさない

図 5

M, N をセミ・モジュラー集合 V の点とすると、 $M \vee N$ も V の点である。 V が W^J の任意のセミ・モジュラー集合であるとき、各 $j \in J$ に対して写像 $d_j: V \rightarrow W$ をもし $M + \delta^j \in V$ ならば $d_j(M) = M_j + 1$, そうでないとき $d_j(M) = M_j$ として定め、これを用いて、写像

$$d: V \rightarrow W^J$$

を各 $M \in V$ に対して

$$(d(M))_j = d_j(M) \quad j \in J$$

として定めることができ $d(M)$ を M' で示せば V はデジタル回路と考えられこれを整数回路という (各 d_j が前のデジタル回路のブール関数に匹敵する)。

特に整数回路は V が分配集合である。すなわち前の (1), (2), (3) と (4) $L, L - \delta^i, L - \delta^j \in V$, ただし $i \neq j$ ならば $L - \delta^i - \delta^j \in V$ (このとき、任意の $M, N \in V$ に対して $M \wedge N \in V$) となる条件を満たすとき分配整数回路であるという。たとえば図 6 の

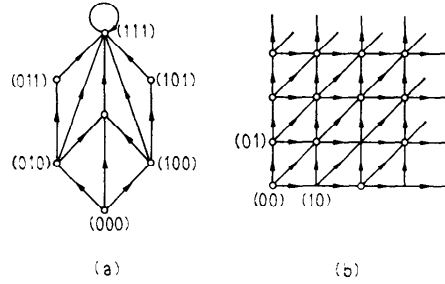


図 6

整数回路 (a) は $(011) \wedge (101) = (001) \notin V$ であるから分配回路ではないが、(b) は分配回路である。

セミ・モジュラー回路

一般にデジタル回路 G が状態 u に関してセミ・モジュラーであるとは $(u, x) \in G'$ となるすべての状態 x に対して $(x, y) \in GU \Delta$ ならば $(y, x') \in GU \Delta$ となることである。ただし Δ は (x, x) の対の集合を示す。図 2 の G_A は $(0, 1)$ に関して、セミ・モジュラーでない。図 2 の G_B は任意の状態に関してセミ・モジュラーである。

u に関してセミ・モジュラーな回路は u に関して速度独立であるが逆はもちろん成り立たない。しかし速度独立な回路の中で、セミ・モジュラーな回路が一番数学的に自然な形態であろう。少なくとも、現在までわれわれが考えた範囲で一番きわだった速度不変な回路の族である。すなわち、次の定理が成り立つ。

定理 G が u に関してセミ・モジュラーな回路

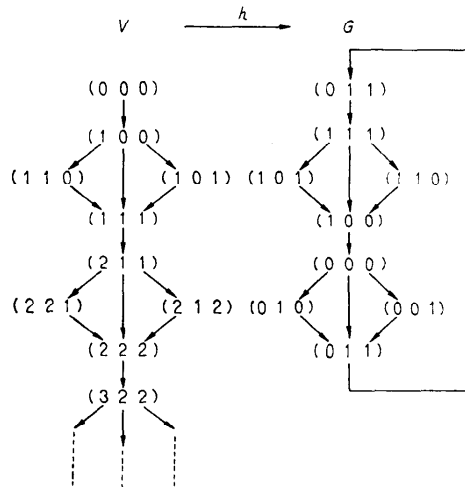


図 7

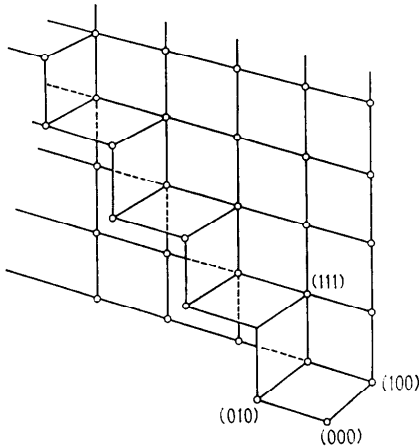


図 8

である。(簡単なために G のどの状態も u から始まるとする.)。すると G のノードを J とするとき、 J をノードとするある整数回路 V と V を G に写すグラフの関係を保つような写像 (準同型写像) h が一意に定まる。

たとえば G_B についてみると図 7 のような整数回路 V と準同型写像 h とが定まる。

ここで準同型写像, $h: V \rightarrow G$ は

$$h(M_1, M_2, M_3)$$

$$= (M_1 \bmod 2, M_2 \bmod 2, M_3 \bmod 2)$$

である。このとき、デジタル回路は V と h によって表示されるといい、 G の速度独立なことは実はこの V の性質を用いて証明される。図 4 の回路は $(0, 0, 0)$ に関してセミ・モジュラーであるが、これは図 8 の整数回路 (ハッセの図示表示) で表示される。 h は前と同じ。

状態チャート

上述の定理はセミ・モジュラー回路 C の特徴をとらえたものであるが、 C を表示する整数回路 V に着目して状態チャートの概念をうる。これが回路の概念の拡大であると同時に合成の立場からみれば、設計すべき回路の条件となる。一般にセミ・モジュラー回路 C には表示 $h: V \rightarrow C$ が存在した。そこで次のようにセミ・モジュラー回路の概念を拡張する。

V が J をノードとするセミ・モジュラー集合で、 $S_j, j \in J$ がある集合系とする。このとき次の (1)、(2) の条件を満たす写像 $h: V \rightarrow \prod_j S_j, j \in J$ が定まったとする。

- (1) M, N が V の元で $M_j = N_j$ であるとき、 $h(M)_j = h(N)_j$ となり、
- (2) $M_j + 1 = N_j$ であるとき、 $h(M)_j \neq h(N)_j$ となる。

このとき、対 (V, h) を J をノードとする状態チャートと呼ぶ。集合 S_j が $S_j \equiv \{0, 1, \dots, p-1\}$ なるとき状態チャートは p 進であると呼ぶ。

また特に V が分配集合となると、 (V, h) は分配状態チャートという。

さらに状態チャート (V, h) が与えられたとき、 V の点 M に対して W^J の部分集合 $V_M = \{L; L = N - M, N \geq M, M, N \in V\}$ および写像 h_M を $h_M(L) = h(L + M)$ で定義する。そして二点 M, N が相似である、 $M \sim N$ とかく、とは $V_M = V_N, h_M = h_N$ なるときとする。 \sim は V の同値関係であり、 V は同値類、 V/\sim とかく、に分類される。 V/\sim が有限集合のとき、状態チャート (V, h) は有限であるという。また $h(M) = h(N)$ ならば $M \sim N$ なるとき、状態チャート (V, h) はデジタルであるという。すなわち、デジタル状態チャート (V, h) は実は非同期デジタル回路 $h(V)$ そのものである。そこでデジタルでない状態チャート (V, h) から、これを条件とするような非同期デジタル回路を設計するが、そのために、チャートを詳しく調べる必要がある。

1つの相似類 $T \in V/\sim$ とその点 M を固定したとき、 T の点 N が M を T で被覆しているなら、 $(N - M)$ を M のサイクルと呼ぶ。点 M のサイクルの全体を $Z(M)$ で表わす。 $Z(M)$ は高々有限集合である。

M, N が同一の相似類の元であると $Z(M) = Z(N)$ であり、さらに相似類 T, S に対し $T \& S$ とは T, S の元 M, N が $M \leq N$ となるように存在することであるとし、 $T \& S, S \& T$ のとき $T \& S$ として相似類の同値関係を定める。 $M \in T, N \in S$ で $T \& S$ であると $Z(M) = Z(N)$ である。

また (V, h) が有限状態チャートであるとき、その任意の点の2つのサイクル $Z(i), Z(j), i \neq j$, は互いに直交する。すなわち $Z(i) \cap Z(j) = 0^J$ である。

図 8 の状態チャートの相似類の最小元とサイクルは以下のようなになる。

- $T(1); (0, 0, 0) \quad z = (0, 2, 2)$
- $T(2); (0, 1, 0) \quad z = (0, 2, 2)$
- $T(3); (0, 1, 1) \quad z = (0, 2, 2)$
- $T(4); (0, 2, 1) \quad z = (0, 2, 2)$

- $T(5); (1, 0, 0) \quad z(1)=(0, 2, 0), \quad z(2)=(0, 0, 2)$
- $T(6); (1, 0, 1) \quad z(1)=(0, 2, 0), \quad z(2)=(0, 0, 2)$
- $T(7); (1, 1, 0) \quad z(1)=(0, 2, 0), \quad z(2)=(0, 0, 2)$
- $T(8); (1, 1, 1) \quad z(1)=(0, 2, 0), \quad z(2)=(0, 0, 2)$

与えられたチャート (V, h) を条件とする回路の合成は (V, h) を含むような大きなデジタルなチャート (V^*, h^*) を求めることである。これを詳しく述べる。 J^* を有限集合, $J \subset J^*$ とする。集合の系 $S_j, j \in J^*$ を考えその直積 $\prod_j S_j, j \in J^*$ をつくり、そのある部分集合を G^* とする。 G^* の元 x^* は写像 $x^*: J^* \rightarrow \prod_j S_j, j \in J^*$, ただし $x^*(j) = x_j^*$ である、と考えられる。 $x^*|J$ で $j \in J$ のとき $(x^*|J)(j) = x^*(j)$ として定まる写像 x^* の J における制限写像 $x^*|J: J \rightarrow \prod_j S_j, j \in J$ を示す。また $G^*|J$ で集合 $\{x^*|J; x^* \in G^*\}$ を示す。

さて (V^*, h^*) が集合 J^* をノードとする状態チャートであるとする。このとき $V^*|J$ の元 x に対して $x^*|J = x$ となる V^* の元 x^* をとり、 $h^*(x^*)|J$ を $(h^*|J)(x)$ と定めて写像 $h^*|J: V^*|J \rightarrow h^*(V^*)|J$ が得られる。すると $(V^*|J, h^*|J)$ は J をノードとする状態チャートである。 $(V^*|J, h^*|J)$ を $(V^*, h^*)|J$ とかき (V^*, h^*) をその拡張という。

たとえば図9で (V^*, h^*) は (V, h) の拡張である。すなわち

$$(V^*, h^*)|_{\{1, 2\}} = (V, h)$$

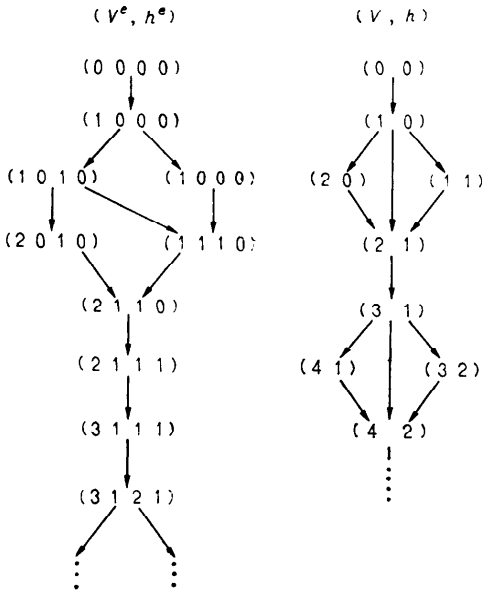


図 9

である。ここで 1, 2, 3, 4 はノードの右よりの番号であり、 h^*, h はともに各ノードの信号を mod 2 で示した 0 か 1 へ写す。

与えられた (V, h) の拡大 (V^*, h^*) がいくつか存在するとき、それらから (V, h) を含むさらに大きなチャート (V^*, h^*) を作る状態チャートの重要な演算として次の共交積がある。 J^* を有限個の指数の集合であり、 k も有限集合 K の元とする。この系 $J^*, k \in K$ が共交的であるとは K の任意の相異なる元 l, m に対し $J^l \cap J^m$ が同一の集合 J となることであると定義する。 $\bigcup_k J^k, k \in K$ を J^* で示すことにする。

共交的な系 $J^*, k \in K$ に対して集合の系 $S_j, j \in J^*, k \in K$ を考え、さらにおおの $k \in K$ に対して $\prod_j S_j, j \in J^*$ の部分集合 G^k をとる。この系 $G^k, k \in K$ が共交的であるとは任意の相異なる K の元 l, m に対して、 $G^l|J = G^m|J$ が成り立つことであると定義する。このとき $\bigotimes_k G^k, k \in K$ で K のすべての元 k に対して $x^*|J \in G^k$ となるような写像 $x^*: J^* \rightarrow \prod_j S_j, j \in J^*$ の集合を示す。 $\bigotimes_k G^k, k \in K$ を系 $G^k, k \in K$ の共交積という。特に J が空集合のときは直積 $\prod_k G^k$ となる。

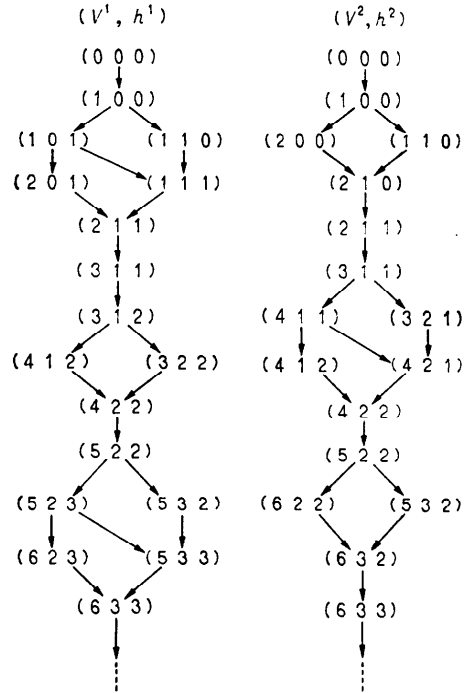


図 10

状態チャートの系 (V^k, h^k) , $k \in K$ をとる. この系が共交的であるとは, (V^k, h^k) が J^k をノードとしていて, 系 J^k , $k \in K$ が共交的でさらに K の相異なる元 l, m に対してつねに $(V^l, h^l) \mid J = (V^m, h^m) \mid J$ となることであると定義する. 系 (V^k, h^k) , $k \in K$, が共交的であると, V^k , $k \in K$ および $h^k(V^k)$, $k \in K$ が共交的であり, 共交積 $\otimes_k V^k$, $\otimes_k h^k(V^k)$, $k \in K$ が定まる. さらに $\otimes_k V^k$ の元 M^* に対して $j \in J^k$ であれば $\otimes_k h^k(M^*)_j = h^k(M^* \mid J^k)_j$ とすると, $h^* \mid J = h^m \mid J$ であるから写像 $\otimes_k h^k: \otimes_k V^k \rightarrow \otimes_k h^k(V^k)$ が定義される. そして対 $(\otimes_k V^k, \otimes_k h^k)$ は $\otimes_k (V^k, h^k)$ とかかれ, これは状態チャートになる. $\otimes_k (V^k, h^k)$, $k \in K$ は状態チャートの系 (V^k, h^k) , $k \in K$ の共交積と呼ばれる.

たとえば, 図 10 の状態チャート (V^1, h^1) と (V^2, h^2) とは図 9 の (V, h) を共通部分とする共交な状態チャートであり, その共交積は図 9 の (V^*, h^*) である.

合成定理

さきに述べたようにデジタル回路はセミ・モジュラーであれば状態チャート (V, h) で表示され, これは回路の動作の時間的経緯を示している. このときチャート (V, h) はデジタルの条件を満たしている. 回路設計をするときは, 逆にその動作の時間は経緯を条件として与え, この条件を満たすべき回路を合成することになる. すなわち, まず状態チャート (V, h) が与えられるわけであるが, この場合 (V, h) は必ずしもデジタルの条件を満たしているわけではない. たとえば図 8 のチャート (V, h) はあるカウンタの状態チャートであるが, これはデジタルではない. (すなわち $h(V)$ はデジタル回路とはならない.). そこで合成の問題とは, 与えられた (V, h) に適当にノードを加えて, それが丁度デジタルになるような拡張 (V^*, h^*) を求めることである. すると $h^*(V^*)$ はデジタル回路として実現されるが, 新しく加えたノードの動作を無視して与えられたノードの動作のみをみると, それらは丁度条件として与えられた状態チャート (V, h) のように動作する.

この合成定理は与えられた状態チャートが分配的かつ 2 進であるときに, [4] で解決された. 実は図 8 の (V^*, h^*) は図 8 の (V, h) のデジタル拡大で,

[3] の手法によって合成したものであり, このとき (V^*, h^*) は次のブール関数系で定まるデジタル回路 $h^*(V^*)$ を定める.

$$x_1' = \bar{x}_2 \bar{x}_3 \bar{x}_4 + x_1 \bar{x}_3 x_4 + x_2 x_3 x_4$$

$$x_2' = x_1 \bar{x}_4 + x_3 \bar{x}_4 + x_2 x_3$$

$$x_3' = x_1 \bar{x}_4 + x_3 \bar{x}_4 + x_1 x_2 x_3$$

$$x_4' = x_1 \bar{x}_3 x_4 + x_1 x_2 x_4 + \bar{x}_1 x_2 x_3$$

この手法は与えられた (V, h) の V が特に分配的であることを必要としているが, この制限はまず服部 [3] によって除かれた. そしてつづいて [5] および [6] で中村が数学的に簡潔にこの合成定理が次のように示されここに一応合成問題は解決された.

任意の有限な状態チャート (V, h) に対してデジタル拡大 (V^*, h^*) を構成することができる. (V, h) が p -進であると, (V^*, h^*) も p -進のチャートである.

以下では [6] で述べられた手法を実例をあげながら述べよう.

まず, 有限な状態チャート (V, h) , ノードの集合は J , が与えられたとき, その V の元 M, N に $M \sim N$ とは $M \sim N \sim M \vee N$ であるとして関係 \sim を導入する. すると \sim は同値関係であり, V は \sim により v -相似類に分けられる. まず次が成り立つ.

(1) v -相似類の個数は有限個である.

(2) v -相似類を T としそのサイクルを $Z(T)$, Q で $Z(T)$ のサイクルで張られるノードの集合とすると, $\{M \mid Q; M \in T\}$ は全順序集合である.

(3) M, N が $Z(M) = Z(N) = \{z(1), \dots, z(m)\}$ である V の点である. $Q(q); q=1, \dots, m$ でサイクル $z(q)$ が張るノードとし, $Q(0) = J - \bigcup_{q=1}^m Q(q)$ とするとき

$$M \sim N$$

である必要十分条件は, すべての $q \neq 0$ で

$$M \mid Q(q) \equiv N \mid Q(q) \pmod{Z(q) \mid Q(q)}$$

$$M \mid Q(0) = N \mid Q(0)$$

となることである.

さて与えられた (V, h) の v -相似類の順序を無視した対 T, S は $h(T) = h(S)$ であるが T と S とが同じ相似類に入らないとき, 合成類といい $k = (T, S)$ で示す. 合成類の集合を K で示す. ある合成類 (T, S) に対して次の (1), (2) を満たす (V, h) の拡張 (V^*, h^*) を (V, h) の (T, S) -拡張と呼ぶ.

(1) M^*, N^* が V^* の点で $h^*(M^*) = h^*(N^*)$ か

つ $M \cdot |J \sim N \cdot |J$ ならば $M \cdot \sim N \cdot$

(2) $M \cdot |J \in T, N \cdot |J = S$ ならば $h \cdot (M \cdot) \in h \cdot (N \cdot)$.

K の各元 (T, S) について (V, h) の (T, S) -拡張を求め、それらの共交積を作れば求むる (V, h) のデジタル拡張 (V^*, h^*) が合成される。

与えられた K の元 (T, S) は次の4つの場合に分けられる。

- 1) $T \subseteq S$ で、ある特別なノード i について $V \setminus \{i\}$ が有限集合である。
- 2) $T \subseteq S$ で、ある S のサイクルで張られないノード i が存在し、 $V \setminus \{i\}$ が無限集合である。
- 3) $T \subseteq S$ であり、あるノード i が存在し、そのノードを張るサイクルの値が最小値2である。
- 4) $T \subseteq S$ であり、あるノード i が存在し、そのノードを張るサイクルの値の最小値が3以上である。

その各場合について (V, h) の (T, S) -拡張をつくるが、1) と 2) また 3) と 4) は大略同じような操作による。例でその操作を示す。

たとえば、次の図 11 の2進の状態チャート (V, h) を合成してみる。(図 11 の右図は左図の V のハッセ・ダイアグラムであり、左図より直観的によく V を示している。右図の 1, 2, 3, 4 はその番号のノード方向を示している。)

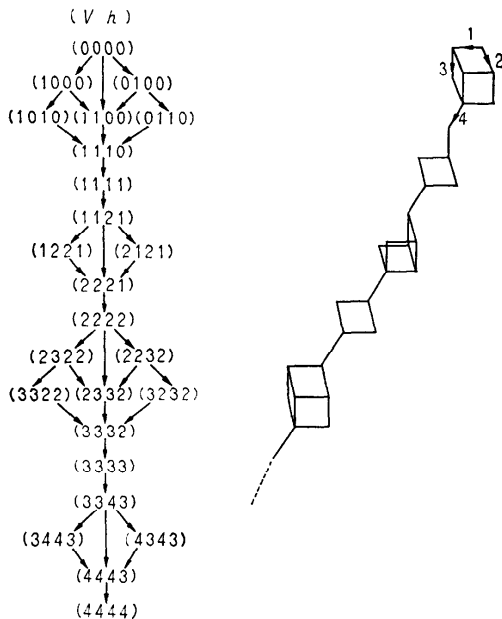


図 11

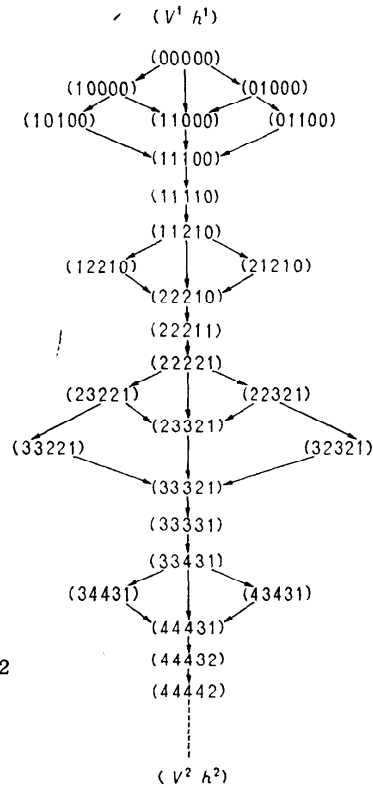


図 12

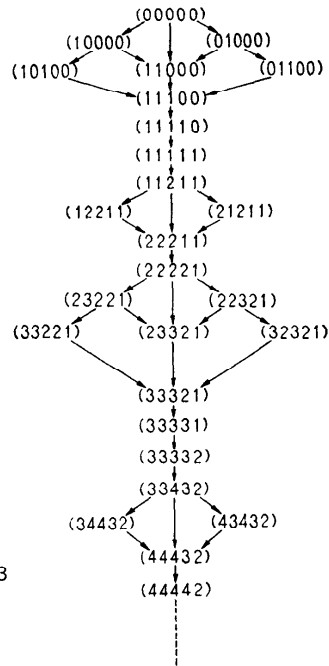


図 13

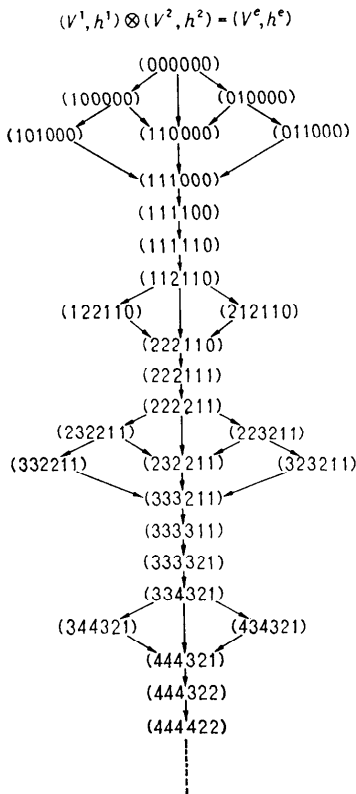


図 14

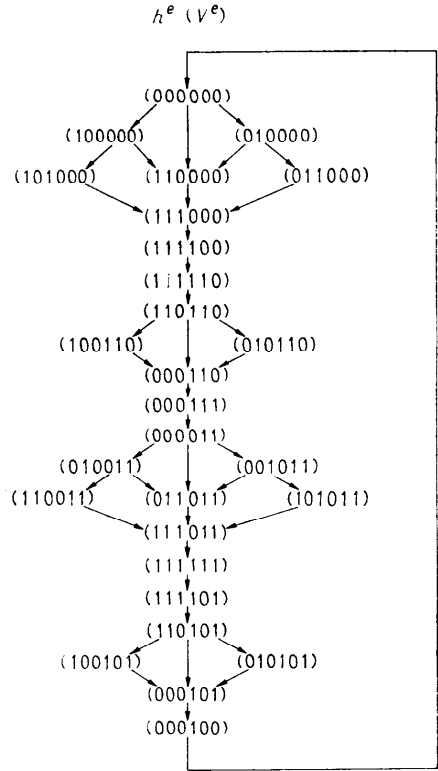


図 15

このチャートのサイクルは (4, 4, 4, 4) であり、 \sim と $\tilde{\sim}$ とは一致していて、合成類は

$K = \{((0000), (2222)), ((0100), (2322)), ((1010), (3232)), ((1100), (3322)), ((0110), (2332)), ((1110), (3332)), ((1111), (3333)), ((1121), (3343)), ((1121), (3342)), ((2121), (4343)), ((2221), (4443))\}$

である。

まず $((0000), (2222))$ -拡張をつくる。これは $T(0000) \otimes S(2222)$ であり、サイクルの最小数=4 であるから 4) の場合であり、図 12 (V^1, h^1) で示したように第 5 のノードを 0, 1, 2, 3... と順序加えてゆくと拡張になる。次に $((1110), (3332))$ -拡張も、4) の場合であり、 (V^2, h^2) 図 13 に示したように第 5 のノードを 0, 1, 2, ... と加えて拡張になる。図 14 の $(V^1, h^1) \otimes (V^2, h^2) = (V^e, h^e)$ が求めるデジタル拡張であり、図 15 に示したデジタル回路 $h^e(V^e)$ が合成される。

このブール関数系は次のようになる。

$$x_1' = \bar{x}_2 \bar{x}_3 \bar{x}_4 \bar{x}_5 + x_3 \bar{x}_4 \bar{x}_5 x_2 \bar{x}_6 + x_3 \bar{x}_4 \bar{x}_5 \bar{x}_6 x_1$$

$$\begin{aligned} &+ x_3 \bar{x}_4 x_5 x_6 + \bar{x}_4 x_5 x_2 x_6 + x_3 x_4 x_2 x_1 \\ x_2' &= \bar{x}_3 \bar{x}_4 \bar{x}_5 \bar{x}_6 + \bar{x}_4 \bar{x}_5 \bar{x}_6 x_2 x_3 + \bar{x}_4 \bar{x}_5 \bar{x}_6 x_3 x_1 \\ &+ x_4 x_2 x_3 x_1 + x_3 x_5 x_6 \bar{x}_4 + \bar{x}_4 x_5 x_6 \bar{x}_1 \\ x_3' &= x_3 \bar{x}_4 x_5 x_6 + \bar{x}_1 \bar{x}_3 \bar{x}_4 x_5 x_6 + x_2 \bar{x}_3 \bar{x}_4 x_5 x_6 \\ &+ x_1 x_2 x_3 \bar{x}_5 \bar{x}_6 + x_1 \bar{x}_4 \bar{x}_5 \bar{x}_6 + x_2 \bar{x}_4 \bar{x}_5 \bar{x}_6 \\ x_4' &= \bar{x}_2 x_3 x_4 \bar{x}_5 + x_1 x_2 x_3 x_4 + x_1 x_2 x_3 \bar{x}_5 \bar{x}_6 \\ &+ \bar{x}_3 x_4 \bar{x}_5 x_6 + x_1 x_2 x_3 x_5 x_6 \\ x_5' &= x_3 \bar{x}_4 x_5 x_6 + \bar{x}_1 \bar{x}_3 \bar{x}_4 x_5 x_6 + x_2 \bar{x}_3 \bar{x}_4 x_5 x_6 \\ &+ \bar{x}_1 \bar{x}_2 \bar{x}_3 x_4 x_5 + \bar{x}_3 x_4 x_5 \bar{x}_6 + x_1 x_2 x_3 x_4 \bar{x}_6 \\ &+ x_1 x_2 x_3 \bar{x}_5 \bar{x}_6 \\ x_6' &= x_3 \bar{x}_4 x_5 x_6 + x_1 x_2 x_3 x_4 x_6 + x_2 \bar{x}_3 \bar{x}_4 x_5 x_6 \\ &+ \bar{x}_1 \bar{x}_3 \bar{x}_4 x_5 x_6 + \bar{x}_1 \bar{x}_2 \bar{x}_3 x_4 x_5 + x_1 \bar{x}_3 x_4 \bar{x}_5 x_6 \\ &+ x_2 \bar{x}_3 x_4 \bar{x}_5 x_6 \end{aligned}$$

また図 16 に示したような $V = \{(x_1, x_2, 0) | x_1, x_2 \in W\} \cup \{(x_1, x_2, 1) | x_1 + x_2 \geq 3, x_1, x_2 \in W\}$ で定まる 2 進状態チャートは 2) の手法により合成される。このデジタル拡張 (V^e, h^e) は 4 進の状態チャートであり $V^e = \{(0, 0, 0, 0)\} \cup \{(x_1, 0, x_3, m-1, 0), (x_1, 0, x_3, m, 0) | m = \min(x_1, 3), x_1 \geq 1\}$ かつ $(x_1, 0,$

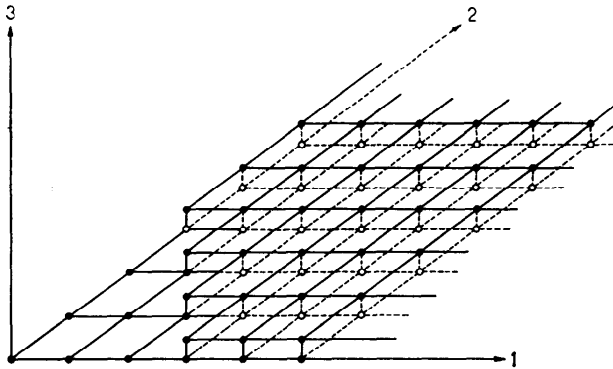


図 16

$x_3 \in V \cup \{(0, x_2, x_3, 0, n-1), (0, x_2, x_3, 0, n) | n = \min(x_2, x_3), x_2 \geq 1 \text{ かつ } (0, x_2, x_3) \in V\} \cup \{(x_1, x_2, x_3, m-1, n-1), (x_1, x_2, x_3, m, n-1), (x_1, x_2, x_3, m-1, n), (x_1, x_2, x_3, m, n) | m = \min(x_1, 3), n = \min(x_2, 3), x_1 \geq 1, x_2 \geq 1 \text{ かつ } (x_1, x_2, x_3) \in V\}$ である。これを2進にコーディングして次のようなブール関数系の回路として実現される。

$$\begin{aligned} x_1' = & x_4 x_5 x_6 + x_4 x_5 x_7 + x_2 x_4 x_5 + \bar{x}_3 x_4 x_5 \\ & + x_2 \bar{x}_4 \bar{x}_5 x_7 + \bar{x}_1 \bar{x}_4 \bar{x}_6 x_7 + \bar{x}_1 \bar{x}_4 x_5 + \bar{x}_3 \bar{x}_4 \bar{x}_5 x_7 \\ & + \bar{x}_3 \bar{x}_4 \bar{x}_5 \bar{x}_6 + \bar{x}_4 \bar{x}_5 \bar{x}_6 x_7 + x_1 \bar{x}_3 \bar{x}_4 \bar{x}_5 + \bar{x}_2 \bar{x}_3 \bar{x}_4 \bar{x}_6 \\ & + \bar{x}_1 \bar{x}_3 \bar{x}_4 \bar{x}_7 \end{aligned}$$

$$\begin{aligned} x_2' = & x_7 x_4 x_6 + x_6 x_7 x_5 + x_1 x_6 x_7 + \bar{x}_3 x_6 x_7 \\ & + x_1 \bar{x}_6 \bar{x}_7 x_5 + \bar{x}_2 \bar{x}_6 \bar{x}_4 x_5 + \bar{x}_2 \bar{x}_6 x_7 + \bar{x}_3 \bar{x}_6 \bar{x}_7 x_5 \\ & + \bar{x}_3 \bar{x}_6 \bar{x}_7 \bar{x}_4 + \bar{x}_6 \bar{x}_7 \bar{x}_4 x_5 + x_2 \bar{x}_3 \bar{x}_6 \bar{x}_7 + \bar{x}_1 \bar{x}_3 \bar{x}_6 \bar{x}_4 \\ & + \bar{x}_2 \bar{x}_3 \bar{x}_6 \bar{x}_5 \end{aligned}$$

$$\begin{aligned} x_3' = & x_5 x_7 + x_5 x_6 + x_4 \bar{x}_5 x_6 x_7 + x_2 \bar{x}_5 x_6 x_7 \\ & + x_1 \bar{x}_5 x_6 x_7 + \bar{x}_4 x_5 \bar{x}_6 \bar{x}_7 + x_2 x_5 \bar{x}_6 \bar{x}_7 \\ & + x_1 \bar{x}_5 x_6 x_7 + x_1 \bar{x}_2 \bar{x}_5 x_6 \bar{x}_7 + \bar{x}_1 x_4 \bar{x}_5 x_6 \bar{x}_7 \\ & + x_4 \bar{x}_5 \bar{x}_6 x_7 + \bar{x}_4 \bar{x}_5 \bar{x}_6 x_7 + x_2 x_4 \bar{x}_5 \bar{x}_6 \bar{x}_7 \end{aligned}$$

$$\begin{aligned} x_4' = & \bar{x}_1 x_4 x_5 x_7 + \bar{x}_1 x_4 x_5 x_6 x_7 + x_1 \bar{x}_5 x_6 x_7 \\ & + \bar{x}_1 \bar{x}_3 x_4 \bar{x}_5 x_6 + \bar{x}_1 \bar{x}_2 x_4 \bar{x}_5 x_6 + \bar{x}_1 x_2 x_5 \bar{x}_6 \bar{x}_7 \\ & + \bar{x}_1 \bar{x}_3 x_4 \bar{x}_6 \bar{x}_7 + x_1 \bar{x}_3 \bar{x}_5 \bar{x}_7 + \bar{x}_2 x_4 \bar{x}_5 x_6 \bar{x}_7 \\ & + \bar{x}_3 x_4 \bar{x}_5 \bar{x}_7 + x_4 \bar{x}_5 \bar{x}_6 x_7 \end{aligned}$$

$$\begin{aligned} x_7' = & x_5 x_7 + x_7 x_4 + \bar{x}_5 x_7 x_2 + \bar{x}_5 x_7 x_1 + \bar{x}_5 \bar{x}_3 + \bar{x}_7 \bar{x}_3 \\ & + x_4 x_6 \bar{x}_2 + x_4 \bar{x}_1 x_2 + x_5 \bar{x}_7 \bar{x}_4 + \bar{x}_7 x_6 x_1 \bar{x}_2 \end{aligned}$$

おわりに

以上のように〔7〕で述べた発展の方向の2.の合成定理は完結したが1.で述べた与えられた状態チャー

ト (V, h) の (ある意味での) 極小なデジタル拡張 (V', h') の存在を示す問題は未解決であり、また3.で述べた連続あるいは微分可能な非同期回路理論の構成は最近木村氏〔2〕によってその第一歩が踏み出されたのみである。新たな理論の発展のためには〔7〕では考察しなかった物理学的な批判を理論の基本概念に加えてゆかなければならないであろう。さしあたり次の点が問題点である。

1. 非同期回路理論における速度独立の概念は終局的にある状態のある集合になるというだけで、現実には照してみてもあまりに大げかみにすぎるのではないか。状態の集合に条件を入れたりしてもっと細かい差別が示されるべきである。

2. 入力、出力とくに入力を考慮した理論とするべきである。

3. 素子のハザードの理論との関連をはかるべきである。

あるいは、なんらかの型でこれらの理論を用いた実際のオートマタを作ってみるのが、その将来をさぐるべき最良の方法なのかもしれない。

参考文献

- 1) W.S. Bartky: "A theory of Asynchronous Circuits III." Report 96, Univ. of Illinois D. C. L., 1960.
- 2) I. Kimura: "Space-continuous time-semicontinuous theory of speed-independent asynchronous circuits".
- 3) M. Hattori: Existence of digital extensions of semi-modular state charts" to appear in J. Math. Soc. Japan.
- 4) M. Hattori & H. Noguchi: "Synthesis of Asynchronous Circuits, J. Math. Soc. Japan. 18 (1966) 405-423.
- 5) T. Nakamura: "On the synthesis of Asynchronous Circuit".
- 6) T. Nakamura: "Synthesis of p-ary semi-modular circuit".
- 7) 野口広: 非同期スイッチング理論, 数学 17 巻 1号(1965) 1~13.

(昭和46年5月13日受付)