

三次元トポロジ NoC の比較評価

飯尾 亮介[†] 平木 敬[†]

1. はじめに

シングルスレッド性能向上の鈍化によりメモリアへの転換が行われつつあり、このような環境においては相互接続アーキテクチャが性能に与える影響が大きくなっている。メモリアプロセッサにおいてはコア間接続の性能が重要であり、多くのネットワークオンチップ (NoC) トポロジが考案されてきた。それらの多くは平面である半導体実装の特徴から二次元であったが、シリコン貫通電極 (TSV) の発達とともに三次元への拡張が検討されている。

二次元トポロジについては多くの比較研究³⁾が行われてきた。三次元トポロジについては、ベースとなった二次元トポロジとの比較を行っている先行研究は存在している²⁾が、複数の二次元トポロジと三次元トポロジに対して同一条件でまとめた比較を行ったものは我々の知る限り存在していない。本研究では、三次元積層を利用したものも含めた NoC トポロジの性能について、シミュレーションによる評価を行った。

2. 実験手法

1 層のみを用いた二次元トポロジ 5 種類及び、レイヤー間接続を TSV とした複数層を用いた三次元トポロジ 2 種類に関して、64 コア共有メモリ環境の cycle-accurate な NoC シミュレーションを行い、性能を計測した。評価対象トポロジとして、NoC 研究のベースとなっていることの多いメッシュ、現在の商用プロセッサで利用されているリング、クラスタの相互接続のトポロジとして利用されているトーラス及び FatTree、リングにリンクを追加した Spidergon を選んだ。図 1 にそれらの一部を示す。

Spidergon は Coppola ら¹⁾により提案されたトポロジで、リングの対角にあたるルータを追加リンクで接続し、ネットワーク直径を小さくしたものである。本研究では決定的に ID_N と $ID_{(N+32) \bmod 64}$ のルータを接続するリンクを追加した。

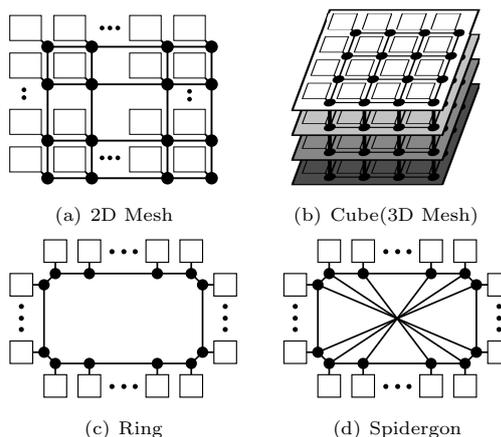


図 1 本研究の対象トポロジの例：黒丸はルータを表す

計測に際し、確率的トラフィック及び SPLASH2 実行トレースから生成したトラフィックをワークロードとして設定した。トレースの生成には Gem5 シミュレータを利用し、各コアの L1-miss とディレクトリからのメッセージ、及びそれぞれに対するレスポンスを NoC に対するトラフィックとした。

また、本研究で各トポロジに適用したルーティングアルゴリズム、フロー制御は表 1 に示した通りである。これらが各トポロジに対してもっとも優れたアルゴリズムというわけではないことをあらかじめ言及しておく。パブルフロー制御⁴⁾は、次元 N のリンクから次元 M のリンクへのルーティングを行う際の制約を加えることで、資源の大きな追加なしでリング、トーラス、Spidergon をデッドロックフリーにすることが可能である。残りのトポロジに関して、メッシュに適用している次元順ルーティング及び FatTree に適用して

表 1 各トポロジのルーティング及びフロー制御アルゴリズム

トポロジ	ルーティング	フロー制御
Mesh	次元順	wormhole
Torus	次元順	bubble flow
Ring	-	bubble flow
Spidergon	across-first	bubble flow
FatTree	-	wormhole

[†] 東京大学 / The University of Tokyo

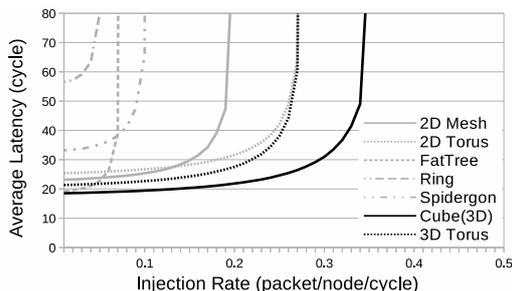


図2 一様乱数トラフィックにおける平均レイテンシ

いるルーティング(宛先ノードがルータの子孫に含まれるまで親側に,含まれた後は子供側にルーティングする)もデッドロックフリーである。

3. 結果と考察

結果を図2, 3に示す。図2は一様乱数トラフィックの流入率とそれに対する各トポロジの平均レイテンシの変化を示したものであり, 図3はSPLASH2の各ベンチマークをベースとしたトラフィック負荷に対する各トポロジの平均レイテンシである。

まずワークロードの性質についてであるが, 2つの実験結果の比較より, SPLASH2実行時にはRadixを除いてNoCに同時に存在するパケットの量が少なく, 隣接したノードへのアクセスが多いという傾向がある。

このような種類のトラフィック負荷がかかる状況においては, スループットよりレイテンシの能力が性能に大きな影響を与える。それゆえ, 二次元メッシュと三次元メッシュの比較及び, 二次元トラスの二次元的配置と三次元的配置の比較における平均レイテンシの改善は, ネットワーク直径の減少によるものである。

Radixが例外的であるのは, メモリアクセスの独立性が高くネットワークの飽和が起きているためである。その一方で, トポロジ間の差違が小さくなっているのは計測手法によるものである。トラフィックがNoCに対して発行されてから受信されるまでをレイテンシとしているが, 飽和時にはコアから見ると発行できるにも関わらずネットワークから見て発行できないものが多くなってしまふ。このような状況でも正確に計測することを可能にしていく必要がある。

4. おわりに

本研究ではワークロードなどの条件を揃えた上で, 三次元トポロジと積層技術を用いた二次元トポロジについてのシミュレーション評価を行った。

二次元を三次元に拡張したトポロジの一例であるメッシュは平均14.4%, 二次元的配置であったものを

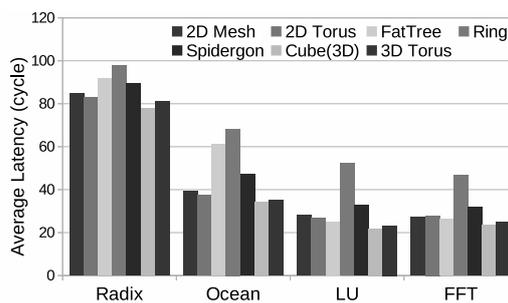


図3 SPLASH2 トレースから生成したトラフィックにおける平均レイテンシ

三次元的配置に変更し配線遅延を小さくしたトラスでは平均8.5%, TSVを利用することで平均レイテンシが改善された。これより, NoCの高速化のためのTSV利用に関しては, トポロジ次元の増加だけでなく, 配置の自由度の増加による遅延の減少という観点でも有用であることがわかった。

本研究で対象としたトポロジの一つにSpidergonがあるが, 鯉淵ら⁵⁾の研究により, リングに追加するショートカットリンクの接続をランダムにすることで性能が向上することがわかっている。今後はこのようなトポロジに関する研究と同時に, ルータアーキテクチャやメモリシステムに関しての研究を進めていく予定である。

参考文献

- 1) Coppola, M., Locatelli, R., Maruccia, G., Pieralisi, L. and Scandurra, A.: Spidergon: a novel on-chip communication network, *System-on-Chip, 2004. Proceedings. 2004 International Symposium on*, IEEE, p. 15 (2004).
- 2) Feero, B. and Pande, P.: Networks-on-chip in a three-dimensional environment: A performance evaluation, *Computers, IEEE Transactions on*, Vol. 58, No. 1, pp. 32-45 (2009).
- 3) Pande, P., Grecu, C., Jones, M., Ivanov, A. and Saleh, R.: Performance evaluation and design trade-offs for network-on-chip interconnect architectures, *Computers, IEEE Transactions on*, Vol. 54, No. 8, pp. 1025-1040 (2005).
- 4) Puente, V., Izu, C., Beivide, R., Gregorio, J., Vallejo, F. and Prellezo, J.: The adaptive bubble router, *Journal of Parallel and Distributed Computing*, Vol.61, No.9, pp.1180-1208 (2001).
- 5) 鯉淵道紘, 松谷宏紀, 天野英晴, FrankHsu, D., Henri, C.: 高性能計算機インターコネクトにおけるランダムショートカットトポロジ, ハイパフォーマンスコンピューティングと計算科学シンポジウム論文集, Vol. 2012, pp. 85-92 (2012).