# Kautz, Huffman および Muller の回路について†

野 崎 昭 弘††

**Abatract**

In this paper we examine the behavior of the circuits given by W. Kautz, by D. A. Huffman and by D. E. Muller in taking them as asynchronous circuits in Muller's sense. It is shown that theses circuits do not work correctly unless certain conditions are supposed. To express relevant conditions, the notion of *partition* is introduced.

## 1. まえがき

最近，帰還路 (feedkack loop) を含む興味ある回路が，Kautz や Huffman 等によって発表されている．しかしながらこれらの回路を，Muller 流の非同期回路として眺めた場合には，これらが Kautz 等の主張のようにはうまく働いてくれないことがわかる．

このような食いちがいが生ずる理由は，2つ考えられる．ひとつは，非同期回路の出力のふるまいについて，基本的な吟味が不充分だったことである．もうひとつは，理論の側で，実際的な要求を，適切な形でうけいれていなかったことである．

これらの点を多少とも明らかにするために，本論文では次の2つの問題がとりあげられている．

(1) 非同期回路の'出力安定性'という立場から，Kautz, Huffman 等の回路を吟味する．

(2) 回路の'ブロックわけ'の概念によって，Kautz 等の仮定がどのように表現されるかを考察する．

その結果，(回路をうまく働かせるための) 能率のよい制御を考える指針として，'極小'ブロックわけ (極小分割) の概念が提案される．

なお，これらの問題については木村がすでに基礎的な考察を加えており，(2) に関係深い good (bad) extension の概念を与えているが，それについては文献1)をごらん頂きたい．

## 2. 回路の出力安定性

出力安定性の厳密な定義は，文献7)に譲る．基本的な用語の直観的な説明は，2.1 の中で与えるつもりである．

### 2.1 Kautz の回路

W. H. Kautz は，NOR ゲートの個数の最小化を考察した論文において，図1のような回路を提案した[2]．

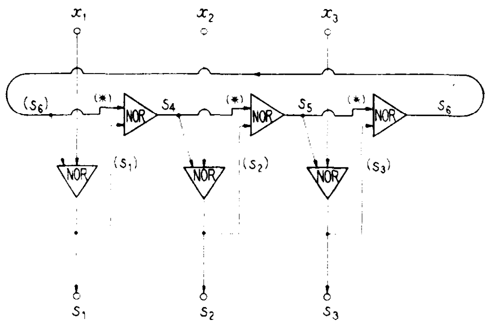


図 1 Kautz の回路
(*) の意味はあとで説明する．

この回路は，入力を任意に固定すると，状態は振動 (oscillate) するかもしれないが，必ず (最終的には) 定常的な出力が得られる，と Kautz は主張している．しかし，それは実は，無条件には正しくない．

各ゲートの出力 $s_1, \cdots, s_6$ の組

$s=(s_1, \cdots, s_6)$

を，この回路の**状態**と呼ぶことにしよう．$s_1$, $s_2$, $s_3$ は，この回路の出力を兼ねている．

第 $i$ ゲートが正しく動作したときの出力を $s_i'$ としよう．すると，図から明らかに，

$$
\text{(C)} \quad \begin{cases} s_1' = \overline{x_1 + s_6} \\ s_2' = \overline{x_2 + s_4} \\ s_3' = \overline{x_3 + s_5} \\ s_4' = \overline{s_1 + s_6} \end{cases}
$$

† On the circuits given by W. Kautz, D. Huffman and D. Muller, by Akhiro Nozaki (Faculty of Science, University of Tokyo)

†† 東京大学理学部情報科学研究施設

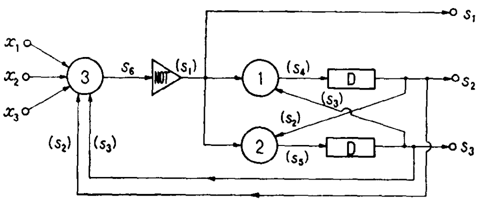


図 2 Huffman の回路
丸は，その中の数字を閾値とする多数決素子をあらわし，四角の箱は，遅延素子(Delay)をあらわす．

$$\begin{cases} s_5'=\overline{s_2+s_4} \\ s_6'=\overline{s_3+s_5} \end{cases}$$

が成りたつ．

さて，この回路が状態 $s$ から状態 $r$ に変化しうることを，記号

$$s \longrightarrow r \qquad (1)$$

であらわすことにしよう．この（1）が成りたつためには，どの $i(1\leqq i\leqq 6)$ についても次の条件が成りたつことが必要かつ充分である[1),7)]：

$$r_i=s_i \text{ または } s_i'.$$

すなわち，$(\forall i)((r_i=s_i)\vee(r_i=s_i'))$ である．

この回路の，時刻 $t$ における状態を $s(t)$ であらわすことにしよう．また，そのときの出力を，$y(t)$ であらわす：

$$y(t)=(s_1(t),\ s_2(t),\ s_3(t)).$$

この回路が，初期状態 $s$ および入力 $x$ について**出力安定**であることは，入力を $x$ に固定したとき，状態 $s$ から出発した回路の出力 $y(t)$ が，あるところからさき必ず同じ一定の値になることである[7)]．初期状態に無関係に，同じ出力におちつくときには，単に'入力 $x$ について'出力安定という．たとえば，Kautz の回路は入力

$$x=(1,\ 1,\ 1)$$

について，出力安定である．実際，下側の 3 個の NOR ゲートが動作を完了しさえすれば，

$$(s_1,\ s_2,\ s_3)=(0,\ 0,\ 0)$$

となるから，全体の状態は一定しないが，出力は安定する．

しかしながら，その他の入力に対しては，この回路は出力安定にならない．たとえば，

$$x=(1,\ 1,\ 0),$$
$$s(0)=(1,\ 1,\ 1,\ 0,\ 1,\ 0)$$

に対して，次のような状態変化が起りうる†．

$$\begin{aligned} &(111010)\\ \longrightarrow &(000000)\\ \longrightarrow &(001111)\\ \longrightarrow &(000000)\\ \longrightarrow &(001111) \longrightarrow \cdots\cdots (\text{無限にくり返す．}) \end{aligned}$$

すなわち，出力 $s_1$，$s_2$ は 0 に安定するが，$s_3$ は永久に振動し続ける．このように，この回路は (111) 以外の入力に対して，出力安定とはいえない．

Kautz は，上側（右向き）の NOR 素子の出力，たとえば $s_4$ が，次の関係をみたすと仮定している．

$$s_4'=x_1\cdot\bar{s}_6 \qquad (2)$$

これは，下側（下向き）の NOR 素子の動作時間を 0 と仮定することに他ならない．実際，

$$s_4'=\overline{s_1+s_6}$$

の右辺の $s_1$ に，

$$s_1'=\overline{x_1+s_6}$$

の右辺を代入してしまうと，（2）が得られる．

これが無理のない仮定であるかどうかは別として，断りなく使用してよいものではあるまい．

### 2.2 Huffman の回路

Huffman は，1 個の NOT 素子と，単調増大関数を実現する回路とを組みあわせて，$N$ 重否定回路を構成することを考えた[3),4)]．$N=3$ の場合のその回路の一部を図示すると，図 2 のようになる††．

この回路では，Huffman の主張によれば，入力

$$x_1,\ x_2,\ x_3$$

および出力

$$s_1,\ s_2,\ s_3$$

の中の 1 の個数をかぞえると，ある時間以後は，**いつでもちょうど 3 になっている**．それゆえ，入力の否定

$$\bar{x}_1,\ \bar{x}_2,\ \bar{x}_3$$

を，$x_1$，$x_2$，$x_3$ および $s_1$，$s_2$，$s_3$ の単調増大関数としてあらわすことができる．たとえば，$\bar{x}_1$ を求めるには，図 3 のような回路をつけ加えればよい．

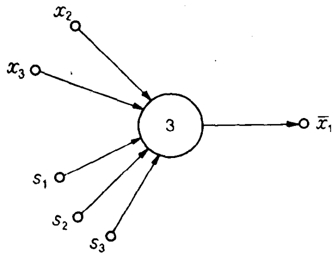


図 3

† これは同期列，従って許容列(allowed sequence) である[4)]．

†† 文献 4)，p. 46，図 11．なお文献 3) の図は，誤っている．

Huffman のこの回路はきわめて巧妙にできていて，これを同期式回路として考えると正しく働くことがいえる．しかし，これを Muller 流の非同期式回路と考えると，話は違ってくる．この回路の機能を式であらわせば，次のようになる．

$s_1'=\bar{s}_6,$

$s_2'=s_4,$

$s_3'=s_5,$

$s_4'=s_1+s_3,$

$s_5'=s_1\cdot s_2,$

$s_6'=M_3(x_1, x_2, x_3, s_2, s_3).$

ただし $M_3$ は，閾値 3 の多数決関数をあらわす．

まず，

$x_1=x_2=x_3=0$

の場合を考えよう．すると，左端の多数決素子 ($M_3$) が動作を完了すれば，$s=0$ となることがわかる．従って，充分な時間が経過すれば

$s_1=1,\ s_4=1,\ s_2=1$

となり，結局

$s_1=s_2=s_3=s_4=s_5=1,\ s_6=0$

となる．すなわち，この場合，回路は初期状態に無関係に，一定の状態 (111110) に到達し，しかもその状態では，Huffman の仮定が ($\sum s_i=3$) 成りたつ．

$x_1=x_2=x_3=1$

の場合にも，同じことがいえる．しかし，その他の場合には，そうはいかない．たとえば，

$x_1=x_2=1,\ x_3=0$

としてみよう．すると，

$s_6'=s_2+s_3$

となる．そして，初期状態をたとえば (111110) としてみると，次のような状態変化が起る．

$$\begin{aligned}&(111110)\\ \longrightarrow\ &(111111)\\ \longrightarrow\ &(011111)\\ \dashrightarrow\ &(011101)\\ \longrightarrow\ &(010101)\\ \longrightarrow\ &(010001)\\ \longrightarrow\ &(000001)\\ \longrightarrow\ &(100000)\\ \longrightarrow\ &(100000)\\ \longrightarrow\ &(100100)\\ \dashrightarrow\ &(110100)\end{aligned} \qquad (3)$$

このままでの変化は，一意的である．これ以後は，いろいろな変化が可能であるが，たとえば次のような変化が起りうる．

$$\begin{aligned}\longrightarrow\ &(110111)\\ \longrightarrow\ &(010111) && (4)\\ \longrightarrow\ &(010001) && (3)\ と同じ\\ \longrightarrow\ &(000001)\\ \longrightarrow\ &\cdots\cdots\cdots\cdots\end{aligned}$$

以下，(3) から (4) までをくり返しうる†.

Huffman によれば，($s_1$, $s_2$, $s_3$) の中の 1 の個数は，ちょうど 1 でなければならない．しかし，実際には 1 の個数は，0 から 2 の間を振動して，一定しない．

Huffman は，(遅延素子を除いて) ゲート素子の動作時間を無視できると仮定している．そのために次のようにして，彼の主張が正当化できるのである．

$x_1=x_2=1,\ x_3=0$ の場合，

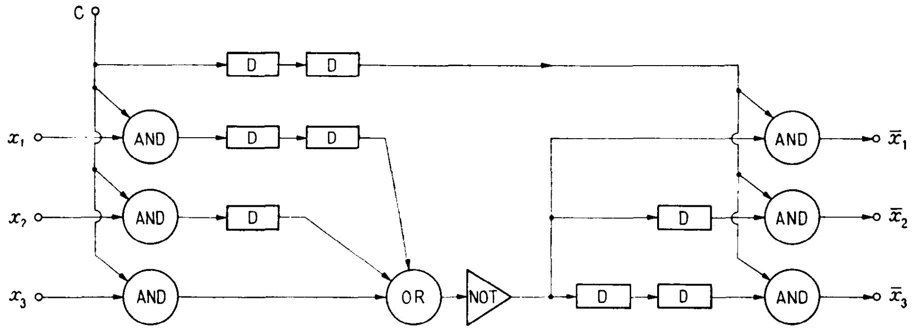


図 4

C は制御パルスで，充分な間隔をおいて C=1 となるものとする．論理ゲートの動作速度は無視できるとする．

† これも許容列になる．

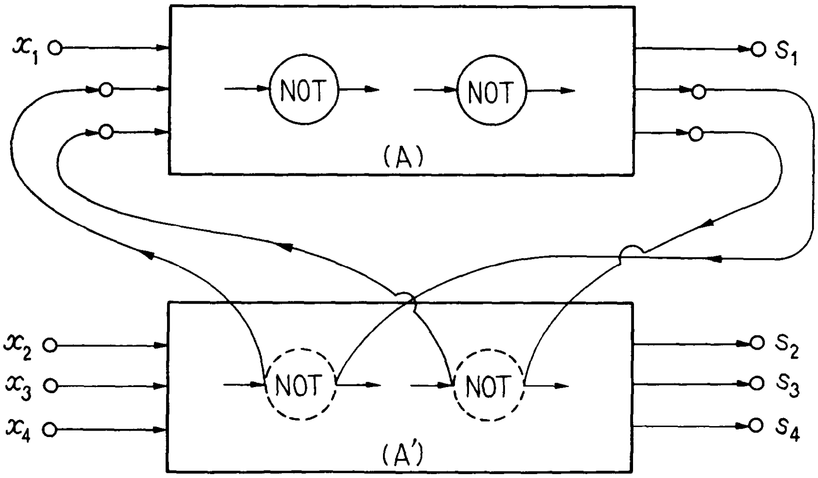


図 5
(A), (A′) は，2個の NOT 素子で3入力の否定を実現する，Markov[6]-Muller の回路である．点線の円は，仮想の NOT 素子をあらわし，これらの機能は回路 (A) によって代行される．(Muller の期待では，ある時間の後，$s_i=\bar{x}_i$ となる.)

1°) ほとんどつねに，$s_1 \cdot s_2=0$ である．実際，ある瞬間 $s_1=s_2=1$ になっても，ただちに左端の2つのゲート素子 ($M_3$ と NOT) が働いて，$s_1=0$ となる.

この結果，ほとんどつねに $s_3=0$ となる.

2°) ほとんどつねに，$s_1+s_2=1$ である．実際，もし $s_1=s_2=0$ であると，ただちに左端の2つの素子が働いて，$s_1=1$ となる.

この結果，$s_1$, $s_2$ のどちらか一方だけが (ほとんどつねに) 1であり，$s_3=0$ であるから，Huffman の主張が成り立つ.

ゲートの動作時間を0とみなすことは，同期式回路ではよくやることである．しかし正確な同期が可能なら，3変数の否定が，帰還路なしでも簡単に得られることを注意しておこう (図 4).

### 2.3 Muller の回路

Muller は，Huffman と同じ問題をとりあげて，4入力の否定を2個の NOT 素子で構成する可能性を示唆している[5]．彼の回路は複雑であるが，要点を示せば図5のようなものになる.

この回路の安定性については，Muller は吟味が必要であることを指摘し，また興味ある問題であると述べただけで，詳しく論じてはいない (Huffman[4] 参照)．しかしこの回路もまた，

$$x_2=x_3=x_4$$

の場合には出力安定であるが，それ以外の場合には安定にならない．特に

$$x_1=x_2=1,\quad x_3=x_4=0$$

のような場合には，出力は極めて不安定である．しかしながら，安定な状態が，(到達できるという保証はないが) ただひとつであることは，Muller も指摘しているが，ひとつの特徴として認められる.

## 3. 回路素子のブロックわけ

Kautz らの仮定をとり入れるには，次の2つの方法がある.

1) ある素子の動作時間を0とみなすことにして，方程式を修正する.

2) あるいくつかの素子が，局所的に同期して働くと考え，その場合の状態の変化を考察する.

1)の例としては，Huffman の回路において，左端の2つの素子の動作時間を0とみなすことが挙げられる．(これは，論理ゲートの動作時間が遅延素子に比べて極めて短く，その程度のノイズが除去できる場合には，無理のない仮定といってよかろう.)

一方，Kautz の回路で，一部の NOR ゲートの動作時間だけを0と仮定するのは，あまりにも虫がよすぎる†．救済策はいろいろ考えられるが，たとえば

† 最初から (2) が成りたつようにゲートを作りなおせばもちろん問題なくなるが，'NOR ゲートの個数を最小にする' という趣旨に反する.

NOR ゲートを同程度の遅れをもつ遅延素子が使えるものとして，信号の同期をとることなどが実際的であろう．すなわち，そのような遅延素子を，図1の（*）の部分（3カ所）に挿入してやればよい．すると，回路の機能をあらわす方程式は，遅延素子の出力を（図の左から）$s_7$, $s_8$, $s_9$ として，次のように変わる．

$$s_1'=\overline{x_1+s_6},$$
$$s_2'=\overline{x_2+s_4},$$
$$s_3'=\overline{x_3+s_5},$$
$$s_4'=\overline{s_1+s_7},$$
$$s_5'=\overline{s_2+s_8},$$
$$s_6'=\overline{s_3+s_9},$$

ここで，素子の次のようなブロックわけを考える：

$Q=\{1, 7\}$, $Q_2=\{2, 8\}$, $Q_3=\{3, 9\}$,

$Q_4=\{4\}$, $Q_5=\{5\}$, $Q_6=\{6\}$.

（$s_i$ を出力する素子を，$i$ であらわしている．）そして，同じブロックに属する素子は，必ず同時に働くことを仮定する．（これは，遅延時間についての前提をとり入れるためである）．この仮定を，以下 $Q$ であらわす．

仮定 $Q$ のもとで，状態が $s$ から $r$ に変化しうることを，

$$s \xrightarrow[Q]{} r \tag{7}$$

であらわすことにしよう．すると，この（7）が成立たつための必要条件は，次のように書ける．（形式的には，これが（7）の定義だと思えばよい．）

どの $Q_i$ についても，次の条件が成りたつ：

$$(\forall j\in Q_i)[r_i=s_i]$$
$$\vee(\forall j\in Q_i)[r_i=s_i']. \tag{8}$$

（∨は‘または’をあらわす．）これは，各ブロックごとに局所的に同期がとれていることを意味する．

さて，この仮定 $Q$ の下でなら，Kautz の回路は正しく働いてくれる．たとえば，入力

$x_1=x_2=1$, $x_3=0$

に対しては，

$s_3'=s_5$, $s_9'=\bar{s}_5$

となり，このためある時間以後つねに

$s_3+s_5=1$

となる．ゆえに，充分な時間が経過した後，つねに

$s_6=0$

となる．このため，図1の中の帰還路が事実上断ち切られて，やがては安定した出力 $s_3=1$ が得られる[2)].

このようなブロックわけを考えることは，Kautz の回路のような簡単な例については不自然に見えるかもしれない．しかし，複雑なシステムを能率よく制御することを考えるためには，ブロックわけの考え方はなかなか便利であると思われる．実際，いわゆる同期式と，非常に極端な非同期式，およびその中間的な段階のいくつかが，‘ブロックのわけ方’という形で表現できる．たとえば，全部の素子を1ブロックにまとめてしまったときの，(8) で定義される動作は，同期式回路としての動作に他ならないし，

$Q_1=\{1\}$, $Q_2=\{2\}$, …, $Q_p=\{p\}$

のような‘1素子1ブロック’というわけ方をしたときには，（7）は（$Q$ なしの）$\longrightarrow$に一致する．また，出力安定性が保証される範囲で，制御をなるべく局所的にのみ行ないたいときは，$\longrightarrow$の意味で出力安定になるかどうかをまず調べ，それでうまく働かなければ，

**$\overrightarrow{Q}$ の意味で出力安定になるような，なるべく細かいブロックわけ（極小分割†）**

を求めればよい．

Kautz の回路に対して例示したブロックわけは，事実そのような極小分割になっている．

## 4. まとめ

Kautz 等の回路が，無条件では正しく働いてくれないことがたしかめられた．また，必要な条件をとり入れる，2つの手段が示された．そのひとつ（ある素子の動作時間を無視する）に対しては，理論の変更の必要はなかったが，もうひとつ（回路のブロックわけ）に対しては，新しい関係

$$\overrightarrow{Q} \tag{9}$$

が必要であった．

回路Cを固定して，その素子のいろいろなブロックわけを考え，それぞれに対して（9）の意味での出力安定性を吟味することは，出力安定性が保証されるように，しかもなるべく局所的な制御だけでもそれを実現したい場合に有効である．ひとつの目標としては，出力安定になるようなブロックわけの中で，それ以上細かくはわけられないもの（極小分割）を求めることが挙げられよう．そのための効果的なアルゴリズムは未だ知られていないが，今後の興味ある問題であると思われる．

† 極小とは各ブロックがなるべく（集合として）小さくなることを意味する．

## 謝辞

Huffman の論文のコピーをご恵贈下さった大阪大学の嵩忠雄教授ならびに Muller の論文をご貸与下さった電気通信大学の中川圭介助教授に，厚くお礼申しあげます．

## 参考文献

1) Kimura, I.: Extensions of Asynchronous Circuits and the Delay Problem I., JCSS, Vol. 2, No. 3, pp. 251–287 (1968).
2) Kautz, W. H.: The Necessits of Closed Circuit Loops in Minimal Combinational Circuits, IEEE Transaction, C–19, 162–166.
3) Huffman, D. A.: Logical Design with one NOT element, Proceedings of 2 nd Hawaii International Conference on System Science, University of Hawaii Press, 735–738 (1969).
4) Huffman, D. A., Combinational Circuits with feedback, in Recent Developments in Switching Theory, ed. by A. Mukhopadhyay, Academic Press (1971).
5) Muller, D. A. Minimizing the Number of NOT-elements in Combinational Circuits, Memorandum (1959).
6) Markov, A. A., On the inversion complexity of a system of functions, J. of ACM, Vol 5, 331–334 (1958).
7) 野崎昭弘：スイッチング理論，共立出版(1972).

(昭和46年11月16日受付)
(昭和47年8月28日再受付)