

医用超音波診断装置における変更容易性を考慮した システムアーキテクチャの検討

宇野 隆也†

医用超音波診断装置は、ハードウェアとソフトウェアが複雑に組み合わせられた組み込みシステムである。医用超音波診断装置は、その機器仕様として、信号処理や画像処理のリアルタイム性能と、様々な診断分野に対する種々のアプリケーションへの対応を要求される。しかしながら、一般的な組み込み機器と異なり、製品の発表から生産終了までのライフサイクルの長さから、様々な変更リスクにさらされている。

本論文では、リコンフィギュラブル・コンピューティングの知見を適用した、医用超音波診断装置の新しいプラットフォームを提案する。また、そのプラットフォームを実際に試作し、その有効性と、変更容易性について報告する。

Study of a system architecture in consideration of changeability in Medical Ultrasound Equipment

Takaya Uno†

Medical Ultrasound Equipment is embedded system that is composed with hardware and software complexly. Medical Ultrasound Equipment is system required high real-time performance of signal/image processing and the deployment of many applications for medical diagnoses. However, Medical Ultrasound Equipment has a long life cycle of production, differently from other embedded system. Thus, Medical Ultrasound Equipment has many risk of change.

In our study, we present a new platform for Medical Ultrasound Equipment using Re-configurable Computing technique. And we report the performance and changeability of the platform.

1. はじめに

医用超音波診断装置は、生体に対して超音波を照射し、その反射波を利用して生体の断層像などの診断情報を映像化する医用電子機器であり、コンピュータを内蔵していることから、組み込みシステムの一つである。

医用超音波診断装置では、超音波探触子(プローブ)と呼ばれるデバイスから照射された超音波の反射波(超音波受信ビーム)を得る。この超音波受信ビームに対し、フィルタ処理などの様々なリアルタイム信号処理を行い、診断画像の元となるデータであるラインデータを生成する。得られたラインデータに対して画像処理を行い、診断画像をリアルタイムで出力する。

一方、医用超音波診断装置は、その機器としての簡便性とリアルタイム性から、様々な診断分野(腹部、循

環器、産科・婦人科、血管、泌尿器…など)に適用される。このため、それぞれの診断分野に応じた最適なアプリケーションをユーザに提供する必要がある。

したがって、医用超音波診断装置は、信号処理や画像処理のリアルタイム性を確保するための種々の制約を考慮しながら、様々なアプリケーションを提供する必要がある組み込みシステムである。

一方、医用超音波診断装置の製品提供期間(ライフサイクル)は、約7~10年と比較的長期にわたる。この長いライフサイクルの中で、医用超音波診断装置は、ユーザからの改善要望や、競合製品の出現に伴う仕様変更や、医療機器としての法規制及び法改正への対応、さらに使用しているデバイスの製造中止対応などの様々な変更要因にさらされている。

これらの変更は、ソフトウェアレベルで対応可能なものから、ハードウェアそのもの入れ替えも視野に入れざるを得ないものまで、多岐にわたる。

†日立アロカメディカル株式会社 技術開発部
Hitachi Aloka Medical, Ltd. Engineering R&D Department

したがって、医用超音波診断装置のシステムアーキテクチャには、これらの変更要因に対する高い変更容易性が求められる。

本報告では、リコンフィギュラブル・コンピューティングの知見を生かし、医用超音波診断装置における変更容易性の高いシステムアーキテクチャとして、LPUS (Labile Platform for Ultrasound System)を提案する。また、LPUS を実際に試作し、その性能と変更容易性について確認する。

2. システムの変更容易性とリコンフィギュラブル・コンピューティング

2.1. システムの変更容易性

変更容易性 (Changeability) は、ソフトウェア工学の分野では、システムの新機能的要求 (Non Functional Requirement) の一部として定義される。

長期運用されるシステムは、その対象となるビジネスモデルの変化、プラットフォームや、デバイスの変化、法規制、接続対象などの様々な要因により、変更 (modification) と拡張 (evolution) を余儀なくされる。

この際に、システムの健全性・堅牢性を担保しながら、如何にコストをかけずに変更要因に対処できるかという性質が変更容易性である[1]。

医用超音波診断装置の場合、ハードウェアとソフトウェアが混在したシステムであることから、ソフトウェアばかりではなくハードウェアを含めたシステム全体の変更容易性も考慮する必要がある。

2.2. リコンフィギュラブル・コンピューティング

システムの変更容易性を確保する手段としてリコンフィギュラブル・コンピューティングを検討する。

リコンフィギュラブル・コンピューティングは、メインとなるプロセッサに、書き換え可能なハードウェア (プログラマブルデバイス) を組み合わせたシステムアーキテクチャを利用したコンピューティングである[2]。

リコンフィギュラブル・コンピューティングには 2 つのアプローチが存在する。一つは、プロセッサのハードウェアアクセラレータとして、プログラマブルデバイスを利用するもの[3]であり、もう一つは、様々な外部環境 (デバイス、通信プロトコルなど) と接続するために、I/O にプログラマブルデバイスを適用しシステムの柔軟性を確保するものである[4][5]。

2.3. デバイスの特徴を活かしたアーキテクチャ

リコンフィギュラブルの対象デバイスとして、FPGA やプロセッサ (DSP や MPU など) を利用した場合のメリット・デメリットを考える。

FPGA の場合、多数の基本演算素子と I/O とをマトリックススイッチの配線情報を切り換えることにより自由に回路を構成できる。したがって、信号処理パイプラインを複数配置して並列処理を行ったり、環境に合わせた I/O プロトコルを実装したりといった用途に適している。一方で、その構造上、構成回路間の配線長及び配線経路が変更されると、信号の伝搬遅延によって処理性能に影響が出てしまう恐れがある。したがって、1 つのデバイスへの機能集約が進めば進むほど、変更に伴う既存機能への影響リスクが排除できない。よって、保守性の観点で評価すると、変更リスクが高いデバイスであると言える。

プロセッサの場合、基本的に演算器 (ALU) は 1 つしか存在しないため、並列処理には向かないが、様々な機能をソフトウェアとして柔軟に実装可能である。一方で、信号処理のような連続したパイプライン処理を実装する場合、パイプラインに直列に処理を追加すると、全体のスループットに影響が出てしまう。

以上の議論から、リコンフィギュラブルシステムにおいて、FPGA は外部環境とのインタフェースやプロセッサに対するデータトリートメントといった役割を担い、システムに対する機能追加や性能改善といった変更は、Main CPU または Co-Processor 上で動作するソフトウェアが担う構成をとることで、システムの変更に対して柔軟に対処できるアーキテクチャを構成できる (図 1)。

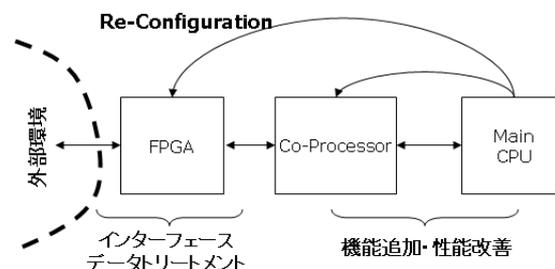


図 1 デバイスの特性を活かしたアーキテクチャ

3. 原理

3.1. 医用超音波診断装置のドメイン分析

一般的な医用超音波診断装置のシステムブロック図を図 2 に示す。

医用超音波診断装置は、機器制御部、超音波ビーム処理部、画像処理部の 3 つの大きなブロックに分けることができる。

機器制御部は、ユーザの操作に伴う機器全体の制

御が主な役割である。また、一端取得した診断情報を利用して様々な解析を行うアプリケーションを実行したりもする。この場合、操作に対するレスポンスは要求されるが、処理のリアルタイム性はそれほど高くはない。

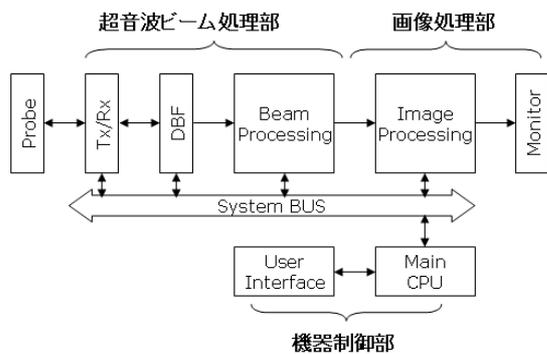


図 2 医用超音波診断装置のシステムブロック図

超音波ビーム処理部は、超音波ビームに対してリアルタイムでフィルタ処理を行う。超音波ビームは、診断モードに併せて、数百 Hz から数十 kHz の周波数で超音波を送受信した結果として得られる。また、そのデータ長は、観測する診断レンジ(体表から 0.5~30cm 程度)に応じて可変である。これらをデータの周期に合わせてリアルタイムに処理する必要がある。

画像処理部は、超音波ビーム処理部の処理結果を受けて、診断画像に変換する。診断画像は、モニタのリフレッシュレート(60Hz, 75Hz など)に合わせて定期的に出力されなければならないため、超音波ビーム処理部とは異なるリアルタイム性能が要求される。

以上より、医用超音波診断装置には異なる3つの時間制約が存在することとなる。これらの異なるタイミングの処理を1つのプロセッサ(またはコア)を利用して行うことは、タスクのスケジューリングが複雑となり、リアルタイム性の確保が困難となるばかりでなく、システムに対して変更を加えた場合の影響範囲が大きくなるのが容易に予想されるため好ましくない。

したがって、機器制御部、超音波ビーム処理部、画像処理部のそれぞれに別々のプロセッサを配置する必要がある。

機器制御部では、診断装置のソフトウェアとして様々なアプリケーションが動作する。そのシステムの OS として Microsoft® Windows を利用するならば、x86 系の CPU を Main CPU として、選定することは妥当である。このとき、Main CPU 上で動作するソフトウェアからの視点で考えると、超音波ビーム処理部と画像処理部は、

Main CPU のハードウェアアクセラレータと見なすことができる。

x86 系の CPU を採用することで、いわゆる x86 PC アーキテクチャを採用できることから、処理系の親和性を考慮すると Co-Processor として、GPU を採用し、画像処理部を担当させる。

一方、超音波ビーム処理部では、超音波ビームデータをプロセッサに取り込む必要がある。このため IO が豊富な汎用の MPU や DSP を Co-Processor として採用する。超音波ビームの送受信部と Co-Processor 間には FPGA を配置し、Co-Processor で処理した結果を PCI バスなどの汎用バスを介して x86 PC アーキテクチャに伝送すればよい。

以上の検討の結果を図 3 に示す。

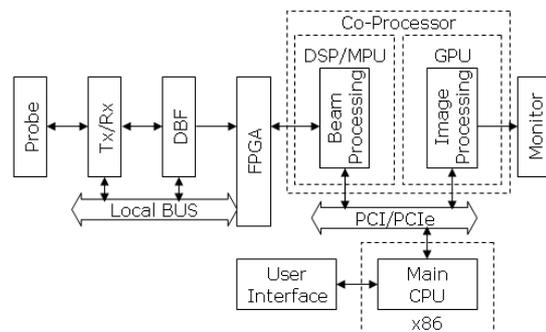


図 3 処理内容に基づくプロセッサの配置

3.2. LPUS の提案

前節までの検討を踏まえ、変更容易性に優れた医用超音波診断装置向けのプラットフォームとして LPUS (Labile Platform for Ultrasound System) を提案する。

LPUS のシステムブロック図を図 4 に示す。LPUS は、Data Processing Module (DPM), x86 PC Architecture Module (CPU Module), Carrier Board の3つのモジュールから構成される。

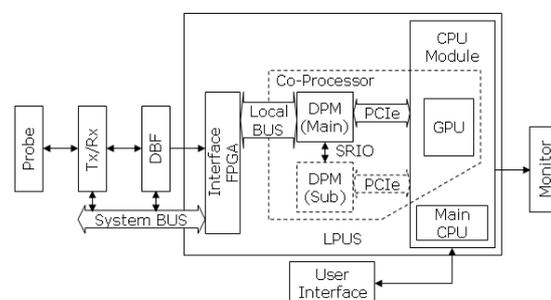


図 4 LPUS システムブロック図

DPMは、汎用プロセッサとメモリなどの周辺デバイスを1つのハードウェアモジュール化したものである。医用超音波診断装置においては、超音波ビーム処理部の機能を担う。DPMはCarrier Board上に配置されたコネクタにインストールされる。DPMとInterface FPGAとは、DPMのプロセッサのローカルバス(外部メモリバスなど)で接続する。このとき、Interface FPGAのコンフィギュレーションは、DPMから行うこととする。

CPU Moduleは、x86系のCPUとチップセット、メモリをモジュール化したものである。CPU Moduleは、Carrier Board上に配置されたコネクタにインストールされる。DPMとCPU Moduleは、PCI Expressバスで接続される。DPMで処理された超音波受信ビームは、DPMをバスマスタとするDMA転送で、CPU Moduleのメインメモリに転送される。

Carrier Boardは、医用超音波診断装置の機器仕様に特化したI/Oを実現するためのモジュールである。医用超音波診断装置は、機器仕様により、様々なI/Oを用意する必要がある。また、その製品レンジに応じ、接続される送受信部も様々である。LPUSでは、Carrier Boardでそれらの仕様を吸収する。

4. LPUS 試作機概要

以上の検討に基づき、LPUSの試作を行った。

4.1. LPUSのハードウェア

4.1.1. DPM

試作したDPMを図5に示す。

DPMは、84mm×65mmの基板の上に、プロセッサとして、DSP(TMS320C6455 1GHz(Texas Instruments) [6])、メインメモリとして256MBytes DDR2 SDRAMを実装したハードウェアモジュールである。裏面にCarrier Boardとの接続コネクタを有し、Carrier Board上のインタフェースFPGAとはDSPの外部メモリバス、CPU ModuleとはPCI Express x1でそれぞれ接続される。

また、Serial Rapid IO®(SRIO)ポートをコネクタに出力し、DPMを増設しマルチDSP構成とすることを可能とした。

4.1.2. CPU Module

CPU Moduleとして、LPUSでは、COM Express™規格に準拠したCOM Express™モジュールを採用する。COM Express™は、モジュール内に、CPU、チップセット、メモリなどの周辺デバイスが搭載されており、PCとして必要なI/Oは全て、外部コネクタに出力されている。

本検討では、CPU Moduleとして、Express-MG(ADLINK Technology Inc.) [7]を採用する。

Express-MGは125mm×95mmのサイズの基板の上に、CPUとしてIntel® Dual Core Celeron T3100 1.90GHz、チップセットとしてIntel® GM45/ICH9M、メモリとしてDDR3 2GByteが搭載されている。また、Intel® GM45は、GPUとして、GMA4500MHDが内蔵されているため、拡張GPUカードを用いずともGPUによる処理が可能である。

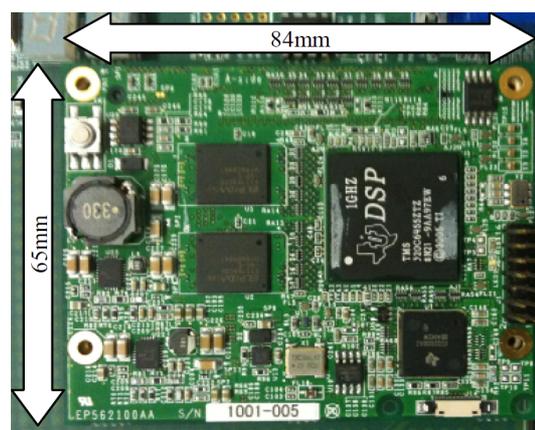


図 5 DPM

4.1.3. Carrier Board

今回試作したCarrier Boardを図6に示す。

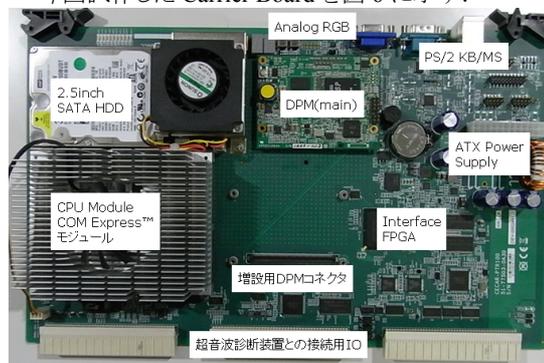


図 6 LPUS Carrier Board

DPMとCPU Moduleは、Carrier Boardのコネクタを介してインストールされる。Carrier Boardには、超音波送受信部とDPMを接続するためのInterface FPGAが配置されている。また、各種I/O(USB, Ethernet, Audio I/O, Analog RGB, TMDS, SATA HDD)を設けた。

将来的な拡張を考え、DPM増設用コネクタを配置した。DPMと増設DPMとはSRIO(3.125Gbps)で接続され、増設DPMとCPU Moduleは、PCI Express x1で接

続される。

4.2. LPUS のソフトウェア

LPUS のソフトウェア構造を図 7 に示す。

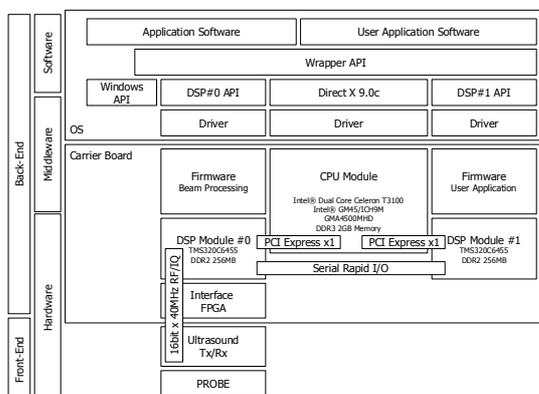


図 7 LPUS ソフトウェア構造

Main CPU から見た場合、LPUS のハードウェアは、DPM のアドレス空間にマッピングされており、Main CPU と DPM は、PCI Express で接続されている。したがって、診断装置のソフトウェアから見たとき、超音波診断装置のハードウェアは、PCI デバイスとして見るができる。LPUS では、診断装置のソフトウェア (Application Software) とハードウェア制御 API/Driver の間に Wrapper API を配置する。医用超音波診断装置を構成するハードウェアのうち、超音波の処理に関係する部分 (超音波送受信部、DPM、GPU など) へのアクセスはすべて Wrapper API を介して行われる。

5. 実験

5.1. 方法

医用超音波診断装置の主要なベンチマークの 1 つにフレームレート (単位時間あたりの超音波映像出力) がある。LPUS のリアルタイム性能を評価するため、実際の送受信機と LPUS を接続して試験を行った。

医用超音波診断装置の診断モードのうち、白黒 B-mode、及びカラードブラモードの 2 種類について測定を行う。

白黒 B-mode は、超音波による断層像表示モードである。生体内に照射した超音波受信ビームを時間方向に輝度変換し、2 次元にマッピングしたものである。カラードブラモード (図 8) は、血流に対し複数回の送受信を行い、ドプラシフトから流速を求め、その流れの様子を 2 次元にマッピングしたものである。血流だけではわかりづらいため白黒 B-mode に重畳表示する。

プローブ形状と 1 フレームを構成するビーム数を変えながら、フレームレートと、その際の DSP の使用率を計測し、LPUS が医用超音波診断装置のプラットフォームとして十分な性能を有しているか測定した。

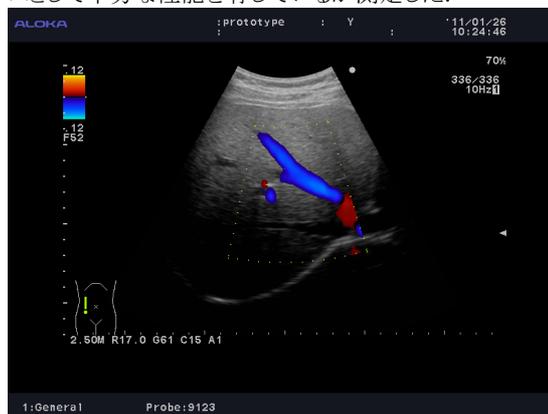


図 8 カラードブラの例 (LPUS にて取得)

5.2. ベンチマーク結果

表 5-1 に LPUS のベンチマークの結果を示す。

表 5-1 LPUS のベンチマーク結果

Probe	設定		Frame Rate (Hz)	DSP 使用率 (%)
	B/W(本)	FLOW(本)		
convex*	122	-	27	40.0
convex*	81	58	15	29.1
sector**	62	-	113	100.0
sector**	33	12	50	47.0

*:UST-9123(Hitachi Aloka Medical,Ltd.) 深さ:17cm

** :UST-5299(Hitachi Aloka Medical,Ltd.) 深さ:16cm

超音波ビームはプローブ表面から各診断レンジの深さまで超音波が往復した結果得られるものであることから、生体内の音速(1530m/s)に基づく制限をうける。

各診断モード及び診断レンジにおいて、DSP 使用率が概ね 50%以下であることから、DSP の性能には十分な余力がある。一方、UST-5299 では DSP 使用率が 100%であるが、フレームレートが 100Hz を超えており、臨床上十分な性能を有している。

以上より、LPUS は、医用超音波診断装置のプラットフォームとして十分な性能を持つことが示された。

6. 考察

LPUS の持つ変更容易性について考察する。

6.1. LPUS の保守性

LPUS は、ハードウェアモジュールを Carrier Board にコネクタ接続する構造を取っており、ハードウェア間の結合が疎である。

ハードウェアの変更について、例えば、DPM の DSP を変更する場合でも、DPM からの出力は、プロセッサのローカルバスと PCI Express と限定されているため、DPM 内で変更を吸収できる。仮に、プロセッサのローカルバスの仕様変更されたとしても、Carrier Board 上の Interface FPGA は、DPM からコンフィギュレーションされるため、Interface FPGA を DPM で使用しているプロセッサのバス仕様でコンフィギュレーションすればよく、変更範囲が限定的である。CPU Module についても、COM Express™の規格に準拠したモジュールを選択すれば、CPU や GPU の性能をアップグレードすることができ、この際ハードウェアの Carrier Board や DPM を変更する必要はない。

また、ソフトウェアについては、Wrapper API の採用により、診断装置のソフトウェアに対してハードウェアは隠蔽される構造となっており、ハードウェアの変更の影響は Wrapper API で吸収できる。ハードウェアについても、Wrapper API が、ハードウェアへのアクセスを調停するため、診断装置のソフトウェア以外のソフトウェア(ゲストアプリケーション)からの操作であっても同様の応答をとることができる。

したがって、各構成要素の変更が他の構成要素に与える影響が限定的であることから、LPUS の保守性は極めて高い。

6.2. LPUS の拡張性, 再構築性, 移植性

LPUS は、主要な演算処理部が DPM, CPU Module の形でモジュール化されている。このため、Carrier Board のデザインを変えることで、様々な医用超音波診断装置の入出力仕様に対応することができる。

今回試作した LPUS の Carrier Board では、DPM の増設が可能であり、マルチ DSP によるビーム処理性能の増強をすることが可能である。また、CPU Module の組み替えも可能なことから、拡張性と、構成要素の再構築性に優れている。

また、DPM や、CPU Module は、異なる Carrier Board にインストール可能であり、Wrapper API よりも上位のアプリケーションは、そのまま動作可能であることから、ソフトウェアの移植性も極めて高い。

以上により、LPUS の変更容易性は、保守性, 拡張

性, 再構築性, 移植性のそれぞれの特性において、高い性質を示しているといえる。

7. 結論

医用超音波診断装置における変更容易性の獲得手段として、リコンフィギュラブル・コンピューティングの知見を利用し、LPUS を提案し、実際に試作、動作確認を行った。

実験の結果、LPUS は医用超音波診断装置のプラットフォームとして十分な性能を持つことを示した。

また、LPUS の変更容易性について考察し、保守性, 拡張性, 再構築性, 移植性の各特性の面から十分に高い変更容易性を持っていることを示した。

参考文献

- [1] Frank Buschmann, Regine Meunier, Hans Rohnert, Peter Sommerlad, Micheal Stal, Pattern-Oriented Software Architecture: A System of Patterns, John Wiley & Sons, Ltd., 1996. [邦訳: 金澤 典子, 水野 貴之, 桜井 麻里, 関 富登志, 千葉 寛之, ソフトウェアアーキテクチャ ソフトウェア開発のためのパターン体系, 近代科学社, 2000]
- [2] Katherine Compton, Scott Hauck, Reconfigurable Computing: A Survey of Systems and Software, ACM Computing Surveys, Vol.34, No.2, p171-210, June 2002
- [3] Shuai Che, Jie Li, J.W. Sheaffer, K. Skadron, J. Lach, Accelerating Compute-Intensive Applications with GPUs and FPGAs, 2008. SASP 2008. Symposium on Application Specific Processors, p101-107, 8-9 June 2008
- [4] Russell Tessier, Wayne Burlison, Reconfigurable Computing for Digital Signal Processing: A Survey, The Journal of VLSI Signal Processing, Vol.28, No.1-2, p7-27, 2007
- [5] M. Borgatti, F. Lertora, B. Foret, L. Cali, A reconfigurable system featuring dynamically extensible embedded microprocessor, FPGA, and customizable I/O, IEEE Journal of Solid-State Circuits, Vol.38, No.3, p521-529, Mar 2003
- [6] Texas Instruments, TMS320C6455 Fixed-Point Digital Signal Processor Data Sheet, SPRS276K, 2005
- [7] ADLINK Technology Inc., Express-MG Datasheet, <http://www.adlinktech.com/>