

## 解説

## —日本における計算機の歴史—

## 日本電気における計算機開発の歴史\*

金 田 弘\*\*

## 1. はじめに

現在、わが国では電子計算機は一寸した個人経営の店舗でも使われ、その数は3万台を超えるといわれる。また、わが国では巨大企業 IBM を擁する米国をはじめ、諸外国では見られない LSI 超大型計算機が ACOS シリーズと M シリーズの2系列開発され、生産販売されている。まことに瞠目すべき事実である。このことは日本の経済規模の大きさを物語っているだろうし、また日本人の活力を象徴しているようでもある。こうした時期に本学会で日本における電子計算機開発の歴史を振り返って見ようと企画されたことはまことに意義深い。筆者も早くより国産電子計算機の開発に携わってきた一人として、早速筆を取った次第である。できるだけその当時の環境、動機、苦勞について記述し、またその経験が後にどう影響したかについて触れるようにした。

日本電気の電子計算機の出発は、少なくとも本稿記載の初期段階は通信機技術の動向、あるいはエレクトロニクスの必然的な展開と見られ、現会長小林宏治氏と現 NTIS 社長出川雄二郎氏の卓見と指導のもとに展開されている。したがって、社内各方面の技術分野でそれぞれの試み、企画が行われ、いわば試行錯誤の時期であったといえよう。本稿においてできるだけ忠実に当時の状況を伝えるために、それぞれ当時の枝流のなかで働いた担当者に草稿を用意してもらった。吉沢、秋野、北村、斉藤、古山、山本の諸氏である。彼等はいずれも現在の統合化された NEAC コンピュータの技術部門の第一線で活躍している人々である。

## 2. 研究所における計算機の開発

当社の研究所は戦前は川崎市生田にあったが戦後一

時閉鎖の止むなきにいたっていた。しかし昭和 28 年 7 月に玉川工場内で再開され、長森享三氏(現在、電気通信大学教授)の指導のもとに本格的な計算機の研究が開始された。当時、デジタル計算機は真空管式やリレー式のものが見られる程度で実用化には程遠いように思えた。研究所においてはアナログ計算機の研究から着手し、NEAC の名称も当初は Nippon Electric Analog Computer の略で後に A を Automatic と読みかえて今日に至っている。

デジタル計算機は昭和 29 年頃から基礎研究に着手、まず論理素子の研究からはじまった。真空管は電力、信頼性の点で採用する気にならなかったし、ちょうど試作のはじまった点接触型トランジスタの負性抵抗を利用した論理回路の実験なども行ったが、昨日動作したものが今日は動作しないという状況であった。

こうした状況のときに昭和 29 年 7 月、東大の高橋秀俊氏、後藤英一氏によってパラメトロンが発表され、これを機に計算機開発の機運が急に高まった。

## 2.1 パラメトロン計算機 NEAC-1101

当社の府中工場には訪問者のために「NEAC テクノロジウム」があり日本電気のコンピュータの博物館として歴史的装置や資料を展示している。入口を入るとまず目につくのが研究所で開発され、当社として最初に完成したパラメトロン計算機 NEAC-1101 である。パラメトロンについての基礎実験を重ね、結合方式に抵抗結合方式に代わる画期的な 1 ターン形トランス結合方式を考案するなど実用化への見通しが得られると共に、パイロット計算機として NEAC-1101 のの開発計画を立てたのが昭和 30 年の暮であった。NEAC-1101 は科学演算を指向し、当時としては例の少ない浮動小数点方式を採用したのが特徴で、命令の種類に特殊性が要求され命令の変更、修飾方法に苦心した。

記憶装置はパラメトロンと結合容易な交流 2 周波法を用い、励振電源 (7 MHz) に同期した 1 MHz と 0.5

\* A History of Computer Developments at Nippon Electric Co., Ltd. by Hiromu Kaneda (Vice President, Nippon Electric Co., Ltd.)

\*\* 日本電気(株)取締役

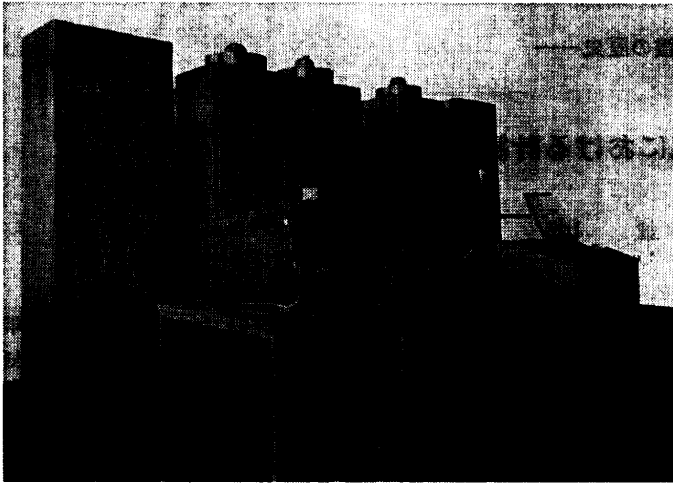


写真-1 NEAC-1101 全景

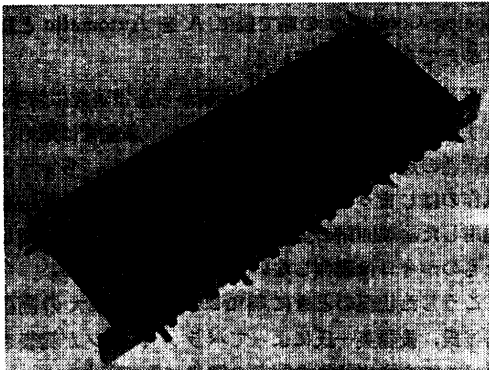


写真-2 NEAC-1101 のパラメトロンサブユニット

MHz で読出し、書き込みを行うもので当初は容量 256 語であった。

CPU 本体の試作が主目的だったので入出力装置としては既存の紙テープ・リーダーおよびパンチ、シリアル・プリンタを接続しただけであった。

昭和 32 年 5 月に組立が完了、本体の調整が 9 月に終了して翌年 3 月に稼動した。パラメトロン 3,600 個、命令 29 種、語長 32 ビット、加減算 3.5 ms、乗除算 8 ms の性能であった。

パラメトロンは予想通り安定な素子で障害のほとんどは励振系と記憶装置に集中した。励振系では終段出力管 (UY-807) を規格いっぱいまで使用していたため劣化が激しく真空管の交換はかなりの頻度で行わねばならなかった。また 2 周波メモリは位相に極めて敏感で、数時間無調整で動作すれば上々という状態が続いた。

表-1 NEAC-1101 性能概要

演算方式	並列 2 進 32 ビット、浮動小数点方式
入出力数値	10 進 7 桁
指令	単アドレス方式 種類 29 種
記憶装置	交流 2 周波法 256 語 (後に短形コア法 512 語)
演算時間	加減算 3.5 ms (平均) 乗除算 8.0 ms (平均)
入出力装置	テープリーダー 600 字/分 真式プリンタ 375 字/分 テープパンチ 600 字/分
演算素子	パラメトロン 3,600 個 励振 2 Mc 切替周波数 20 kc
真空管	66 本 (演算系) 260 本 (記憶系)
リレー	49 個
所要電力	AC 100 V 5 kVA

NEAC-1101 は後に記憶装置を矩形メモリに置き換え、容量も 512 語に拡張、周辺装置も強化した。そして研究所内の科学技術計算に開放、約 8 年間にわたって稼動して各種研究開発活動に多大の貢献を果たすと共に、当社における計算機開発の貴重な礎となったのである。

## 2.2 記憶装置と周辺装置

昭和 30 年初頭より磁心による矩形メモリの研究をはじめたが、パラメトロンとの結合性の点で前述の 2 周波メモリが最初の実用機となった。しかし 2 周波メモリは不安定であり、将来の主流は矩形メモリと考えて研究を続け昭和 33 年末には 30,000 ビットの装置を完成して NEAC-1101 に接続した。メモリ高速化の一環として昭和 33 年より磁性薄膜、昭和 37 年よりワイヤメモリの研究にも着手した。また ROM の分野では石立喬氏 (現在、当社回路部品事業部) のアイデアによる渦電流を応用した独特のメモリ (エディ・カード・メモリ) を開発し、昭和 36 年秋の FJCC に発表して大きな反響を呼んだ。

磁気テープ装置については昭和 32 年より研究に着手、1 年半後にテープ速度 2 m/秒、記録密度 4 ビット/mm の装置を完成、小林亮氏 (現在、当社コンピュータ技術本部) らが中心となり昭和 34 年からはテープ速度 4 m/秒、転送速度 80 kc を目標に研究に着手した。一方、磁気ディスク装置は昭和 34 年から研究を開始、当初は IBM の RAMAC を目標としたが、平面精度や磁気コーティング技術で大いに苦労した。その後、小高康邦氏 (現在、日電東芝情報システム (株)) らが中心となりヘッドの空気浮上方式、回転制

御等に独自の技術を開発し昭和 37 年初頭には 50 枚ディスクの装置が完成した。

以上の研究成果は工場側との技術交流によって次々と製品化され、初期の商用システムに生かされていった。

### 2.3 超高速計算機 NEAC-L2

昭和 36 年頃には研究開発体制も一段と強化され、当時の主な研究テーマをみると、超高速計算機回路、トンネル・ダイオード、磁気スイッチング、磁心記憶、磁性薄膜、固定記憶、超伝導記憶、磁気ディスク、磁気テープ、図形認識、超高速 A-D 変換、ハイブリッド計算機、自動プログラミング、等多岐にわたっている。すでに工場側も各種商用システムの開発で活況を呈していたが、研究所としては数年先に目標を置いた基礎的研究を重視し、超高速、大型計算機の開発構想が立てられた。これが NEAC-L2 である。

心臓部となる基本回路には、現在でいう電流切換型の高速回路が小林亮氏によって考案され、Ge トランジスタでクロック 30 MHz の画期的高速動作を実現した。この基本回路で加算器等を試作した結果、実用性が確認され、クロック 710 MHz 級の超高速、大型計算機開発の見通しが得られたので、研究所の総力を結集してスタートした。

当時考えられた高速化の手法やハードウェアを極力採り入れるということで、複数命令の多重処理、記憶装置のインタレース制御、マルチプログラミング、割込方式等を採用、ハードウェアにも 10 MHz 2 相の基本論理回路、40 ビット 100 ns の加算器、インデックスおよび演算レジスタには読出し 100 ns のトンネル・ダイオード記憶装置、主記憶にはサイクル 1  $\mu$ s の非破壊読出磁心記憶装置、周辺装置には高速磁気テープ装置、5,000 万ビットの大容量磁気ディスク装置などを採用することにした。まさに当時の研究成果のすべてを投入するプロジェクトとなった。

全体を 3 フェーズに分け第 1 フェーズで基本的な装置を開発、その後記憶容量や周辺装置の増強を行うことにした。第 1 フェーズの完了したのが昭和 39 年 6 月である。その性能は表-2 に示した通りであるが、ちなみにギブソン・ミックスは 1.75  $\mu$ s であった。

NEAC-L2 の開発には多くの苦労があったが、当時としては破格の性能を持った高速大型計算機を試作したことで方式、設計技術、高速化に伴う雑音や信号伝播の問題等に関して貴重なデータ、経験が得られ、後の大形計算機の開発に大いに役立つこととなったの

表-2 NEAC-L2 の性能概要

数 値 語	2 進, 36 ビット	固定 符号(1)+数値(35)
命 令	1 1/2 アドレス方式	浮動 符号(1)+指数(7)+仮数(26)
命令実行時間	加減算	固定 0.5~2 $\mu$ s
		浮動 1.4~2.6 $\mu$ s
	乗 算	固定 1.9~7.7 $\mu$ s
		浮動 2.4~7.0 $\mu$ s
	除 算	固定 11.4 $\mu$ s
		浮動 9.8 $\mu$ s
インデックス・レジスタ	15 語	アクセス 50 ns トンネルダイオード使用
磁心記憶装置	8,192 語 (NDRO 方式)	
		サイクルタイム 読出し 1 $\mu$ s, 書込 2 $\mu$ s
固定記憶装置	1,024 語 (エディカード方式)	
		サイクルタイム 0.5 $\mu$ s
磁気ディスク装置	5,000 万ビット	アクセスタイム 250 ms 1 台
		情報転送速度 90 kc/秒
磁気テープ装置	テープ速度 4 m/秒, 記録密度 10 ビット/mm	8 台
		情報転送速度 80 kc/秒
ラインプリンタ	1 行 120 字	文字種類 96 300 行/分 1 台
フォトテープリーダー	読取速度 200 字/秒, 1,000 字/秒	各 1 台
さん孔タイプライター	印字速度 500 字/分	さん孔速度 700 字/分 5 台
リアルタイム	2 CH (A-D 変換器, X-Y プロッタ)	
使用素子	トランジスタ	約 16,000 個
	ダイオード	約 50,000 個
消費電力		約 20 kVA

である。

### 3. パラメترون計算機の開発

前述したように研究所においてパラメترون計算機 NEAC-1101 が開発され、その成果や経験をもとに工場側においては商用機の開発が進められた。

#### 3.1 NEAC-1102 (SENAC-1)

昭和 30 年頃、搬送技術の中心である浜波器の設計には手動式計算機あるいは機械式電動計算機しか使えず、当時これに従事していた渡部和氏（現在、当社、情報処理小型システム事業部長）らは現在なら電子計算機で瞬時に済んでしまうような計算に何カ月もかかるという苦労をしており、80 ビット位の高精度をもつ科学用電子計算機の必要性を訴えていた。ちょうどその頃、東北大学殿においても電気通信研究所を中心に科学用電子計算機の必要性が痛感されており、当社との共同開発の話が進んで、東北大学の大泉充郎氏、当社の遠藤良明氏（現在、日本電気情報サービス(株)）、石井善昭氏（現在、当社情報処理グループ技師長）、渡部和氏、山本淳三氏（現在、当社コンピュータ事業部長代理）らを中心として昭和 31 年から共同開発がスタートした。当時すでにトランジスタは極めて有望な素子と思えたがまだ安定性に疑問があったのでパラ

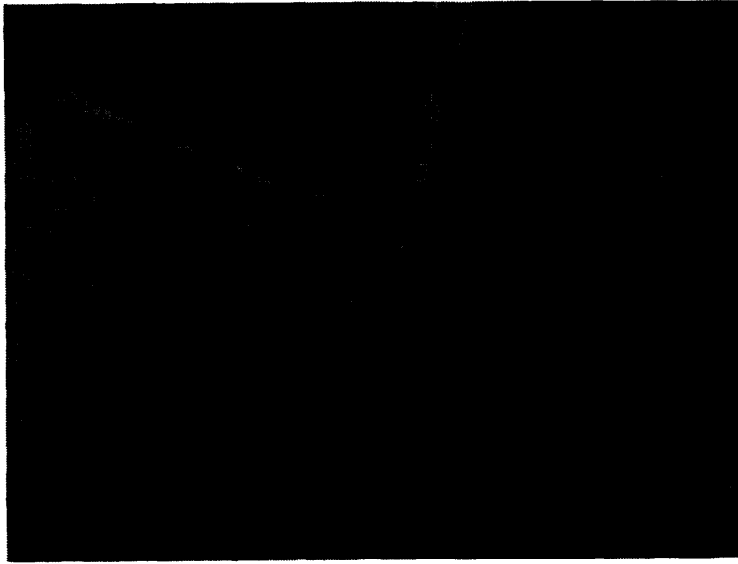


写真-3 NEAC-L2

メトロンが選ばれ、励振周波数 2 MHz, 繰り返し周波数 20 kHz とした。主記憶装置には安定性が不十分だった 2 周波法による磁心記憶はやめ磁気ドラム (1,024 語) とした。こうして NEAC-1102 の開発が進められた。いろいろな苦勞の中でも、特に印象深いのは混入している不良パラメトロン除去である。発振特性の悪いパラメトロンによる誤動作を避けるためすべてのパラメトロンは選別試験を行ったが、それでも不十分だったので使用している 9,600 個のすべてのパラメトロンについて台帳をつくり詳細に吟味して不良品を

除いていった。しかしながら、こうした苦勞の末に一旦落ち着いた後は極めて安定に動作した。

NEAC-1102 は方式的にも多くの特徴をもっており、使い易い高性能計算機であった。たとえば、

- ① 固定小数点・浮動小数点をスイッチ命令で切換可
- ② 2 組の累算器, 加算機を有し, 倍長計算が容易
- ③ 5 個のインデックス・レジスタによるアドレス修飾
- ④ 高速加算回路, 高速乗算回路による高速演算
- ⑤ 命令実行中に次の命令を取り出す先廻り制御方式

などである。

後に、NEAC-1102 の機能を高め、外部記憶装置を付加した NEAC-1103 を開発したがこれについては省略する。

### 3.2 NEAC-1201

昭和 35 年頃、低価格の超小型計算機市場の開拓を企画した。今でこそ数百万円のミニコンピュータは珍しくないが、当時は電子計算機といえば小型のものでも数千円以上するのが常識であり、これより一桁安い数百万円の計算機を開発するのはまさに画期的なことであった。当時の低価格計算機は

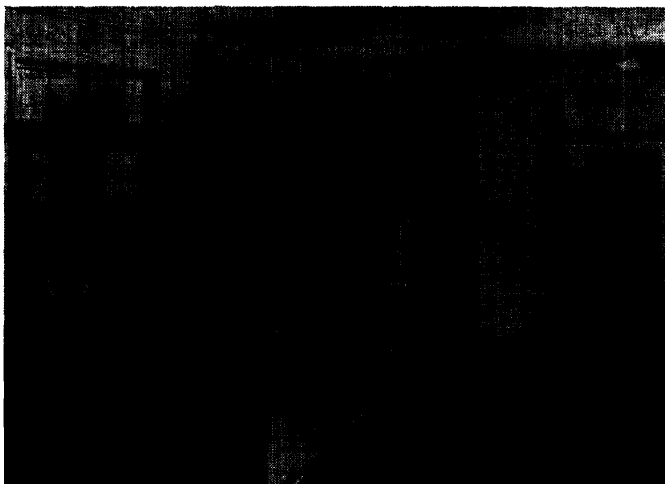


写真-4 NEAC-1102 全景

表-3 NEAC-1102 の性能概要

項目	性能	
数字の表現方法	固定及び浮動小数点, 2進	
語長	40 ビット+指数部 8 ビット	
命令語	24 ビット (8 ビット: 命令コード, 4 ビット: インデックス・レジスタ指定, 12 ビット: アドレス)	
番地方式	1 $\frac{1}{2}$ 番地	
演算素子	パラメトロン 9,600 個 (演算回路 5,900 個, 制御回路 3,700 個)	
高周波励振周波数	2 MHz	
繰返し周波数	5~20 kHz (切換え可能)	
記憶装置	磁気ドラム, 1024 語×48 ビット	
入力装置	紙テープ読取機 (200 字/秒および 600 字/秒)	
出力装置	プリンタ (400 字/分) 紙テープさん孔機 (600 字/分)	
所要電力	約 10 kW	
演算速度 (繰返し 20 kHz のとき)	(固定小数点)	(浮動小数点)
	加算: 0.4 ms	2.5 ms
	乗算: 2.4 ms	2.4 ms
	除算: 30.0 ms	16.0 ms
高速加算器	2	
シフトレジスタ	4	
インデックス・レジスタ (Bボックスと呼ばれた)	5	

単能機であったが、事務用として汎用性を持たせるにはプログラム内蔵式でなければならぬということで計画を進めた。

まず演算素子であるが、トランジスタとパラメトロンを慎重に比較、検討した。パラメトロンも励振周波数を 10 kHz 程度の搬送周波数帯に設定すれば信頼性は抜群でその品質管理も容易であることが判ったのでパラメトロンを採用することにした。またその安定性を利用して低コスト化を図り、

- ① 低周波のメガネ型パラメトロンの採用
- ② パラメトロンの実装方式を改良し、コンデンサと抵抗のリード線を論理配線用の端子として活用
- ③ 論理配線におけるプリント板の採用

などの工夫をした。

記憶装置には磁気ドラムを用いたが、これもブリキ罐に磁性体を塗布して使おうという考え方から出発し、さすがにそれではだめだから必要ところを強化していくという方法で、当時の常識的コストの 10 分 1 程度で実現した。

この開発は筆者、遠藤良明氏、山本淳三氏らを中心に予定通り進み、完成した NEAC-1201 は国産はもとより世界でもはじめての超小型計算機として予想をはるかに上廻る台数が販売された。すなわち、当初 200~300 台と予想したが、改良機種 NEAC-1210 と合わせて 800 台以上も売れ、日本において超小型計算機の市場占有率を外国機に比し圧倒的に大きくすること

ができた要因となった。

このようにパラメトロン式計算機はわが国における計算機の歴史に輝かしい足跡を残したが、やはり速度の点でトランジスタの発達に及ばず、まもなくトランジスタ式計算機に座をゆずることになったのはやむを得ないことであった。

## 4. トランジスタ計算機の開発

### 4.1 NEAC-2201 の開発

トランジスタは小型、高速性、理論的な寿命の長さ等で当初から注目されていたが、計算機に実際に応用されるようになったのは発明後 10 年近くあとのことになる。日本にけるトランジスタ計算機の発達に和田弘氏 (現在、成蹊大学教授)、高橋茂氏 (現在、(株)日立製作所) らが中心となって、当時の電気試験所 (現在の電子技術総合研究所) で開発された MARK III, MARK IV の果たした功績は周知の通りである。トランジスタという理論的にはすぐれた論理素子で実際の計算機を作ることができるという実証がなされたこと自身、大きな成果であり、われわれがトランジスタ計算機の開発に踏み出す上で非常に大きな勇気づけとなった。

日本電気においては、まず通信機の分野において、昭和 32 年 4 月に世界で最初のトランジスタ化搬送通信多重端局装置の試作を完成し世に問った。その同じ時期に電気試験所で MARK IV が成功を収めた。

当時、玉川製造所長の小林宏治氏 (現日本電気会長) と技術部長の出川雄二郎氏 (現 NTIS 社長) がこれに着目されて電気試験所の協力を得て商用機として実用的なトランジスタ計算機を開発しようということになった。

こうして昭和 32 年、MARK IV の完成直後から NEAC-2201 の開発が始まり筆者、宮城嘉男氏 (現在、当社コンピュータ技術本部長) らを中心に進められた。

NEAC-2201 の諸元は表-4 (次頁参照) に示す通りであるが、特徴的なことをぬき出してみると次のようである。

- ① わずか 600 本余りのトランジスタしか使用していない。

基本回路は MARK IV と同じで、これは図-1 (次頁参照) に示すように 1 本のトランジスタしか用いておらず、ダイオードに比してトランジスタが非常に高価だった当時としてはまことに重宝な回路で、その後も改良を加えながらかなり永い間

表-4 NEAC-2201 の諸元

項目	記 事
形 状	本体：演算制御装置、記憶装置および電源 1,100×1,100×1,600 (mm)
演算方式	10 進法、直列、1-2-4-8 コード、固定小数点
演算素子	トランジスタ 600 本、真空管 100 本 ゲルマニウムダイオード 7,500 本
クロック	200 kHz、単相同期式
語の構成	語 長 10 進 10 桁 数値語 符号 1 桁、数値 9 桁 指令語 指令部、インデックスレジスタ指定部、アドレス部 文字語 2 桁/1 文字、6 文字/1 語 アルファニューメリック (カナを含む)
指令の種類	63 種類
入出力装置	テープさん孔タイプライター、光電読取機
演算速度	待合時間を含む平均値 演算 普通の呼出 即時呼出 加減算 5.2 ms 1.2 ms 乗算 9.7 ms 5.7 ms 除算 14.1 ms 10.1 ms 比較 2.6 ms 0.6 ms
記憶装置	高速磁気ドラム、記憶容量 1,040 語 (遅延線形記憶部 40 語) 平均待合時間 2.5 ms (0.5 ms)
番地方式	1½ 番地方式 (インデックスレジスタ数 2)
消費電力	約 1 kW (計算機本体のみ)

用いられた。

② 10 進法をベースとしたアーキテクチャ。

当時は計算機は主として科学技術計算に用いられていたが、将来は事務処理用が重要になってくるとの見通しのもとにアドレス方式を含め、すべてを 10 進演算で統一した。現在の計算機は 10 進、2 進の両演算が可能なものが多いが、当時はまだ途方もなくぜいたくで、どちらかを選ぶしかなかった。

③ 消費電力わずか 1 kW。

この値は当時としては真空管式やリレー式ではとても実現できない画期的なものであった。

④ 使い易い命令。

命令の種類は変種を入れても 63 種。機械語でコーディングしていた当時としては覚え易く、使い易い命令語であった。当時は磁気コア記憶装置は未だ問題が多く、主記憶には磁気ドラム記憶装置が用いられたので命令の実行時間はミリ秒単位であった。

NEAC-2201 は昭和 33 年 9 月に調整試験を完了して完成し、電子工業振



写真-5 NEAC-2201 のパッケージ

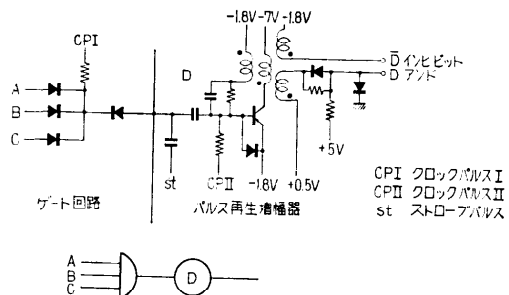


図-1 NEAC-2201 の論理基本回路

興協会殿に納入された。少し大規模な計算機は調整に手間どりなかなか動かなかった当時にわずか 1 年足らずで完成にこぎつけた裏には多くの苦労があった。たとえば、クロック・パルスの波形は負荷の状況を考えながら調整しなければならなかったし、トランジスタは当時としては良質のものを使用したにもかかわらず電源投入直後のリーク電流等で不良動作するものがか

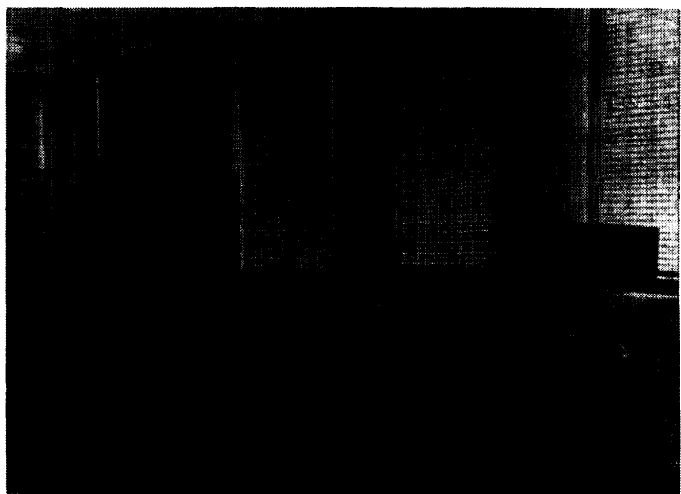


写真-6 NEAC-2201 全景

なりあった、またドラム表面の不均一性によるドラムに記憶装置の誤り対策として予備トラックへの切替等の工夫が必要だった。

こうして完成した NEAC-2201 はその後の商用機にその成果が受け継がれたが、特筆すべきことは、昭和34年6月にパリで開催されたユネスコの第1回情報処理会議の展示会に出品し、トランジスタ計算機としてはおそらく世界ではじめての公式な展示実演を行ったことである。この展示会には他国から出品されたトランジスタ計算機もあったが、実際に動いたのは NEAC-2201 だけだった。

4.2 NEAC-2203 の開発

NEAC-2201 が完成した頃、米国では IBM 704, IBM 650 などの真空管式計算機が実用に供されていて計算機の将来には幾多の可能性が開けているように見えた。すなわち、科学技術計算分野での有用性は既の実証されていたし、事務処理分野では従来の PCS に代わって EDPS が普及する様相を示していた。昭和33年頃の日本においても EDPS の要求は高まりつつあり、こうした市場の要求に応じて急拠新しい計算機 NEAC-2203 の開発を企画した。

基本技術には NEAC-2201 のものを用いたが本格的 EDPS 用計算機としてシステム設計はやり直した。

トランジスタの進歩は著しく、信頼性、動作特性などに顕著な改善が得られ、これに伴って基本回路にも改良を加えた。また従来真空管を用いていたクロックオシレータ、レギュレータ電源、ドラム記憶装置の周辺回路等もすべてトランジスタ化し、一本の真空管も使用しなかった（この頃から電子装置の固体化が急速に進展し今日に至っている）。

記憶装置には小容量ながらサイクル・タイム 10 μs の磁気コア記憶装置を用いたが、まだ非常に高価な時代で、すべてをコアにすることはできずドラム記憶装置と併用した。

論理演算回路については語長を 12 進 12 桁と長くし、命令数やインデックス・レジスタを増し、浮動小数点演算を追加するなど多くの強化を行った。この結果、使用トランジスタ数は NEAC-2201 の 1.5 倍になったがそれでも 1,000 個足らずであった。

NEAC-2203 開発の最大の意義は単なる計算機械から脱皮し、EDPS を実現したことである。その完成披露が昭和34年11月に行われたが、これにはカード読取装置、カード穿孔装置、ラインプリンタ、磁気テープ装置、大容量磁気ドラム装置等をすべて開発し、し

表-5 NEAC-2203 の概要

項目	記 事	
形 状	本体：演算制御装置、記憶装置および電源 1,200×750×1,800	
演算方式	10 進法、査列、1-2-4-8 コード 固定小数点および浮動小数点演算方式	
演算素子	トランジスタ数    ダイオード数	
	演算制御部	923            12,023
	記憶装置部	415            5,320
	入出力制御部	518            6,197
	磁気テープ制御部	723            8,724
計	2,579	32,164
語の構成	語 長	10 進 12 桁
	数値語	固定小数点    符号+11桁 浮動小数点    符号+指数部(2桁)+仮数部(9桁)
	文字語	6 文字/語      アルファニューメリック(含カナ)
	指令語	2 指令/語
指 令	88 種類、1¼ 番地方式、インデックスレジスタ数 3	
演算速度	固定小数点	加減算    0.24 ms 乗算       2.5 ms 除算       6.0 ms 判断       0.12 ms
	浮動小数点	加減算    1~3 ms 乗算       2.8~5.1 ms 除算       5.5~7.7 ms
内部記憶	高速磁気ドラム	主記憶部    2,000語    待合時間 3ms 遅延線形記憶部    40語      待合時間 0.6ms
	磁心記憶	240語
外部磁気ドラム記憶	1万語磁気ドラム    10 台迄 待合時間            20 ms	
磁気テープ記憶装置	テープ速度	8,000 桁/秒
	スタートストップ時間	60 ms
	容 量	160,000 語/リール
	接続可能台数	10 台迄
入出力チャンネル数	2	
高速製表印字装置	1 行	120 字
	活字種類	96 字又は 48 字
	印字速度	200 行/分 (96 字のとき)
その他入出力装置	カード読取装置、カード穿孔装置、紙テープ読取装置、さん孔タイプライター、割込みタイプライタ席	

表-6 NEAC-2203 と現在の大型計算機の比較

(比較項目)	(NEAC-2203)	(現在の大型計算機)	(比)
マシン・サイクル	5 μs	100 ns	50
演 算 速 度	240 μs	1 μs	240
メモ リ 容 量	2,000 W	256~512 kW (K=1,024)	100~200
使用論理ゲート数	10 <sup>4</sup> 個	10 <sup>3</sup> 個	10
ラインプリンタ速度	200 行/分	2,000 行/分	10
磁気テープ速度	8 kc	240 kc	30

かもすべて内蔵プログラムで制御、連動することに成功した。周辺機器と計算機との接続にはまだ現在のチャンネルおよび標準インタフェースの考え方はなかったが、入出力と演算の同時並行動作を実現するなど、現在の入出力制御方式の原型を見出すことができる。

ここで、現在の大型計算機と比較してみると表-6 のようになる。この 10 年間で演算能力は数百倍、周辺装置系は数十倍のオーダーで進歩があったといえることができるようだ。

NEAC-2203 は宮城嘉男氏らを中心に昭和33年11月に設計開始、翌年8月に完成して、1号機は電子工

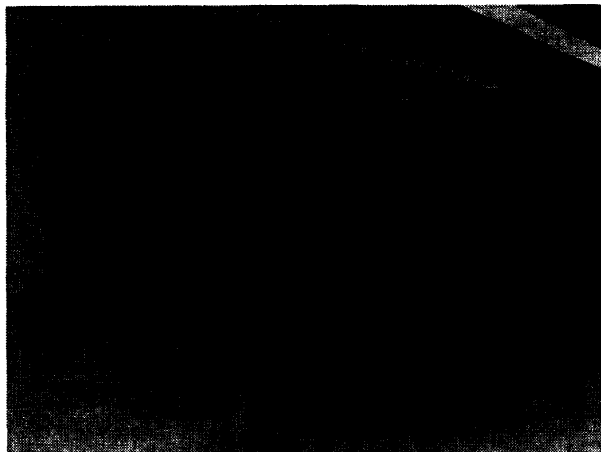


写真-7 NEAC-2203 EDPS

業振興協会殿，2号機は東京電力(株)殿に納入した。周辺装置とソフトウェアの強化はそれ以降も続き，本格的 EDPS として世の中の要求にマッチしたこともあって当時としては驚異的ともいえる 30 台が出荷されて昭和 30 年代後半に各分野で活躍することとなった。

NEAC-2203 の発展として NEAC-2205, NEAC-2230, NEAC-2206 等を開発したがこれらについては割愛する。

#### 4.3 初期のソフトウェア

ここで当時のソフトウェアについて少し述べてみたい。この時代には現在のようなオペレーティング・システム概念はまだなく，NEAC-2201, NEAC-2203 の場合使用者は次のような標準ルーチンを用いて必要とするソフトウェアを作成していた。

- イニシャル・プログラム  
紙テープから機械語のプログラムを入力するローダで，格納開始番地に対する相対アドレス処理機能をもっていた。
- SIP (Symbolic Input Processor)  
教育用アセンブラ言語のための 1 パス・アセンブラ。
- NEAC-2203 アセンブラ  
2 パス・アセンブラで目的プログラムは紙テープに出力された。
- NARC コンパイラ  
科学計算用コンパイラで目的プログラムは紙テープに出力された。
- 科学計算サブルーチン

初等関数，行列計算，統計計算用サブルーチン。

- 磁気テープ分類プログラム  
4本の磁気テープを用いた分類プログラム。
- その他のユティリティ・ルーチン

当時は業務プログラムの開発が使用者専用のオペレーティング・システムの開発を含んでいたといえよう。NEAC-2203 においてはアセンブラやコンパイラは磁気ドラム(主記憶) 2,000語，紙テープ入出力装置，タイプライタを基本構成として開発されたため目的プログラムの出力に時間がかかり，一方機械語が 10 進表現で慣れれば機械語によるプログラムに作成も可能であったため大部分の使用者はイニシャル・プログラムを使用して機械語でプログラムを作ったものである。

本格的 EDPS の開発に対応して小規模ながらソフトウェアの組織の開発もはじまった。SIP は電子協に納められた NEAC, HITAC, OKITAC に共通な教育用アセンブラとして電子協の御協力を得て森口繁一氏(現在，東京大学教授)の御指導により共通仕様がまとめられたもので，NEAC-2203 用は刑部政司氏(現在，日本アビオトロニクス(株))が開発した。また NARC はわが国初の商用コンパイラとして古山良二氏(現在，当社基本ソフトウェア開発本部)が一人でつくるなど現在に比較すると驚く程少ない人数で開発が行われたものである。

ソフトウェアの開発において当時最も苦労したのは使えるメモリの容量が少なかったことと補助記憶(磁気テープなど)を基本構成に含められなかったことである。しかしながら NEAC-2203 でのソフトウェア開発の経験は後継機(NEAC-2230, 2202)において活かされ，磁気テープ上のプログラム・ファイルを基本にした SNAC マクロアセンブラおよび NARC コンパイラを開発し，磁気テープ・ベースのオペレーティング・システムへと発展した。このシステムではハードウェア機能を活かした多重プログラミング(3個まで可能)を含み，恐らくわが国で最初のポリフェーズ・ソート手法による磁気テープ分類プログラムを始めとする各種ユティリティを備えていた。

この時代の基本ソフトウェア開発，ユーザ業務プログラム開発の経験が統合されて NEAC シリーズ 2200 以降のオペレーティング・システムへと発展していっ



た。

4.4 近鉄座席予約システムの開発

近畿日本鉄道殿の座席予約システムは昭和 33 年末より同社から奈波美文氏、高岸宗吾氏、玉田弘典氏、日電から筆者、吉沢聖一氏（現在、当社コンピュータ技術本部）らが中心となってシステム設計を行い、昭和 35 年 4 月に稼働を開始した。

このシステムは上り、下りそれぞれ最高 80 列車を運行日の 5 日前より、20 カ所の駅または旅行代理店から照会、発売、払戻を約 3 秒で行うことができるもので、このシステムが用いられるまでの事前割当てと電話連絡による方法にくらべて驚異的な機能を提供した。

システム全体が信頼性、保守性を重視して設計され、端末、回線、中央装置の随所で折返し切分けテスト、動作マージンテストを行うことができ、さらに端末相互間で通話のできる電話を併設した。

端末装置は写真の如きキーセットとリレーとトランジスタを用いた制御部から構成された。回線は近鉄殿のもつマイクロ回線網の電話 1 回線分を用いて、搬送電信方式によりすべての端末と中央装置を結んだ。中央装置は中央処理装置と磁気ドラムよりなり、中央処理装置は論理配線で機能動作が定まるいわゆる Wired Program 方式の専用処理装置で、カウンタや制御回路の二重化、パリティビットを含んだ論理演算、磁気ドラムの書き込み後読出しチェックなどにより誤動作を検出し、正常になるまで繰り返す方式をとり論理素子には前記の NEAC-2203 用のパッケージを用いた。

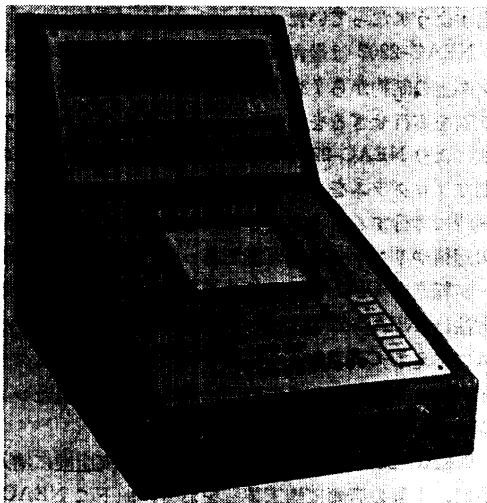


写真-8 近鉄座席予約システム用端末装置

磁気ドラムは本システム用に 100 万ビットの当時としては超大型のものを開発し使用した。ドラムは 2 台設け同一の内容を両方に記録し、読出しも両者を比較し、単独運転から二重化運転へ移行する際のためコピー機能をもたせた。

このシステムは上述のように業務、運用、保守において豊富な機能をもったものであり、その開発、運転によりオンラインシステムの貴重な経験を数多く得たが、Wired Program 方式のため設置後の変更、拡張が困難で、このシステムの運用を通して今後のシステムはプログラム記憶方式によるべきであると確信するに至り、次いで開発した日本航空のシステムは NEAC-2230 を中心にするものとした。

4.5 NEAC-2202 の開発

初のトランジスタ計算機として NEAC-2201 が開発されている頃、株式売買業務の伝票処理機械化の相談を山一証券殿より受けた。そしてこれが初のオンライン・リアルタイム・コンピュータ NEAC-2202 プロジェクトとして昭和 33 年春から石井善昭氏らを中心に設計を開始し 34 年 12 月に完成出荷した。

株式売買の窓口における顧客対応の伝票処理業務は

- ① 伝票のフォーマット・コントロール
- ② 株式売買金額計算
- ③ 伝票のコピーをさん孔紙テープにとる

という簡単なものであったが、問題は多数の窓口からの要求を即時に処理する方法にあった。

さん孔紙テープを入力媒体としたバッチ処理が当時の計算機利用の主要形態であったが、上記要求を満すにはオンライン入力とすべきだと考えた。窓口の端末装置は 7 台あり、ある端末装置が入出力動作を行っているときは余った CPU タイムは他の端末装置の計算に使用し、入出力動作はオーバランを生じない形で CPU タイムをサイクル・スチールして記憶装置と端

表-7 NEAC-2202 の性能

演算方式	10 進直列式固定小数点
内部の数値	10 進 8 桁（負数は 7 桁と負符号） 3 余りコード
演算種類	11 種類
加 減 算	1.2 ms（記憶待ち時間を含む平均値）
乗 算	30 ms（ " " ）
除 算	40 ms（ " " ）
トランジスタ	約 350
ダイオード	" 7,000
磁気コア	" 360（ただし、入出力装置 1 台増すごとにトランジスタ 14 個と若井のダイオード磁気コアが増す）
形 状	1,400×750×1,400 mm

末装置間の情報転送を行うハードウェア組込式のタイムシェアリング方式を考案した。端末装置との入出力動作や対応した計算処理のいずれも CPU タイムを要するものは端末装置の番号順のプライオリティでサービスした。なお伝票のフォーマット・コントロールや定形的な入出力情報は端末装置（ゼネタイプ）のプログラム・テープによる制御にまかせて CPU の負荷を軽減した。

NEAC-2202 のハードウェア技術には NEAC-2201 の先駆者の所産を利用したが、主記憶装置に 21 語 × 8 桁 × 5 ビットの磁気コアをサイクル・タイム 5 μs の 3D 方式で実用化したのはおそらく日本で最初の実用化であったと思う。

プログラムは 50 ステップまで組めるパッチ・ボードにし、税率等の常数は 100 個収容できるプラグ式で半固定化した常数盤を設けるなど CPU のハードウェア量を減らすことに工夫をこらした。

当時は 1½ アドレス方式が一般的であったが、NEAC-2202 では 3¼ アドレス方式ですべての命令を memory to memory の動作にしたのも大きな特徴で、まもなく IBM が 1401 を世に出し変形 3 アドレス方式ともいえる 2 アドレス方式が使われて以後 2 アドレス方式が広く使用されるようになっていった。

#### 4.6 NEAC-2204 の開発

NEAC-2204 は NEAC-2202 の発展として、昭和 35 年に開発に着手し、昭和 36 年 9 月に完成した。NEAC-2204 は NEAC-2202 の基本思想であるオンライン・リアル・タイム処理、多重プログラム処理に力点をのこす。

- プログラム内蔵方式の導入
- ファイル装置、入出力装置の整備

を行った。しかも中小型領域をねらってできるかぎりローコストな計算機を目標とした。

主記憶には性能よりコストを重視して磁気ドラム (3,000 語、1 語は 10 進 12 桁 + 符号 1 ビット + パリティ) を用いたが、演算速度とバランスさせるために磁気コアによるバッファ・メモリ (容量 200 語、サイクル・タイム 5 μs) を階層構造でもたせて現在のキャッシュのような使い方をした。このバッファ・メモリは主記憶のアドレス空間の一部を占め、磁気ドラムと同じレベルのメモリとしてプログラムからみえるようになっている。このため、プログラマはブロック転送命令で実行したいプログラムやデータをバッファ・メモリに移し、そこで高速に実行することができた。また

表-8 NEAC-2204 の性能並びに規格

演算方式	10 進 直列式固定小数点 クロック周波数 191 kc/s
制御方式	プログラム記憶方式
語長	数値語 10 進 12 桁および符号 (1 ビット) 文字語 2 桁で 1 文字 (カナ文字、記号)
命令	3¼ 番地方式 インデックスレジスタ 14 個 (但し 1 プログラムにつき 2 個)
演算速度 (磁心記憶使用)	加減算 1.5 ms 乗算 33.5 ms 除算 38.75 ms
内部記憶 磁気ドラム	主記憶 3000 語、平均呼出し時間 13.7 ms テープ記憶 100 語、" 3.7 ms 磁心記憶 100 語、" 10 ms
磁気テープ装置	磁気テープユニット 6 台まで 読取書込速度 120 語/秒 1 リール 10 万語 380m
入出力装置	(NEAC-WRITER と光電式テープ読取機、高速度テープ装置各 1 台以外増設のときは入出力制御装置を要する。) 光電式テープ読取機 200 字/秒 4 台まで 高速度テープさん孔機 50 字/秒 4 台まで 高速度印字機 200 字/分 1 行 120 字 (96 文字用) いずれか 350 字/分 " (48 文字用) を 3 台まで カード読取装置 200 枚/分 3 台まで カード穿孔装置 100 枚/分 3 台まで NEAC-WRITER 7 台まで 印字速度 560 字/分 さん孔速度 1000 字/分 読取速度 100 字/分
消費電力	計算機本体 1.1 kVA (100V ±10V 50c/s あるいは 60c/s)
容積重量	" 幅 1400 × 奥行 750 × 高さ 1750 mm 重量約 1000 kg

磁気ドラム上にある命令については自動的にバッファ・メモリの固定領域に 10 命令が移送され、それがなくなるまで CPU はバッファ・メモリから命令をとり出すようになっていた。

NEAC-2202 は最大 50 ステップというプログラミング上の制約から 7 台の端末装置はすべて同じプログラムを実行せざるを得なかったが、プログラム内蔵方式により NEAC-2204 ではこの制約はなくなり 7 つの別なプログラムを CPU タイムをスライスする方式で同時に実行することができた。もちろんプログラム間の通信やリンケージも可能であった。端末装置とのデータ転送を CPU タイムのサイクル・スチールでやる方法は NEAC-2202 と同じであったが、各プログラムに与える CPU タイムはタイマにより自動的にスライスする方法をとりその時間は端末装置から見たレスポンス・タイムとのバランスで決めた。

NEAC-2204 の 1 号機は山一証券福岡支店殿に納入され、1 階の店頭で端末装置をおき、地下に NEAC-2204 をおいて、昼間は株の取り引きの処理をオンラ

インで店頭から入力シマスタファイルの参照, 更新を行って店頭の端末装置に必要情報を出力した。閉店後はバッチ処理で統計, 報告書作成などを行った。今日ではどこの銀行でもみられるオンライン・バンキングの先取りであったといえよう。

## 5. あとがき

こうして急速な技術進歩の中で次々と新しい計算機を開発していったのが昭和 30 年代であった。ところが, 計算機におけるソフトウェアの重要性の増大, 周辺装置の種類増大, 既存システムのレベル・アップといった動向に鑑みて, バラバラな計算機を何種類も作るのではなく, 統一された思想のもとに設計され, ソフトウェアや周辺装置が共通に使えてシステムのレベルアップが容易でかつメーカーの開発能力も分散されてしまわないような計算機シリーズの必要性が痛感された。そこでそれまでの経験や技術を集大成して新しい計算機シリーズを開発することを決意し, NEAC シリーズ 2200 が生れることになったが, この経緯については別の機会にゆずることとする。

**謝 辞** 本稿でのべた各計算機の開発には, 社外の非常に多くの方々にお世話になっているので, ここであらためて感謝の意を表したい。また本稿をまとめるに当たって協力いただいた社内の関係の方々にも感謝するしだいである。

## 参 考 文 献

以上述べた当社における計算機開発の詳細を知る上で参考となる文献には以下のようなものがある。

- 1) 長森, 吉沢, 石立, 秋野, 太刀川: パラメトロン計数型電子計算機 NEAC-1101 について, NEC, No. 38 (1958-6).
- 2) 長森, 吉沢, 石立: パラメトロン計算機 NEAC-1101 について, 電子計算機専門委員会資料(1958-11).
- 3) 長森, 石立, 太刀川: 3万ビット磁心マトリクス記憶装置の試作, 電気通信学会誌, Vol. 42, No. 11, p. 1064.
- 4) T. Ishidate et al.: Eddy Card Memory-A Semi-permanent Storage. Proc. of FJCC, (Dec. 1961).
- 5) 小林, 吉沢, 長森: トランジスタ, ダイオードを用いた高速計算機回路, 電子計算機専門委員会資料 (1961-2).

- 6) 長森, 吉沢他: 超高速計算機 NEAC-L2 について, NEC, No. 72 (1965-10).
- 7) 小林, 幸野, 石立, 伊原: NEAC-L2 について, 電子計算機専門委員会資料 (1965-3).
- 8) 桂, 小野寺, 野口, 本多, 大泉, 渡部, 石井, 遠藤, 出川: SENAC-1 (NEAC-1102) の概要および命令構成, 電気通信学会誌, Vol. 42, No. 11, p. 1000.
- 9) 出川, 遠藤, 石井, 浜田: NEAC-1103 電子計算システムの設計, 昭和 35 年度電気通信学会全国大会, p. 74.
- 10) 「電子機器および継電器応用装置」NEC 技報, No. 40, pp. 303~317.
- 11) 金田: 電子計算機 NEAC-2203 とトランジスタ, NEC 技報, No. 50, p. 63~69.
- 12) 出川, 金田, 宮城: NEAC-2203 電子計算機システムのシステム設計について, 昭和 35 年度電気四学会連合大会.
- 13) 金田, 宮城: NEAC-2203 電子計算機システムの外部記憶装置, 昭和 35 年電気四学会連合大会.
- 14) 瀬川, 島谷: NEAC-2203 電子計算機システムの入出力装置, 昭和 35 年電気四学会連合大会.
- 15) 金田, 島谷, 北村: NEAC-2203 電子計算機システムの割込み, 昭和 35 年電気四学会連合大会.
- 16) 石井: NEAC-2202 トランジスタ計算機, 電気通信学会誌 (1959 年 11 月).
- 17) 石井, 齊藤: トランジスタ計算機 NEAC-2202, NEC, No. 48, p. 35 (1961).
- 18) 田母上, 石井: 山一証券における小型計算機, エレクトロニクス・ダイジェスト, 第 23 号(1969).
- 19) 金田, 石井, 齊藤, 山田: NEAC-2204 電子計算機システム, 電子計算機専門委員会資料(1961-3).
- 20) 石井, 齊藤, 山田: NEAC-2204 電子計算機システム, NEC, No. 55, p. 19 (1962).
- 21) 石井: 時分割方式における待合せと改善率について, 情報処理 (1962-1).
- 22) 金田, 宮城, 北村: NEAC-2205 電子計算機について, 昭和 36 年電気四学会連合大会.
- 23) 宮城, 島谷, 金子: NEAC-2230 電子計算機システムについて, 昭和 38 年電気四学会連合大会.
- 24) 宮城: NEAC-2206 電子計算機システム, 電気通信学会, 電子計算機研究専門委員会資料.
- 25) 河波, 井口, 齊藤, 山田: 小型計算機による窓口業務のリアルタイム処理, 昭和 39 年度電気四学会連合大会.
- 26) 奈波, 高岸, 玉田, 長井, 金田, 吉沢, 中村: 近畿日本鉄道の座席予約システム, NEC, No. 51 (1962, 1月).

(昭和 51 年 6 月 17 日受付)