

解説



記憶階層のためのハードウェア技術†

石井 治††

1. 概 説

コンピュータ用のメモリに多くの種類があり、それらを組合わせて“階層 (hierarchy)”を構成することは周知である。その現状を展望する前に、そのことの必然性を見直すのもあながちに無用ではあるまい。

メモリが、単一のものであるよりも階層として構成する方が合理的なことの理由は、“シーズ”面 (デバイス技術) からの必然性と、“ニーズ”面 (利用形態) からの必然性の両面から裏付けられる。

デバイス技術面からみたときのメモリ技術は、きわめて広汎な分野にわたっており、相互にほとんど関係がないとまでいえるものを含んでいる。そこから具体化される装置の機能、性能に一長一短があることはむしろ当然である。その利点を生かし、欠点を補うために複数のメモリを組合せて階層構成とすることが必要となる。

利用形態からみたときの情報記憶は、均質なものではない。ある種の情報は頻繁に利用されるが、またある種の情報は利用される確率がきわめて低い。さらに、ある種の情報はブロックとして参照されるが、そのブロックの大きさもまちまちである。このような利用形態の相異に対して、その情報を収容する装置の性質の適否ということが問題となる。そして結局、単一の装置ではなくて、‘適材適所’に何種類かのメモリが用いられることになる。これが利用面からみたときの、記憶階層の存在理由である。

これをシステム設計の立場からみると、装置としてのメモリの性能、機能を明確につかんで、利用面からの要請に適合させることがその主な課題ということになるだろう。その外にコスト、信頼性、保守性など多くの配慮が必要なことはいうまでもない。

2. メモリの性能要因

メモリの基本的な機能は、情報の書込み、保持、読出しの3種だから、その基本的な性能も、書込み、読出しの速度と、保持情報の量 (すなわち記憶容量) ということになる。情報の書込みと読出しでは、所要時間の異なる装置もあるけれども、現在メモリの主要部分を占める半導体 RAM、磁気コアならびに磁気ディスク、テープなどでは書込みと読出しが同等の時間で行われるのでこれを区別せず、それが異なるものは特にそのことを表示するのが普通である。それで、読出し操作を対象としてその速度に関連した性能項目を挙げると、これにはつぎの2つが区別される¹⁾。すなわち、

(i) アクセス時間 読出しの指令が与えられてから、必要な情報が得られるまでの時間*。

(ii) 転送レート 情報の転送が継続される場合毎秒何ビットのレートで行われるかという情報転送の速度。

ところで、記憶動作速度、とくにアクセス時間は記憶容量と密接な関連があり、容量が大きくなるとアクセス時間も大となるのが普通である。この事情をメモリの装置技術の面から見てみよう。

メモリにおける記憶情報読出しの操作を一般的にブロック図で示せば、図-1 ようになる。すなわち、記憶情報読出しの指令が与えられるとメモリ装置内では該当する記憶場所が選択 (アドレス解読) され、それにもとづいて記憶媒体の駆動が行われる。媒体から得られる信号は通常微弱なのでこれを検出・増幅・整形して出力情報が得られる。これらの操作にはそれぞれ時間遅れが伴うので、その総計がアクセス時間となるのである。記憶容量が大きければ、アドレス解読の操



図-1 記憶読出しの機能ブロック図

† Hardware Technologies for Memory Hierarchies by Osamu ISHII (Electrotechnical Laboratory).

†† 電子技術総合研究所

* アクセス時間の定義には、読出し指令が与えられてから読出し情報の先頭が到着するまでの時間とするものと、情報の転送が完了するまでの時間とするもの2つがあり、現実にはこれらが混用されている。

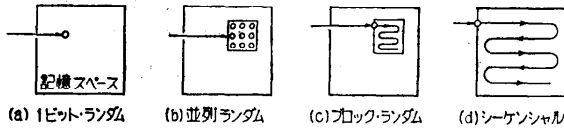


図-2 アクセス形式

作も複雑であり、媒体上の該当場所を求めるにも多くの時間を必要とする。これが、記憶容量と動作速度の関連をもつ理由であるが、このことをもう少し明確にするには、記憶情報読出し（アクセス）の形式をくらべてみる必要がある。

図-2はその代表的なものを模式的に示したものである。図中の4角は記憶スペースを示しており、(a)ではそのスペースの中のどの1ビットでも外から直接に指定される。そのアドレスの選択が外部で行われることを矢印で示してある。どのビットも対等に指定できるということを“ランダム”ということばで表わしている。(b)はランダムに選ばれるのが複雑ビットとなっているのであって、その複数ビットは並列に読出される。主メモリやキャッシュなど‘内部メモリ’はこの形式のものが多い。(c)は情報のブロックについてはランダムに指定されるが、ブロックの中では順次、定まった順序で情報が読出されるというもので、磁気ディスク、磁気バブルなどはこの形式とみることができる。この性質を抽象化してとくに強調する場合には、BORAM (Block Oriented Random Access Memory) とよぶこともある。(d)は完全な逐次読出し動作で、情報はいつでも順次に読出される。(c)、(d)の形式についても図-2では1ビットずつ読出されるように書いてあるが、当然これに並列性をもたせることも可能であって、たとえば、磁気テープ装置などは(d)の形式だが、1バイト分(8ビットとパリティ)を並列に操作するのが普通であり、磁気ディスクにおける‘シリンドラ’というのも、この並列性に与えた名称に他ならない。

さて、図-2で記憶スペースの外からの指定(矢印で示してある)は、図-1の機能ブロック図で“アドレス選択、駆動”という部分に対応するが、記憶媒体そのものについてもその容量が大きくなれば遅延時間が大きくなる。その遅延時間は、媒体に固有のアクセス時間に相当するものであって、これを t_a とし、記憶容量を N (ビット) とすれば、記憶素子の配列が1次元的であるか2次元的であるかまたは3次元的であるかに応じて、 $t_{a00}N$ 、 $t_{a00}\sqrt{N}$ 、 $t_{a00}\sqrt[3]{N}$ という構成

があり得る。磁気テープは1次元的なメモリであり、磁気ディスク、コアメモリ、LSIメモリなどは2次元的なメモリと見られる。これらの中には3次元構成のように見えるものもあるが実際には、2次元的な平面を積み重ねたものが大部分であり、3次元的に均質な記憶媒体というものは今のところ実現していないようである。

記憶容量と動作速度の関係について現状を展望する前にその限界を考えてみよう^{2),3)}。LSIや磁気記録の高密度化はきわめて著しいが、その限界はどのようなだろうか。

1ビットの記憶素子に対して原子または分子の1個を対応させることは安定性などに問題があるといわれる。それで100個程度の原子または分子を1ビットに対応させるとすれば、1ビット領域の大きさはほぼ 10 \AA 程度となる。この距離を光が通過する時間は、 3×10^{-18} 秒程度となり、これが媒体上の1ビットを走査する最小時間と考えられる。これに前述の次元構成を対応させたときの、記憶容量に対するアクセス時間の関係は図-3に記してあり、これはアクセス時間の限界を与えるものである⁴⁾。これに対して現実のメモリの占める概略の位置も同図に記入してあるが、どれもこの限界から大幅に離れている。このことは現在のメモリのアクセス時間が、記憶セルの寸法限界というような原理的なことではなく、装置に固有のアドレス選択、駆動技術によって与えられていることを示すものであり、今後の改良の余地が多いことを示唆している。

3. 各種メモリの位置づけ

図-3にもとづいて現在の各種メモリの特徴を概説する。それぞれの詳細は本特集集中の別項に記されるの

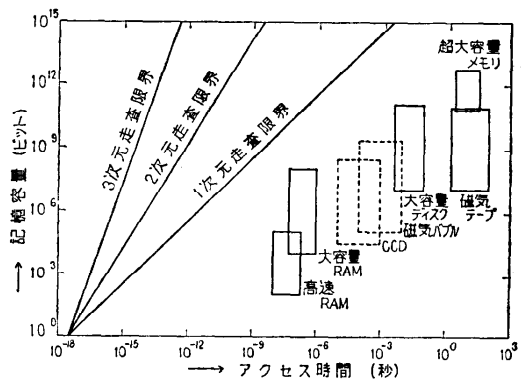


図-3 記憶容量と動作速度

でここでは一般的に展望するに止める^{6), 6)}。

3.1 RAM*

シリコン半導体による LSI デバイスが主流となっており、とくに不揮発性が必要な一部の用途には磁気コア、ワイヤなどの磁性素子も用いられている。またシリコン以外の基材としてはガリウム砒素などの化合物半導体、ある種の非晶質材料、さらに超電導のジョセフソン効果を利用するものなどが研究されているが実用の段階には至っていない。

シリコン LSI による RAM は、高速動作を指向した比較的集積度の低いデバイスから、大容量を指向した高集積（現在 64 kbit/チップが実用に入りつつある）のデバイスまで、広い性能範囲をカバーしている。さらにそのデバイスをプリント配線板上に組合せて装置を構成する段階での設計の自由度が大きいこともこの種メモリの特徴である。

デバイス技術としては、バイポーラ形と電界効果形（MOS 形ともよばれる）があり、一般に前者は高速、後者は大容量に適するけれども、最近 MOS 形でもかなり高速のものが作られるようになり、バイポーラ分野は特に高速なものに限られる傾向がみられる。

集積度の増大に伴って、テスト方法、欠陥対策、冗長度の導入などの問題が重要度を増し、多くの実務的な問題が解決を迫られる状況にある。

3.2 磁気記録形のメモリ⁷⁾

現在、ファイルメモリ、または外部メモリとよばれるものは、磁気ディスク、磁気テープを主流とする磁気記録技術にもとづく装置が大部分を占めている。それ以外の技術としては、“光メモリ”とよばれるものが古くから候補に挙げられて来たが、ごく特殊な用途に試用されたのに止まっている。磁気記録形メモリの特徴としては、(i)ビット価格が低い、(ii)情報の読出しと書込みが同等に自由、(iii)不揮発性、(iv)記憶媒体だけを取外し保管できる、などが挙げられるがまた記憶容量の異なる多種の装置が作られて広い用途をカバーすることも重要な特徴である。これは 1970 年代に著しく発展した分野で、この期間に実用化された装置としては、フロッピーディスク、ミニフロッピー、カセットおよびカートリッジ形のテープとディスク、ヘッドとディスクを一体化したデータモジュール（ウインチェスターともよばれる）、テープの自動装着

機構をもつ大容量メモリなど多くの種類が挙げられる。このことは記憶階層の構成に当って広い選択の可能性を与えるものである。とくに、取外し可能な媒体としての優位性は当分他の技術に代替される可能性はないと考えられる。

3.3 固体ファイルメモリ

図-3 中に点線で記入してある CCD、磁気バブルがこれに該当するもので、電子ディスクとよばれることもある⁸⁾。磁気記録形のメモリは記憶媒体が機械的に運動するのに対して、この種の装置は運動する部分を含め固体装置である。CCD と磁気バブルは広義の LSI デバイスとみられる。また、実験的なものとしては電子ビームを用いた装置なども含まれる。これらに共通の特徴は、アクセス形式がブロック・ランダムなことで、RAM よりも大容量の構成に適している。図-3 にみられるように、RAM と磁気ディスクの間にはアクセス時間の大幅なギャップがあり、記憶階層構成上の問題点の 1 つとなっている。固体ファイル装置はこの欠陥を補完する性能領域を占めるものである。現在一部に実用されているがまだ本格的な利用状況に達していないとみられるので図では点線で記載した。

3.4 その他のメモリ

半導体 LSI 技術の進歩によって上述のメモリと機能的にやや異なるメモリが実用的に作られるようになった。その 1 つは“論理記憶”ともよばれるもので、普通のメモリよりも論理処理機能を強化したものである。記憶内容との一致検出機能をもつ連想記憶 (Associative Memory, または Content Addressable Memory, CAM) や、アドレスによらず書込み順序にもとづいて読出されるスタック記憶などは処理装置内にしばしば利用され、記憶階層の制御には重要な役割を果たしている例も多い。

その他のメモリとしてもう 1 つは、読出し専用記憶 (ROM) である。これは LSI 以外にもいろいろな種類のもものが試みられ、実用されたが、LSI 技術によってその使い易い価格と形態のために使用分野が著しく拡大した。マイクロプログラム・メモリや、特定のコード変換、文字パターンの発生などに用いられているが、今後のシステムでこの種メモリの有効利用はソフトウェアのファームウェア化の観点から記憶階層構成上の重要な課題の 1 つとなるだろう。

* RAM (Random Access Memory) というのは、アクセス形式に対して与えられた名称であるが、LSI 関係では ROM (Read-only Memory) に対置された名称として用いられることが多い。

4. 階層の諸形態

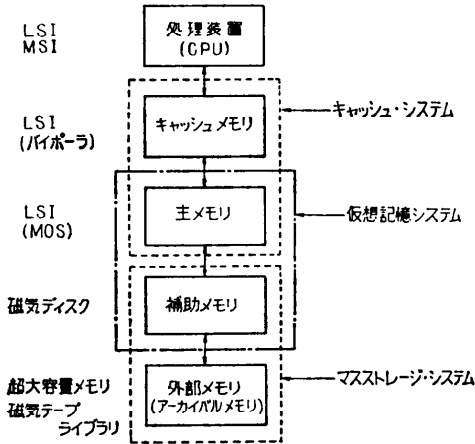


図-4 記憶階層とその組合せ制御システム

4.1 概 説

情報処理システム中におけるメモリの使用形態はますます多様化しつつあり、概括的に述べることは困難である。ここでは階層構成の典型的な例によってその概要を述べる。図-4はこれを模式的に示したもので、コンピュータの“本体”すなわち処理装置は半導体LSI, MSIなどの論理デバイスで構成される。それに最も近い位置に高速のキャッシュメモリが配される。これは多くの場合バイポーラのLSIメモリであり、見方によっては処理装置の一部ということもできる。主メモリはこれよりもずっと大きな容量が必要である。これにはMOS・LSIが用いられる。主メモリをバックアップするために、または高速高価な主メモリに常駐させておく必要のない大量の情報を保持するために、磁気ディスクなどの補助メモリが用いられる。さらに大量の情報となると、磁気テープに移して通常は媒体だけを保管し、必要なときにテープハンドラに装着して利用する。中にはその着脱を自動化した“超大容量メモリ”というようなものもある⁹⁾。

以上は装置の種類という面からみた記憶階層の概要であるが、その各装置は個別に動作するのではなくて、装置間の情報転送の制御を自動化しようというのが記憶階層技術の流れである。キャッシュと主メモリの間の転送制御はハードウェアにより自動的に行われるように設計されるのが普通であって、キャッシュメモリそのものは、プログラマからみえるアドレス空間としては存在しない*。

主メモリと補助メモリの間の情報転送を自動化する

*これが cache の名の由来である。

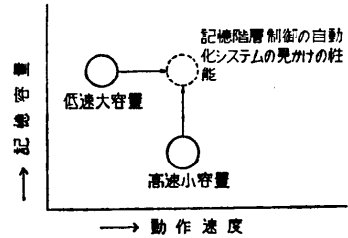


図-5 記憶階層制御の自動化による性能向上

試みは、キャッシュ・システムよりも以前に遡るもので、仮想記憶とよばれる。この考え方を補助メモリとさらに大容量の外部メモリの間に拡張したものの1例がIBM 3850 マスストレージシステム (MSS) で、大量のデータはこの場合磁気テープカートリッジに収容され、これを使用する場合にはその情報を一たん磁気ディスクに移してそこから読出すのである。

図-5は以上に述べたような、低速、大容量のメモリと、高速、小容量のメモリを組合せて、その間の情報転送を自動化することの利点を概念的に示したものである。すなわち、その組合せシステムを外部からみると、使用者には点線で示したような高速、大容量のメモリと等価にみえるのである。ただしこの2装置間の転送は自動的であるというだけでなく、その頻度が小さいことが必要である。アクセスの多くは高速メモリだけで処理され、まれに大容量メモリが参照されるというのでなければ所期の効果は得られない。

このような階層構成の最適化は当然その時点での各メモリの性能、価格と、制御手順に依存する。具体的にいうならば、図-4に示した各メモリのちょうど中間に位置づけられるような階層構成も可能である。実際に主メモリと補助メモリの間に高速の補助メモリを使用するシステム構成も行われており、“ディスク・キャッシュ”とよばれる場合もある。そのようなモデルによって、記憶階層の選択の考え方の例を以下に述べてみよう。

4.2 記憶階層の選択の考え方

図-6は2種の記憶階層システムを並べたものである。システムIはCPUに対して、RAMとディスクの2段構成のメモリを接続したもので、システムIIはRAMとディスクの間に高速補助メモリを1段加えたものである。高速補助メモリの具体的なハードウェアとしてはCCD、磁気バブルなどの固体ファイルメモリが該当するであろう。それぞれのメモリの記憶容量を、図中に記入したように $N_1 \sim N_5$ 、アクセス時間を tR, tF, tD 等とする。また、 λ は読出し要求を受けた情

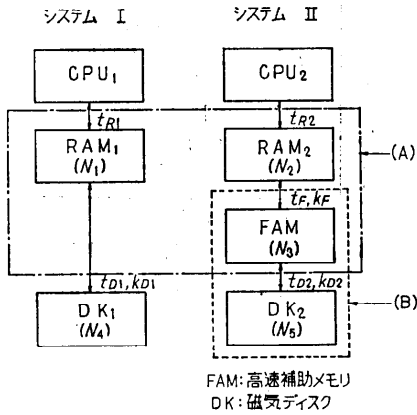


図-6 記憶階層の選択

報が上位（高速）のメモリの中になくて、バックアップメモリから読出す確率（ミスヒット率）を表す。そうすると、たとえば CPU₁ からみたメモリの実効的なアクセス時間を t_1 とすると、

$$t_1 = t_{R1} + k_{D1} \cdot t_{D1}$$

と考えられる。 k_{D1} は N_1, N_4 およびプログラムの参照アドレス分布などに関係するが、一般に N_1 が大となれば小さい値となり、

$$t_{R1} \gg k_{D1} \cdot t_{D1}$$

ならば、図-5のような見かけの性能が達成される。

システム II は RAM 磁気ディスク (DK) の間に高速補助メモリ (FAM) を用いている。この FAM は階層の考え方の上で 2 通りの見方ができる。その 1 つは図中に 1 点鎖線で示したように、RAM₂ と FAM の組合せを RAM₁ に対応させるもので、この場合 CPU からみて同じ性能が

$$N_1 > N_2$$

で達成できると考えられる。もう 1 つの考え方は、FAM と DK₂ の組合せを DK₁ に対応させるもので、この組合せの実効アクセス時間を t_{F0} とすれば

$$t_{F0} = t_F + k_{D2} \cdot t_{D2}$$

となる。FAM のハードウェアは、 $t_F \ll t_{D1}$ の装置が選ばれることが多いから、比較的容易に

$$t_{F0} < t_{D1}$$

が具体化できる。この面から考えても RAM₂ の容量は RAM₁ のそれよりも小さくてよいという前述の結論と一致する。

以上の議論は、CPU からみたときのメモリのアクセス時間を等しくするとき、FAM を用いると RAM

の容量が小さくて済むということだったが、逆に記憶容量を一定として実効アクセス時間を短縮しようという立場もあり得るであろう。また、記憶容量、実効アクセス時間を一定にして価格の低下を目的とする場合もある。実際には、容量、速度、価格の 3 要因の間で、具体的な要請に応じて妥協点が選ばれることになる。

このように階層システムの選定は、その要因が多面的で相互に関連を有するばかりでなく、メモリ・アクセス動作の基礎となる参照アドレスの発生分布に不確定な要素が多いため（個別のプログラムやデータに依存する）、その最適化が一意に定まらないのが普通である。そしてここに無視することができないのは、単に異種のメモリを組み合わせればよいわけではなく、その間の情報転送を制御しなければならない点である。この制御を自動化することが大局的な技術の流れである。これにはかなりのソフトウェアならびにハードウェアを必要とするのであるが、そのうちのハードウェアについては LSI 技術の進歩によって、かなり複雑な制御機構も現実的な価格で具体化できる状態となってきた。このため、かつては大形コンピュータでなければ実用できなかったキャッシュ・システムや仮想記憶方式がミニコン程度でも利用できるようになった。今後この傾向はさらに強調され、記憶階層の概念は情報処理システムに広く適用されるだろうと思われる。

5. あとがき

記憶階層の問題を、ハードウェア技術の面から概観した。メモリのハードウェア技術は急速に進歩しつつある分野であり、ハイアライキ構成はそれらの組合せの最適化によって選ばれるものであるから、したがってその構成も急速に変化しつつあるといつてよい。しかもメモリのビット価格の低下によって、一つのコンピュータ・システムに用いられるメモリの容量は急速に増大しつつある。このため記憶階層の問題も大容量の方に拡大する傾向を示しており、その場合、メモリのハードウェアならびに装置間の情報転送の制御という、いわば情報の“容れ物”の問題ばかりでなく、そこに収容する情報の構造、アクセスのアルゴリズムなどソフトウェア面の重要性が大きくなる。これらの分野になると本稿で述べた記憶階層技術とは違うアプローチである“データベースマシン”などと密接な関連がでてくることになるだろう^{10), 11)}。

参 考 文 献

- 1) 情報処理用語, JIS C 6230 (1978).
- 2) Keyes, R. W.: Physical Limits in Digital Electronics, Proc. IEEE, Vol. 63, No. 5, pp. 740-767 (1975).
- 3) Freiser, M. J. and Marcus, P. M.: A Survey of Some Physical Limitations on Computer Elements, IEEE Trans. MAG-5, p. 82 (1969).
- 4) 石井 治: Computer Magnetics 総論, 日本学術振興会第 137 委員会応用磁気研究会資料 (昭 50. 7).
- 5) 石井 治: デバイス技術の動向, 情報処理, Vol. 18, No. 4, pp. 317-324 (1977).
- 6) Theis, D. J.: An Overview of Memory Technologies, Datamation, pp. 113-131 (Jan. 1978).
- 7) Hoagland, A. S.: Storage Technology: Capabilities and Limitations, Computer Vol. 12, No. 5, pp. 12-18 (May 1979).
- 8) 石井 治: 電子ディスク, 情報処理, Vol. 17, No. 12, pp. 1160-1168 (1976).
- 9) 石井 治: 最近のメモリ技術, 計測と制御, Vol. 16, No. 4, pp. 319-327 (昭 52).
- 10) Welch, T. A.: Analysis of Memory Hierarchies for Sequential Data Access, Computer, Vol. 12, No. 5, pp. 19-26 (May 1979).
- 11) Champine, G. A.: Current Trends in Data Base Systems, *ibid*, pp. 27-41 (May 1979).

(昭和 54 年 12 月 6 日受付)