

特集

## 研究会推薦博士論文速報



## 編集にあたって

胡 振江 (国立情報学研究所)

これは、今年の「研究会推薦博士論文速報」特集の第2弾である。平成20年度からスタートした「研究会推薦博士論文速報」は定期的に掲載することとなり、今年、情報処理学会誌の6月号と12月号で特集を組み、6月号に情報環境領域とフロンティア領域の博士論文速報、12月号にコンピュータサイエンス領域の博士論文速報を掲載している。

今回の特集号は、平成19年4月～平成20年3月に書かれた博士論文の中から、情報処理学会コンピュータサイエンス領域の研究会の主宰に推薦していただいた16本の優れた論文の紹介である。国際的に高く評価されて

いるもの、斬新なアイデアで高く評価されるもの、大きな将来性を持つもの、また大きな実用性を持つものなど、多様な論文が集められた。

本特集号のそれぞれの論文紹介は一般向けに分かりやすく書かれており、読者の理解を助けるためのポンチ絵が付けられている。さらに、第三者の意見として、研究会から簡潔な推薦意見も掲載している。本特集が、読者にとって、コンピュータサイエンス領域の各研究分野の最新研究動向に関する理解を深め、今後の展望を考える上で役立つことを願っている。

(平成21年10月8日)

氏名	Toshiyuki Shimizu (清水 敏之)				
学位論文題目	A Study on Document-Centric XML Search (邦訳: 文書指向 XML に対する検索に関する研究)				
取得年月	平成 20 年 3 月	大学	京都大学	学位種別	博士 (情報学)
推薦研究会	データベースシステム	掲載時の所属	京都大学大学院情報学研究科 特定助教		
推薦のことば	XML 文書に対する全文検索や情報検索を扱い、実用性の高い索引付け手法や検索システム構築手法などを提案している。成果を論文誌 3 本, 国際会議 6 本で発表し, 論文賞を受賞していることから高く評価できる。				

現在, XML は電子化された情報の標準的な記述フォーマットの 1 つとして広い範囲で使われている。XML の普及に伴い, XML の変換, 連結などの関連技術も開発され, もはや, XML はそれを利用している意識がない場合でも, システム内部のどこかでは利用されているといっても過言ではない。XML はタグで構造化されたテキスト文書であり, その論理的な構造は木である。

我々は論文や本などのデータを XML で構造化した, いわゆる文書指向 XML に対する検索に着目した。文書指向 XML に対して検索を行う場合, キーワードを用いた検索を行うことが有用であり, 検索の高速化や検索結果の精度向上が望まれている。

さらに, Web 上の文書に対してキーワードを利用した検索を行う Web 情報検索システム (Web 検索エンジン) のように, XML 文書に特化した XML 情報検索システムの開発も盛んになってきている。XML 情報検索では文書全体ではなく XML 要素を検索単位と考えることで細粒度の検索を実現する。検索結果のランキングや結果の提示手法, XML 中の要素の入れ子の扱いなどに研究課題がある。

XML 文書に対するキーワード検索に関しては, W3C により XML 全文検索に関するワーキングドラフトが発表されたり, XML 情報検索に関して INEX という国際プロジェクトが発足されたりしており, 近年活発に研究が行われている。

本論文の主な貢献は次の 3 項目にまとめることができる。(1) XML 文書に対する全文検索の高速化のための B+ 木索引の提案, (2) 関係データベースを利用した XML 情報検索システム「樵」の開発, (3) XML 情報検索における利得と閲覧コストの概念の導入とそれに基づき入れ子を適切に扱った検索結果の取得と評価の提案。



氏名	大森 隆行				
学位論文題目	拡張性の高い次世代ソフトウェア統合開発環境に関する研究				
取得年月	平成 20 年 3 月	大学	立命館大学	学位種別	博士 (工学)
推薦研究会	ソフトウェア工学	掲載時の所属	立命館大学情報理工学部助手		
推薦のことば	現在のソフトウェア開発において広く利用されている統合開発環境に含まれる問題点を実践的な観点から洗い出し, それを解決する手法のみならず実装まで提供している点で, 実用性に優れた論文として高く評価できる。				

現在広く用いられている IDE (統合開発環境) は, 標準の状態の開発に必要なツールを十分に備えていないという問題がある。このため, 近年, Eclipse を初めとする IDE では, プラグインと呼ばれるツールの追加や削除を行うことが可能となってきている。しかしながら, プラグインを開発するには, IDE の構造や拡張方法に関する深い知識が必要である。このため, ユーザが開発中に新しい機能を自ら開発し, 開発環境に組み込むことは困難である。

IDE におけるツールの不足は, 開発において扱うことが可能なデータの不足を引き起こす。特に, 従来の IDE はソースコード記述の支援に主眼を置いており, 変更の支援に関しては必要なデータが十分に保持, 提供されていない。

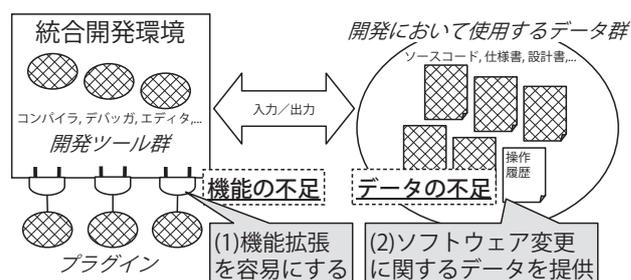
本研究では, これらの問題に対して, 次の 2 つの手法を提案する。

#### (1) XML を用いた柔軟な機能拡張

本手法は, ユーザが簡易な設定ファイルを記述することで, IDE の機能拡張を可能とする。本手法により, ユーザは RDF (Resource Description Framework) で表現されたプログラム構成要素間の関連を利用したツールを容易に構築可能となる。評価実験により, 拡張機能の実装に要するソースコード行数と, 拡張のために知らなければならない Eclipse のクラス数を減らせることを確認した。

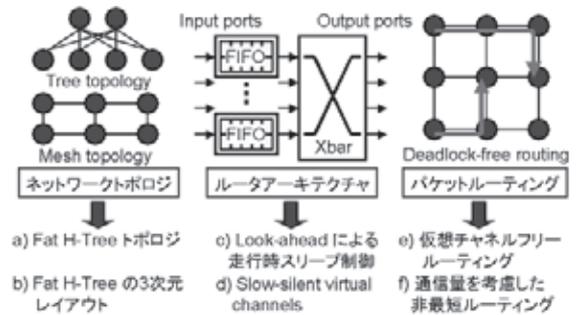
#### (2) 編集操作に基づくソースコード変更抽出

本手法では, IDE のエディタ上における開発者の編集操作をすべて記録し, ソースコード変更を追跡可能とする。記録された操作履歴を用いることで, ソースコード変更を扱うツールを容易に開発可能となる。評価実験では, 現実的なデータ容量で履歴の記録が行えることと, 記録時の操作性や履歴の正確性に問題がないことを確認した。



氏名	Hiroki Matsutani (松谷 宏紀)				
学位論文題目	A Study on Low-Cost and Low-Power Network-on-Chip Architectures (邦訳: 低コスト低消費電力なネットワークオンチップ・アーキテクチャに関する研究)				
取得年月	平成 20 年 3 月	大学	慶應義塾大学	学位種別	博士 (工学)
推薦研究会	計算機アーキテクチャ	掲載時の所属	東京大学大学院情報理工学系研究科 特別研究員 (SPD)		
推薦のことは	マルチ・メニーコアプロセッサの普及に伴い重要性が増しているコア間通信に焦点をあて、トポロジ、ルータアーキテクチャなどに関する斬新な提案を行い、消費電力、スループットなどに関して定量的に有効性を示した。				

半導体技術の進歩により、単一チップ上にプロセッサやキャッシュなどからなる多数の計算コアをタイル状に実装できるようになった。このようなタイルアーキテクチャにおいて、計算コア同士をバケットスイッチネットワークで接続する Networks-on-Chip (NoC) が近年注目を浴びている。NoC は高いコスト効率性が求められる組込み向けチップで利用されることが多く、このような用途では、オンチップルータの面積が増えるとアプリケーションを実行する計算コアの面積が圧迫されるので、ルータの面積は極力小さくする必要がある。また、消費電力の増加は、バッテリー寿命や放熱、パッケージングに影響を及ぼすため、ほぼすべての用途で低消費電力化が求められている。そこで、本論文では、低コストかつ低消費電力な NoC を実現するために以下の a) ~ f) の提案を行った(図を参照)。



トポロジに関する研究として、まず、a) Fat H-Tree と呼ばれる面積性能比の高いトポロジを提案した。そして、b) このようなツリー型トポロジを効率的に 3次元 IC にレイアウトする方法を提案した。

ルータアーキテクチャに関する研究として、まず、NoC のスタンバイ電力を減らすため、c) ルータチャンネルの走行時パワーゲーティングについて検討し、そのためのスリープ制御を提案した。次に、d) スイッチングとリーク電力の両方を減らすためのルータアーキテクチャとして slow-silent VC を提案した。

バケットルーティングに関する研究として、まず、e) トーラスなどのトポロジにおいて仮想チャンネルを用いずともデッドロックフリーを実現するルーティングを提案した。さらに、f) 通信パターンを解析したうえで経路を分散させるルーティングを提案した。

以上の提案を評価するために NoC 回路を 90nm プロセスで実装した。加えて、ネットワークシミュレータを用いてこれらの性能を評価し、それぞれの有効性と問題点を確認し、トレードオフを明らかにした。

氏名	Hamid Noori				
学位論文題目	An Architecture Framework for an Adaptive Extensible Processor				
取得年月	平成 19 年 11 月	大学	九州大学	学位種別	博士 (情報科学)
推薦研究会	計算機アーキテクチャ	掲載時の所属	University of Tehran		
推薦のことは	高性能化と低消費電力化を達成可能な動的再構成可能プロセッサとその実行フレームワークを提案している。マイクロアーキテクチャから高機能命令合成までを含めた要素技術を確立しており、今後の展開に期待できる。				

In this thesis, an architecture framework for an adaptive extensible processor is presented in order to shorten time-to-market and improve cost-, performance- and energy-efficiency in processor-based embedded systems while maintain the flexibility, programmability and binary compatibility. We try to reach this goal by using instruction set customization. However, to maintain flexibility a reconfigurable functional unit is employed instead of custom functional units. In order to have a reconfigurable functional unit which can be widely used by custom instructions generated for different domains of application, a systematic quantitative approach is used for fixing its architecture and specifications (number of inputs, output, supported operations, width, depth, and etc). The proposed RFU is based on a matrix of functional units (FUs). Two techniques are proposed for generating custom instructions. In the first technique, custom instructions are limited to one basic block. Using this architecture, performance is improved by up to 1.33, with an average improvement of 1.16, compared to a 4-issue in-order RISC processor.

In the second proposed approach we extend custom instructions over basic blocks, which are referred as multi-exit custom instructions (MECIs). Multi-exit custom instructions are generated by linking hot basic blocks. Due to including branch instructions in the MECIs and the multi-exit feature of them, the RFU also should support larger custom instructions and conditional execution. Experimental results show that MECIs enhance the performance by an average of 63% compared to CIs limited to one basic block. This result was achieved by using 48% more hardware and 20% more configuration bits. Also, the proposed architecture can reduce the energy consumption up to 89% and 40% in average. Fig. 1 illustrates the block diagram of the RFU and its integration with the base processor.

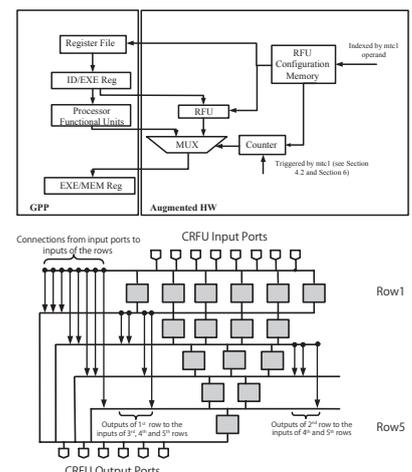
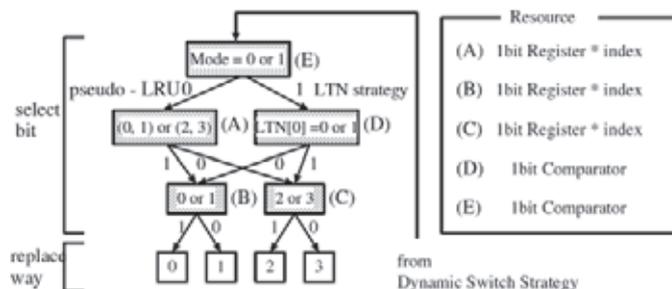


Figure 1. Block diagram of the RFU and its integration with the base processor

氏名	小笠原 嘉泰				
学位論文題目	マルチスレッドプロセッサにおける高性能キャッシュメモリアーキテクチャに関する研究				
取得年月	平成 20 年 3 月	大学	東京農工大学	学位種別	博士 (工学)
推薦研究会	計算機アーキテクチャ	掲載時の所属	任天堂 (株) 総合開発本部		
推薦のことは	本論文は、マルチスレッドプロセッサのキャッシュメモリで発生するスレッド間競合を抑え、プロセッサの高性能化を実現する斬新なアーキテクチャを提案し、その有用性と実現可能性を詳細な評価により明らかにした。				

近年、プロセッサの高速化としてスレッドレベル並列性を利用したマルチスレッドプロセッサに注目が集まっている。マルチスレッドプロセッサはプログラムから抽出したスレッドを並列実行することでプロセッサの性能を向上させる。ところが、スレッド間でプロセッサの資源を共有する場合、その資源の競合や枯渇が発生し、性能向上の鈍化や場合によっては性能低下を引き起こしてしまう。マルチスレッドプロセッサの1つであるSMT (Simultaneous Multi Threading) プロセッサでは、1コア内で複数のスレッドを同時実行するため、コア内の各種演算器やキャッシュメモリなどスレッド間で共有できる資源をできる限り共用している。そのため、スレッド間の資源の競合発生率が高く、特にキャッシュメモリの競合による性能低下は深刻である。



本研究はこの問題を解決するため、まず、SMT プロセッサ向けのキャッシュメモリリプレース方式を提案した。提案方式は、各スレッドが持つスレッド ID を用いることで、スレッドのリプレース可能なウェイを制限し、スレッド間の干渉を緩和させるリプレース方式である。提案方式は、スレッド間競合の多いプログラムにて有効に動作し、擬似 LRU と比較し最大 42.0% の性能向上率を実現した。

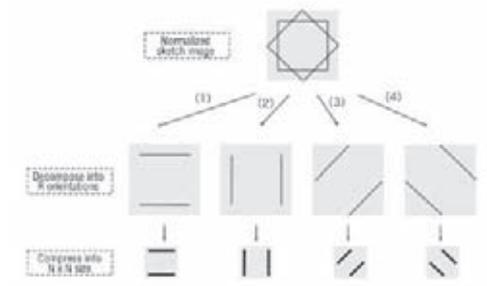
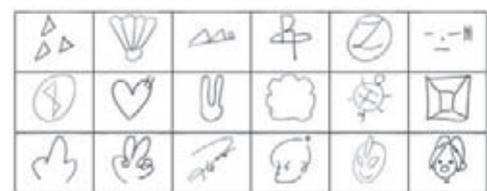
ところが、キャッシュ容量やプログラムによっては提案したキャッシュリプレース方式が有効に動作せず、一部性能低下を引き起こす場合があった。そこで、図のように擬似 LRU (pseudo-LRU) と提案方式 (LTN strategy) を同時に実装し、プログラム実行状態により、的確に2つの方式を切り替えるキャッシュリプレース動的切替方式を新たに提案した。評価の結果、動的切替方式は、SMT プロセッサ向けのリプレース方式で発生した性能低下を抑えることができ、最大 42.7% の性能向上率を実現できた。また、各方式を実装した結果、どの方式もハードウェア増加量は3%未満で実現できることが分かった。

氏名	Mizuki Oka (岡 瑞起)				
学位論文題目	Feature Extraction Approaches to Computer Security (邦訳: 特徴抽出手法のコンピュータセキュリティへの応用)				
取得年月	平成 20 年 3 月	大学	筑波大学	学位種別	博士 (工学)
推薦研究会	システムソフトウェアとオペレーティング・システム	掲載時の所属	東京大学知の構造化センター 特任研究員		
推薦のことは	本学位論文はセキュアシステムの基礎技術およびその基盤ソフトウェアへの応用となっている。学位論文の内容について、侵入検知システム分野でトップレベルの国際会議で、会場で他の参加者からも評価されただけでなく、海外留学経験も豊富、マイクロソフト社のインターンシップでベストインターンに抜擢され、ビルゲイツの自宅のパーティに呼ばれるなど研究内容、国際的評価も高いことから研究会推薦博士論文速報に推薦する。				

本論文は、パターン認識分野における特徴抽出技術をコンピュータセキュリティ分野に応用することによって得られた成果に関するものである。特徴抽出技術により、曖昧性を持つデータから、その曖昧性を許容しつつ精度良く異常を検知する手法、および、ユーザを認識する手法を開発している。

異常検知手法においては、時系列データとして記録されるイベントのログから、監視対象のイベントが正常であるか異常であるか判断する。その際、イベント時系列のイベント間の共起性に注目し、各ユーザを区別性をもって表す関係を抽出する。区別性を取得するために主成分分析を用いている。さらに、上記の手法をデータからの異常を発見するという視点で捉え、医療データから患者の異常を発見するという応用を行っている。多くの属性で表現されている患者のデータから、各患者を特徴的に表す属性の関係を抽出する手法の開発を行った。抽出された関係を用いることにより、健康な患者と病気の患者を精度良く区別できるという結果を得ている。

最後に、曖昧性を許容するユーザ認識技術として、スケッチを用いた認識技術を提案している。ユーザの自由な描画を入力とし、ユーザ認識に用いる。ユーザによる入力の曖昧性を最大限に吸収しつつ、認識精度を高めるために、入力を画像として扱い、エッジ検出を通して空間と角度に頑強な手法の提案を行っている。その結果、ユーザの利便性を保ちつつ、ユーザ認識技術として利用可能な精度を確保できることが確認された。



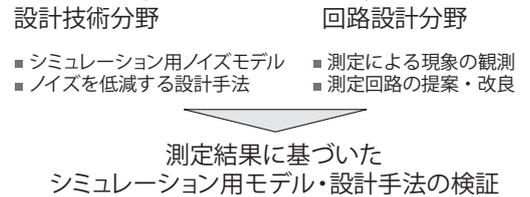
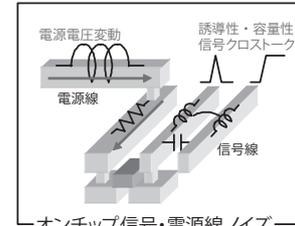
スケッチを用いたユーザ認識

氏名	Yasuhiro Ogasahara (小笠原 泰弘)				
学位論文題目	A Study on Modeling and Characteristics Validation of On-chip Signal and Power Noise Based on Measurement (邦訳: 実測に基づく信号、電源線ノイズのモデリングと特性検証に関する研究)				
取得年月	平成 20 年 3 月	大学	大阪大学	学位種別	博士 (情報科学)
推薦研究会	システム LSI 設計技術	掲載時の所属	(株) ルネサステクノロジ社員		
推薦のこたば	半導体の微細加工技術の進歩に伴って非常に重要な問題となっているノイズの問題に取り組んだ非常に堅実な論文である。ノイズ解析用の回路モデルの提案だけでなくオンチップノイズ測定回路を提案し実デバイスで評価している点は高く評価できる。よって本論文を推薦する。				

半導体プロセスの微細化に伴い、配線、電源線のノイズの影響が顕在化、深刻化している。回路設計においては、ノイズを予測するためのモデリング、シミュレーション手法や、ノイズ低減手法が必要とされている。これらの手法の正当性を保証するためには実デバイス上の実測結果に基づいた裏付けが必要である。

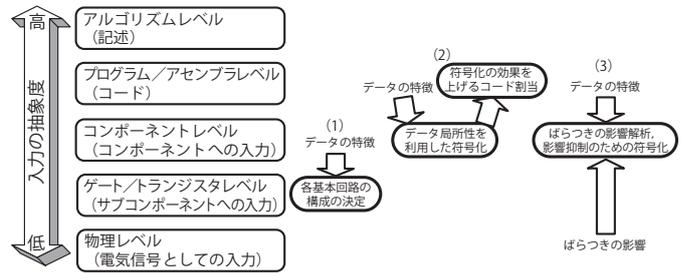
ノイズのモデリング、シミュレーション手法、ノイズ低減手法等に関しては回路理論やシミュレーションに基づいた研究が報告されている。一方で、実デバイス上でのノイズ測定手法に関する報告もなされている。しかし、モデリング手法やノイズ低減手法に関して、測定結果に基づいた正当性の検証は不十分である。測定に関する研究は測定回路の提案が中心であり、測定結果の応用や、実際の回路に近い条件での測定に関しては報告が少ない。

本論文では、LSI (Large Scale Integration) における信号、電源線ノイズの実測について論じている。電源ノイズに関しては本論文の用途に合わせてデジタル回路に容易に埋め込むことのできる測定回路の提案を行った。測定結果より、現在測定が不十分なノイズの現象、および回路動作への影響を明らかにし、シミュレーション手法、モデリング手法、ノイズ低減手法を検証した。本論文の主な貢献は下記の4点である。(1) 誘導性クロストークノイズの測定とノイズを再現するための配線モデルの検証。(2) 容量性、誘導性クロストークノイズの影響の将来予測。(3) 電源ノイズによる回路遅延変動の測定とフルチップシミュレーション向けの回路モデルの提案。(4) デジタル回路素子で構成され、デジタル回路内に埋め込み可能な電源ノイズ波形測定回路の提案とデカップリング容量の特性検証。



氏名	Masanori Muroyama (室山 真徳)				
学位論文題目	Hierarchical Low-Power VLSI Design Techniques Considering Input Signal Transition Behavior (邦訳: 入力信号遷移の振舞いを考慮した階層的低消費電力 VLSI 設計手法)				
取得年月	平成 20 年 1 月	大学	九州大学	学位種別	博士 (工学)
推薦研究会	システム LSI 設計技術	掲載時の所属	東北大学 原子分子材料科学高等研究機構 助教		
推薦のこたば	集積回路の低消費電力化や電力見積もりに取り組んだ論文である。集積回路の入力として与えられるデータやトランジスタの特性ばらつきを考慮するアイデアは非常に斬新である。実プロセス・テクノロジー使って回路を設計し提案手法を評価している点も評価できる。よって本論文を推薦する。				

トランジスタなどから構成される集積回路 (LSI) は電気信号として入力を受け取り、計算・記憶・転送・制御を行う。つまり、LSI からなるシステムへの入力を考えた LSI の電力削減技術、または逆にシステムに対し低消費電力となるような入力を与えることはあらゆるシステムを対象とした低消費電力化を考える上で本質的に重要である。今日、LSI を実現するために主に用いられている CMOS デバイスの動的消費電力はトランジスタの出力負荷容量を充放電する回数 (スイッチング回数) に比例しているため、論文ではスイッチング回数を削減するために入力の特徴を利用することを提案している。これまで、低消費電力化の分野では主にどのような入力に対しても効果のある低消費電力化技術が求められ研究され利用されてきたが、最早それだけではニーズを満足できない。更なる電力削減のために積極的に入力の特徴(個性)を利用する必要がある。



本論文では入力を階層化し、それら階層間の影響を利用した低消費電力化の枠組みを提供している。具体的には (1) 入力データの特徴を利用した算術演算回路の低消費電力化、(2) データの局所性を利用したバスの符号化および符号化の効果を上げるコード割り当て、(3) データの特徴と入力到着時間のばらつきを考慮したオンチップバスの電力ばらつきの解析およびその影響抑制のための符号化を提案している。

提案手法は、他の直交する技術との組み合わせが容易で、VLSI の更なる低消費電力化に寄与する技術である。今後、より存在感を増す組み込みシステムやセンサネットワークシステムでは低消費電力化が強く求められるうえに入力の特徴が現れやすいため、提案する技術の適用先として有望である。

氏名	Yuki Kobayashi (小林 悠記)		
学位論文題目	Low Power Design Method for Embedded Systems using VLIW Processor (邦訳: VLIW プロセッサを用いた組み込みシステムの低消費電力化設計手法)		
取得年月	平成 19 年 9 月	大学	大阪大学
推薦研究会	システム LSI 設計技術	掲載時の所属	日本電気 (株) システム IP コア研究所
推薦のことば	組み込みプロセッサを対象とした高速化・低消費電力化の手法を提案している。具体的には、プロセッサの設計記述量を削減する手法、プロセッサの電力を削減する手法、およびプロセッサ合成に必要な計算量を削減する手法など実用的な手法を提案しており高く評価できる。よって本論文を推薦する。		

近年の組み込みプロセッサでは、高性能化と低消費電力化への要求がますます高まっている。高性能かつ低消費電力である組み込みプロセッサのアーキテクチャとしては、VLIW アーキテクチャが有効であるが、設計が複雑であり、従来手法では設計空間探索における設計工数が膨大になるため、設計生産性の向上が求められていた。

本論文では、まず、VLIW プロセッサを高位のプロセッサ動作記述から自動生成する手法を提案した。提案手法では、多くの商用 VLIW プロセッサを表現可能な、複雑なディスパッチ・ルール(命令発行規則)を扱えるモデルを用いており、大きな設計空間を効率的に探索できる。評価実験の結果、提案手法による設計では、必要な記述量が手設計と比べて 80% 以上少なく、VLIW プロセッサの設計生産性を大幅に向上できることが分かった。

また、VLIW プロセッサの電力の大部分は、命令メモリ階層において消費されていることが報告されている。本論文では、VLIW プロセッサの命令ルーパ・バッファ(L0 バッファ)における消費電力量を削減するオペレーション・シャッフリングという手法を提案した。これは、入力となるスケジュールをさまざまに変化させながら消費電力量見積りを繰り返し、消費電力量の低いスケジュールを導出するアルゴリズムである。評価実験の結果、提案手法では、L0 バッファの消費電力量を最大約 30% 削減できることが分かった。また、計算量を大幅に削減するための効率的なスケジューリング手法も提案し、消費電力量削減率を維持したまま、オペレーション・シャッフリングの計算量を約 50 分の 1 に減らせることを示した。今後の課題としては、生成される VLIW プロセッサの品質の向上や、オペレーション・シャッフリングの消費電力量削減率向上などが挙げられる。

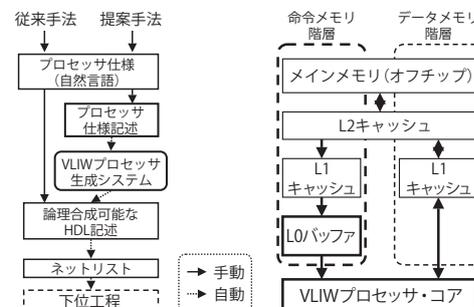


図-1 プロセッサの設計フロー

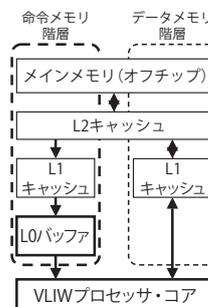


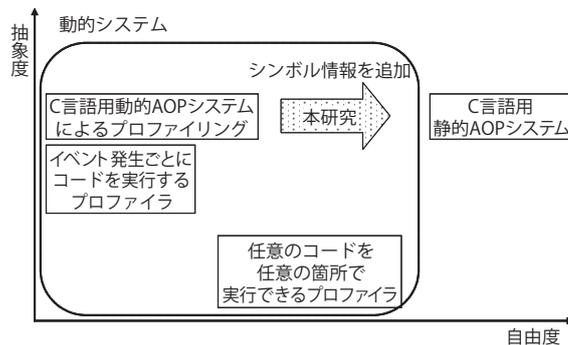
図-2 VLIW プロセッサを用いたシステム例

氏名	Yoshisato YANAGISAWA (柳澤 佳里)		
学位論文題目	A Dynamic Aspect-oriented System for Data-driven Profiling of OS Kernels (邦訳: データ主導のプロファイリングのためのカーネル用動的アスペクト指向システム)		
取得年月	平成 20 年 3 月	大学	東京工業大学
推薦研究会	プログラミング	掲載時の所属	日本電信電話 (株) NTT サイバースペース研究所
推薦のことば	アスペクト指向というプログラミング分野の最新の研究成果をオペレーティング・システムの開発技術に応用した独創的な研究である。		

プロファイリングはプログラムを高速化する際に不可欠な過程であり、質のよいプロファイラの開発は今でも重要な課題である。OS カーネルは OS の根幹となるさまざまなサービスを提供しているソフトウェアであるが、関連するモジュールをまとめる言語機構を持たない C 言語で記述されることが多い点やマルチスレッドで動作するという点から効率のよいプロファイラの開発は難しかった。

OS カーネルを対象とするプロファイラについてはこれまでも提案があるものの、プロファイリングのためのコード記述やその実行箇所を選択において自由度と抽象度を両立するのが難しく、効率的なプロファイリングを行うのが困難であった。選択したイベント間の経過時間を見ることができるとともに抽象度の高いプロファイラではその設計者があらかじめ意図した箇所しかプロファイリングできないため、調査において強い制限があった。また、任意の箇所では任意のコードを実行できる自由度の高いプロファイラではその指定方法や記述がアセンブリレベルの抽象度であり、効率的なプロファイリングが難しかった。

本研究では、OS カーネルのプロファイリングに動的アスペクト指向を用いる手法を提案した。これにより、ソースコードレベルの抽象度を確保しつつ、高い自由度で調査できるようになった。また、プロファイリングのためのコード記述をより簡単にするために access ポイントカットと xflow ポイントカットという 2 種類のポイントカットを提案した。Access ポイントカットにより所定の構造体メンバへのアクセスがある箇所にて調査コードを実行でき、関連するモジュールをまたがった調査が可能となった。たとえば、ネットワーク I/O に関する構造体はさまざまなレイヤで共通して用いられるが、このメンバへのアクセスを選択して調査が可能となる。また、xflow ポイントカットを用いることでさまざまなスレッドや仮想マシンをまたがった調査が可能となった。



氏名	笹田 耕一				
学位論文題目	高速な Ruby 用仮想マシンの開発				
取得年月	平成 19 年 12 月	大学	東京大学	学位種別	博士 (情報理工学)
推薦研究会	プログラミング	掲載時の所属	東京大学大学院情報理工学系研究科創造情報学専攻講師		
推薦のこぼ	本論文は Ruby 用の仮想マシン YARV に関する博士論文である。YARV は、現在世界的にも広く使われているプログラミング言語 Ruby の実行基盤として採用され、実用性が高いことから各種賞を受賞している。また、本論文と関連して、プログラミング研究会論文誌より 2 本の論文が掲載されている。				

近年、多様化するソフトウェア需要に応えるため、開発効率の良いプログラミング言語が求められている。その中で、オブジェクト指向スクリプト言語 Ruby が実用的で開発効率の良い言語として注目されている。しかし、従来の Ruby 処理系は抽象構文木を辿る単純な実装のため実行が遅いという問題点があった。そのため高い性能が必要となるソフトウェアの開発には用いることができなかった。

そこで、本研究ではプログラミング言語 Ruby の可能性を広げることを目的とし、Ruby を高速に実行する処理系の実現手法を研究した。そして、世界中で利用されるような実用的なソフトウェアを開発することを目標として処理系の開発を行った。高速化の手法は、(1) Ruby 用仮想マシンの開発、および (2) Ruby スレッドの並列実行によって行った。(1)、(2)を実現するための他の言語処理系での各種実装手法が知られているが、既存処理系との互換性、および保守性、移植性を維持したまま高速な処理系を実現することが課題となった。

(1) Ruby 用仮想マシンは、YARV: Yet Another Ruby VM というスタックマシンモデルの処理系を開発した。既知の最適化手法を適用し、2 倍以上の高速化を実現した。開発には VM 記述言語およびその処理系を新たに開発し、高い開発効率を実現した。(2) 並列スレッドの実行は、スレッドセーフでない個所も正しく動作させるように適切なロックを用いて開発した。また、ロックの過度な競合を避けるための工夫も行い、マルチコア環境上でのコア数に応じた性能向上を得ることができた。

本研究で開発した仮想マシン YARV は、2009 年 10 月現在、公式 Ruby 処理系の最新版である Ruby 1.9.1 としてリリースされ、オープンソースソフトウェアとして公開している。本研究によって世界中で多くの人に利用されるソフトウェアを開発するという実用的な面での貢献も行うことができた。

## 成果

### 高速な Ruby 処理系の実現

#### 仮想マシン YARV の開発

VM の設計  
1.5 倍 ~ 4 倍の性能向上  
実行時最適化  
最大 20 倍  
VM 生成系の利用

#### Ruby の並列実行

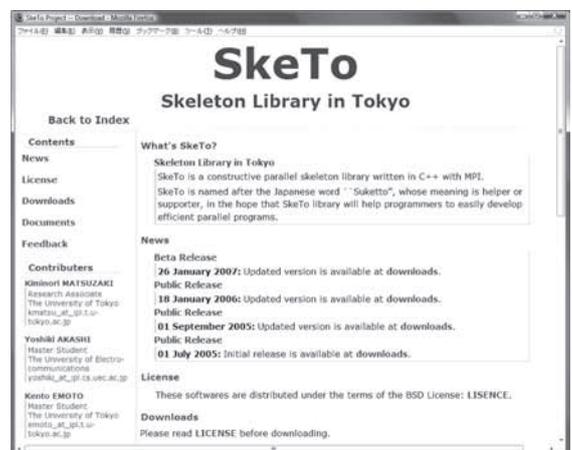
Ruby スレッドを並列実行  
ネイティブスレッドの利用  
挿入制御の導入  
8 core で最大 7.4 倍  
挿入制御オーバーヘッド削減  
最適値に比べ 3.4 倍高速

氏名	Kiminori Matsuzaki (松崎 公紀)				
学位論文題目	Parallel Programming with Tree Skeletons (邦訳: 並列木スケルトンによる並列プログラミングの理論と実現に関する研究)				
取得年月	平成 19 年 9 月	大学	東京大学	学位種別	博士 (情報理工学)
推薦研究会	プログラミング	掲載時の所属	高知工科大学情報学群准教授		
推薦のこぼ	本論文は、木に対する並列計算に関する研究成果をまとめている。最終的な成果は木スケルトンに対するスケルトン並列ライブラリの形で公開されており、理論と実践をバランス良くまとめ実用的なソフトウェアを実現している点などが高く評価される。				

並列計算は大量のデータを効率良く処理するための重要な計算手法であり、そのための効率の良い並列プログラムの開発手法は重要な課題である。木構造は多くの計算で用いられる重要なデータ構造であるが、その不規則・不均等な構造のため効率の良い並列プログラムを作成することは難しいとされていた。このような一般的なデータを対象とした並列プログラミングの方法論の確立が期待されている。

木構造を扱う効率の良い並列アルゴリズムについてはこれまでも提案があるものの、実際の問題に対してそれらを適用・実装することは非常に難しく、プログラム開発も個別になってしまっているのが現状である。特に、木構造を扱う逐次アルゴリズムと並列アルゴリズムとでこれらのプログラムが大きく異なってしまうことが問題である。大規模な木構造データを対象とする並列プログラムを開発するための系統的なプログラミング手法、および、得られた並列プログラムを実行するためのライブラリの実現が望まれる。

本論文では、木構造データを対象とする並列計算パターン (並列木スケルトン) を用いた並列プログラミングの理論と実現に関して論じたものである。並列木スケルトンは、逐次的なインタフェースと並列計算機上の実装を提供する。本論文の主な貢献は下記の 4 点である。(1) 構成的アルゴリズム論に基づいた並列木スケルトンの設計。(2) 系統的なスケルトン並列プログラミング手法の提案。(3) C++ と MPI による並列スケルトンライブラリ SkeTo の実現。(4) スケルトン並列プログラミングの木上の動的計画法やクエリ問題などに対する適用。なお、SkeTo ライブラリは Web 上 (<http://www.ipl.t.u-tokyo.ac.jp/sketo/>) にて公開されている。



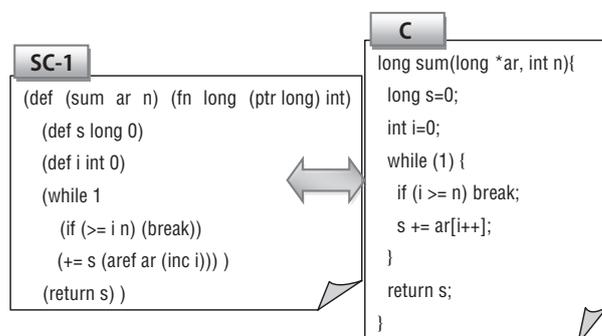
氏名	Tasuku Hiraishi (平石 拓)				
学位論文題目	Transformation-based Implementation of S-expression Based C Languages (邦訳：S 式ベース C 言語およびその拡張言語の変形に基づく実装)				
取得年月	平成 20 年 1 月	大学	京都大学	学位種別	博士 (情報学)
推薦研究会	プログラミング	掲載時の所属	京都大学学術情報メディアセンター助教		
推薦のことは	SC 言語は Common Lisp で扱いやすい S 式のシンタックスと C 言語のセマンティクスを持つ言語である。C 言語への変換により本格的な拡張 C 言語が実装可能で、入れ子関数や並列言語等を実現している。				

C 言語を高水準言語の実装用中間言語として利用することで、小さい開発コストでコンパイラの実装を行うことができる。しかし、コンパイラ実装の際、C 言語風の構文で書かれたプログラムはいったん抽象構文木に変換する必要がある、その変換器の実装コストは無視できない。また、標準の C 言語は実行スタックにアクセスする機能を持たないため、多くの高水準言語に備えられているごみ集めなどの言語機能を実装するには不十分である。

本論文はこれらの問題を、それぞれ S 式ベース C 言語 (Lisp 風構文の C 言語)、および入れ子関数 (関数内で定義する関数) によって解決することを提案し、その手法のいくつかの応用例を示している。

本論文の主な貢献は以下の通りである。(1) S 式ベース C 言語、SC-1 言語を設計し、その処理系 (SC 言語処理系) を開発した。(2) 高水準言語のコンパイラ実装を、SC-1 言語をターゲットとする変形規則の記述によって行うことを提案した。また、その変形規則の記述言語として、パターンマッチングなどの拡張機能を備えた拡張 Lisp を開発し、言語開発の効率良いプロトタイピングを可能にした。(3) C 言語に入れ子関数の機能を追加したプログラミング言語、LW-SC 言語を開発した。この言語を中間言語として利用することで、従来は困難であったごみ集めなどの言語機能の C 言語への変換による実装を、統一的な手法で行うことを可能にした。また、そのような入れ子関数を最小限のオーバヘッドで実現する実装手法を提案した。(4) バックトラックに基づく、新しい動的負荷分散手法を提案し、それを実現するための並列言語 Tascell を開発した。

LW-SC 言語や Tascell 言語の実装には SC 言語処理系を、さらに Tascell 言語の実装では LW-SC 言語の入れ子関数を用いる手法を実際に利用しており、それぞれの手法の有用性を裏付けている。

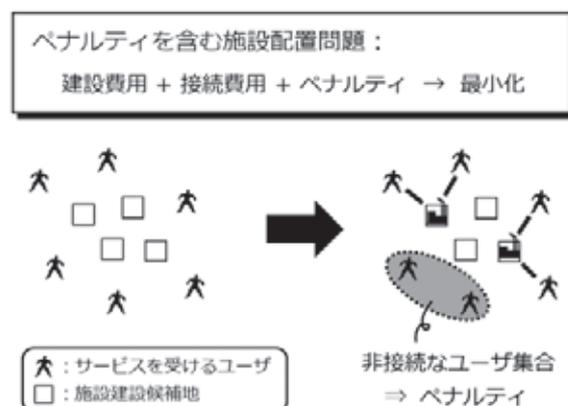


氏名	Kiyohito Nagano (永野 清仁)				
学位論文題目	Combinatorial Algorithms for Continuous Optimization with Submodular Structure (邦訳：劣モジュラ構造を有する連続最適化問題の組合せ的アルゴリズム)				
取得年月	平成 20 年 3 月	大学	東京大学	学位種別	博士 (情報理工学)
推薦研究会	アルゴリズム	掲載時の所属	東京工業大学情報理工学研究科ポスドク研究員		
推薦のことは	上記博士論文では、代表的な組合せ構造の 1 つである劣モジュラ関数に着目し、既存の組合せ最適化手法では解けなかった問題を、計算幾何や連続最適化の手法を駆使することで解決している。				

連続変数の世界の最適化では、凸関数の最小化問題は効率的に解けるクラスの問題である。離散的な対象を扱う組合せ最適化において、凸関数と対応する概念が劣モジュラ関数である。また劣モジュラ関数は、グラフ・ネットワーク理論のカット関数や情報理論のエントロピー関数など、さまざまな基本関数を一般化した概念であり、応用上も興味深い研究対象である。1970 年代以降、劣モジュラ関数の研究によって効率的に解ける組合せ最適化問題の離散構造が明らかにされてきており、劣モジュラ構造を持つ最適化問題に対して理論計算機科学の分野では近年より一層活発に研究されている。またここ数年、機械学習の分野では劣モジュラ最適化の応用への関心が国際的に高まってきている。

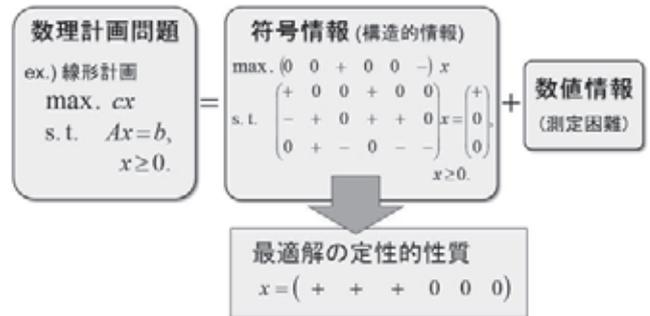
劣モジュラ最適化研究の目標は、具体的な問題構造を極力排除して劣モジュラ性のみを仮定して議論することで、問題の本質的な扱いやすさ・難しさを明らかにすることである。本論文では、劣モジュラ構造を含むさまざまな最適化問題を扱い、効率的に解ける新たな最適化問題のクラスの解明や理論的な計算量の改善する新たなアルゴリズムの開発を行った。さらに NP 困難であるような多項式時間解法が望めないいくつかの劣モジュラ最適化問題に対しては、効率の良い近似アルゴリズムの構築を行った。

本論文の主な貢献は次の 4 点である。(1) 劣モジュラ多面体における基本操作であるラインサーチ問題の理論的難しさの解明。(2) 単調性を持つ複数の劣モジュラ関数すべてを効率的に最小化するアルゴリズムの開発。(3) 劣モジュラ制約下の凸関数最小化問題に対する効率的なアルゴリズムの開発。(4) ペナルティを含む施設配置問題などの NP 困難な劣モジュラ最適化問題に対する、最新の凸計画の手法を用いた効率的な近似アルゴリズムの構築。



氏名	Naonori Kakimura (垣村 尚徳)				
学位論文題目	Sign-Solvability in Mathematical Programming (邦訳: 数理計画法における符号可解性)				
取得年月	平成 20 年 3 月	大学	東京大学	学位種別	博士 (情報理工学)
推薦研究会	アルゴリズム	掲載時の所属	東京大学大学院情報理工学系研究科助教		
推薦のこぼ	本論文では、係数行列の符号パターンから線形計画問題や線形相補性問題を解くことができるかを考察している。本論文で展開されている線形代数と離散数学の織り成す高度な数理は、第一級の国際会議でも好評を得た。				

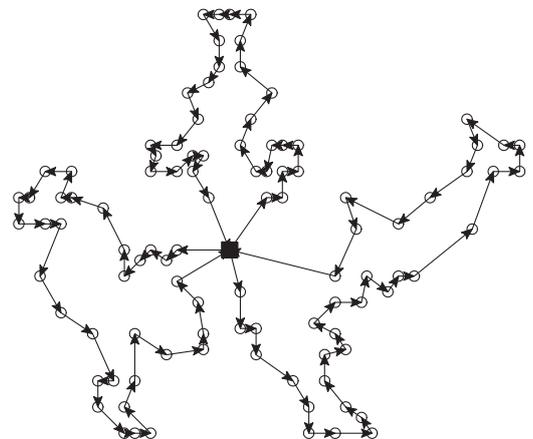
数理計画法は、オペレーションズ・リサーチなどのさまざまな工学的分野で応用を持ち、数理工学において重要な役割を占める。近年、計算機性能の向上やアルゴリズムの改良により、より広いクラスの数理計画問題が効率的に計算可能となり、実用上の有用性が増している。しかし、実際に工学の諸分野で現れる問題を数理計画として定式化する際、測定誤差などの外乱の影響により、係数など入力数値が正確に分からない場合が多い。本論文では、このような不確かさを克服する手法として、入力数値の正負零という符号情報を利用した組合せ的解析手法を提案する。符号情報は問題の構造のみによって決まり、測定誤差などの外乱の影響を受けない。数理計画問題を数値情報と符号情報とに分けて捉えることで、最適解の入力数値に対する依存度を解明し、高速な組合せ的解法の設計を行う。



本論文では、定性的行列理論と呼ばれる行列の組合せ的解析手法を利用して、具体的には以下の3つの成果を得た。第1に、定性的行列理論の枠組みの下、対称行列の符号指数を求める効率的な計算手法を提案した。第2に、基本的な数理計画の1つである線形計画に対して、符号可解性という概念を導入した。線形計画が符号可解であるとは、最適解の取り得る符号パターンの集合が係数の符号情報により一意に定まるものを言う。符号可解性は入力数値に依らない定性的性質であり、外乱の影響を受けない頑健な性質である。この符号可解性を判定する問題の計算複雑度を解明し、あるクラスの線形計画に対してその符号パターンを利用した組合せ的高速解法の設計を行った。最後に、線形計画の一般化である線形相補性問題に対しても同様に符号可解性を導入し、効率的な解法を提案した。

氏名	Hideki Hashimoto (橋本 英樹)				
学位論文題目	Studies on Local Search-Based Approach for Vehicle Routing and Scheduling Problems (邦訳: 配送計画問題に対する局所探索に基づくアプローチに関する研究)				
取得年月	平成 20 年 3 月	大学	京都大学	学位種別	博士 (情報学)
推薦研究会	アルゴリズム	掲載時の所属	中央大学理工学部経営システム工学科助教		
推薦のこぼ	配送計画問題に対してより汎用的なモデルを提案しその問題構造を解明するとともに従来の古典的なモデルに対しても高性能なメタ解法を提案している。これらの成果は学術的に興味深く、また実用性にも優れたものである。				

配送計画問題は、さまざまな制約条件の下で、複数の車両を用いてすべての客をちょうど1回ずつ訪問するような経路の中で、コストが最小のものを求める問題である。これは、代表的な組合せ最適化問題の1つであるとともに、非常に実用性の高い問題で、郵便・新聞配達、廃棄物収集や石油運搬などの応用を持つ。その一方で、この問題はNP困難であることが知られており、大規模な問題例に対して厳密な最適解を求めることは現実的にきわめて困難であると考えられている。そのような問題に対する現実的妥協策として近似解法がある。基本的でかつ有効な近似解法の1つに局所探索法と呼ばれるものがある。これは、現在の解の近傍に良い解があれば移動する、という操作を反復することで解を改善してゆく手法である。また、これらの近似解法を組み合わせるなどの方法により、多少時間はかかっても、より精度の高い解を求める枠組みはメタ戦略と呼ばれる。



本論文では、まず、客間の移動時間やコストに時刻依存性を持たせるなどの一般化を行った汎用的なモデルを提案し、客の訪問順序を探索空間とする効率的な局所探索法を提案している。その際、局所探索法の内部で解く必要のある部分問題に対し、その問題構造を明らかにするとともに効率的な解法を提案している。そして、これらを組み合わせることにより得られた汎用解法の有用性を実験的解析により示している。さらに、配送計画問題のなかでもよく研究されている時間枠付き配送計画問題に対して高性能なメタ戦略を提案している。この解法の中では、局所探索法に用いられる初期解の生成においてパス再結合アプローチに基づく手法や、過去の探索により得られた情報を将来の探索にフィードバックさせるための、探索にかかわるパラメータの適応的調整メカニズムが組み込まれている。ベンチマーク問題に対する計算機実験を行い、従来の最良値を多く更新するなど、大きな効果があることを示している。