

特集

新世代マイクロプロセッサ アーキテクチャ (後編)



編集にあたって

坂井 修一

東京大学 大学院情報理工学系研究科
sakai@mtl.t.u-tokyo.ac.jp

前号に引き続き、近未来のマイクロプロセッサアーキテクチャ技術について解説する。

高いスループットを得ることを主な目的として発展したマイクロプロセッサであったが、省電力や信頼性・安全性とのかねあいが重要になってきた。

省電力は、モバイル機器や組み込み機器においてはバッテリー消費時間をのばすために、サーバやデスクトップPCにおいてはチップの安定動作のために、重要となっている。ここでは、動作時の電力対策とリーク電力対策に分けて、それぞれ回路・デバイス技術とアーキテクチャ技術の両面からこの問題にどうアプローチするかを述べる。

マイクロプロセッサは、正しく安全にプログラムを実行しなくてはならない。ディペンダブルプロセッサやセキュアプロセッサの重要度が急速に増しているのは、インターネットの発達とともに社会のマイクロプロセッサへの依存度が上がり、悪意の第三者が急増していることと無関係ではない。本号では、多重化による信頼性の向上、外部アタックからの実行データや制御の保護について述べる。

前号を含め、これらアーキテクチャ技術の発展とともに、命令セットアーキテクチャとマイクロアーキテクチャの乖離が見られるようになった。このギャップを合理的

的に埋める方式、ギャップがあることを利用して最適化や高信頼化を得る方式について今回報告する。

さらに、当然のことながら、コンパイラ、OSとアーキテクチャは密接な関係にある。ここでは、ソフトウェアとアーキテクチャの関係について現在の視点から検討する。

以上、基盤技術と新しいデザインバランスについての報告・解説を行った後、事例を述べる。今回は、Sun Microsystems の Niagara, SONY / 東芝 / IBM の Cell, ルネサスの SH/R32, NEC の DRP をとりあげる。Intel については、Many-Core を執筆いただける予定で先方も熱心に進めていただいていたが、現時点で公開してよい技術内容が十分なものではないとの理由で、今回は見送らざるを得なかった。大変残念であるが、公開可能になったところで、本誌への掲載を改めてお願いしたいと考えている。

執筆者の方々には、ご多用の中、また所属企業の制約がある中を、最大限の努力をしていただいた。また、前号に引き続き、本特集の編集にあたって、和田英一編集長、事務局綿谷氏、後路氏には多大なご尽力・ご協力をいただいた。心から感謝申し上げる次第である。

(平成 17 年 9 月 28 日)