

# バーチャルチャネル<sup>®</sup> メモリ・アーキテクチャ

エルピーダメモリ(株)

テクニカルマーケティング本部 営業技術部

池田 康己

ikedasadami@elpida-memory.com

### バーチャルチャネルメモリ・アーキテクチャ

#### ■バーチャルチャネルメモリ・アーキテクチャとは？

マルチメディア時代を迎えた今日、PC/WSで大量のデータをリアルタイム処理する要求が高まり、メイン・メモリを構成しているDRAMをより高速化していくことが求められています。このためいろいろな特長を持つ高速DRAMが出現してきました。

現在のところ、これら高速DRAMは3つのタイプに分類されます。これらは、各々ダイレクトRDRAM (Rambus DRAM)、DDR (Double Data Rate) シンクロナスDRAM、そしてバーチャルチャネルDRAM (以下VCDRAMと省略)と呼ばれています。この中で、最も現在主流のSDRAMメモリ技術を継承しつつ、実効的なデータ転送速度を向上可能なのがVCDRAMです。

VCメモリのアーキテクチャは、メモリ・セル・アレイにかかわる高性能化技術であり、また、従来型のシンクロナスDRAMに対して上位互換のインタフェースを備えています(図-1)、このため、RAM、ROMを問わずどのような種類のメモリ製品にも搭載可能で、一様にアクセス時間を短縮することが容易にできます。この技術はメモリに高速レジスタ=バーチャルチャネルを内蔵することで、フレキシブルで効率の高いデータ転送を実現するものです。

このVCメモリ・アーキテクチャは現在、大容量の汎用DRAMに搭載され始めており、マルチメディアPCやインターネット・サーバなど、幅広いアプリケーションに対応する新たなスタンダードとして製品化されています。

#### ■VCメモリ・アーキテクチャの標準化

VCDRAMは世界標準規格(JEDEC準拠)であり、こ

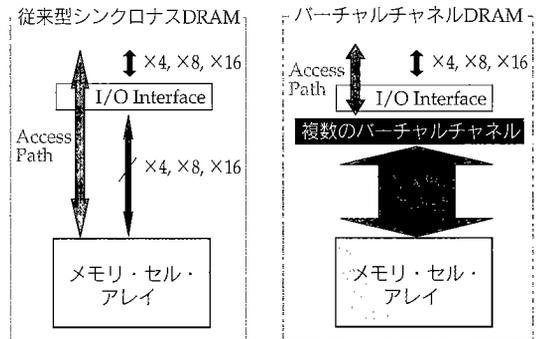


図-1 従来型シンクロナスDRAMとVCDRAMの違い

の規格はフリーで公開されています。また、このVCDRAM規格に基づく製品展開を弊社は積極的に進めており、VCDRAMをPC市場で普及させるために、以下のパートナーズと協力して活動をしています。

インフィニオン・テクノロジー社、ヒュンダイ・エレグトロニクス社へバーチャルチャネル技術を供与することで合意し、セカンドソースを確保しています。

(株)メルコとVCDRAMをPC市場で普及活動において協力し、PC増設用VCDRAMモジュールを販売することで提携、アペイサー・テクノロジー社でも、PC増設用VCDRAMモジュールを販売することで提携しています。

VIAテクノロジー社、SiS社、ALi社とはPCでVCDRAMを使うためのチップセットを販売することで提携、ギガバイト・テクノロジー社は、そのチップセットを用いたPC用マザーボードを販売することで提携しています。

PC市場以外の分野では、アーム社のRISCプロセッサ搭載チップにVCDRAMを接続するためのメモリ・コントローラを共同開発する提携をしています。

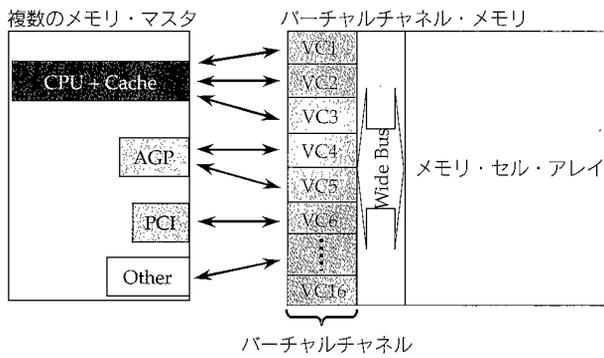


図-2 メモリ・マスタと複数のバーチャルチャンネル

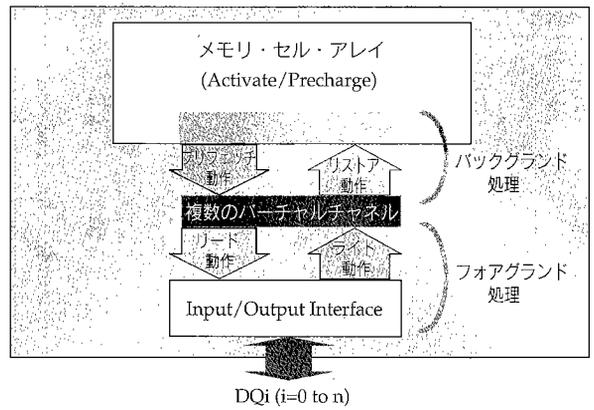


図-3 VCDRAMのブロック略図

### ■VCメモリ・アーキテクチャの特長

VCメモリの「メモリ・サブシステム」では、マルチタスク・モードを採用しており、メモリは複数のメモリ・マスタによって制御されています。多くのメモリ・マスタは、アドレス選択の方法、制御速度の違い、同時に処理できるデータ量の違いなど、さまざまに異なる条件でメモリを制御しています。VCメモリ・アーキテクチャは、メモリ・セル・アレイ技術の1つで、マルチ・マスタが実行するマルチ・タスク処理に効果を発揮できるよう設計されています。つまり、VCメモリ・アーキテクチャは、メモリ・マスタのために複数のレジスタ（バーチャルチャンネル）を設けています（図-2）。

このバーチャルチャンネルは、高速動作が可能なレジスタで構成され、またメモリ内部のデータ転送バス幅を広くしているため高速アクセスが可能です。高速動作が可能なバーチャルチャンネルを複数設けることにより、メモリ・アクセス時間が格段に短くなり、メモリ・マスタがメモリをアクセスするときに生じる待ち時間を最小にします。また、それぞれのバーチャルチャンネルは、独立した制御ができ、その制御に制限がないので、フル・アソシアティブな設計ができます。

VCメモリ・アーキテクチャは、さまざまなメモリに適用可能です。メモリのデータ・バス使用効率を向上し、ランダム・アクセス時間を短縮するこのアーキテクチャは、特に低速なメモリにとって画期的な技術となります。

グラウンド処理からは独立しており、バックグラウンドで同時に処理することができます。このような並列処理をサポートすることで、VCDRAMは平均転送速度の足かせとなるランダム・アクセスの待ち時間を有効に活用して、高いデータ転送効率を実現しています。

また、メモリ内部に高速動作可能なバーチャルチャンネルを搭載することにより、元々の内部処理速度があまり速くないメモリを用いつつ、外部からのリード/ライト動作を高速に動作させることができます。構造上、従来型シンクロナスDRAMの1ランク上の動作周波数を実現可能となります（100MHzに対し133MHzなど）。

さらに、フォアグラウンド処理（チャンネルへのリード/ライト動作）のみを行う場合は、バックグラウンドをアイドル状態にすることができます。これにより、メモリの消費電流を低減できます。消費電流保証値は、従来型シンクロナスDRAMに比べ、約1/2になります。したがって、バーチャルチャンネルの制御方法を最適化し、チャンネルのヒット率（目的の有効データがバーチャルチャンネル内に存在する比率）を向上させることで、データ処理性能が上がり消費電流も低減できます。

VCDRAMは、従来型シンクロナスDRAMと同一の端子配列、パッケージ、インタフェースを採用していますので、メモリ・コントローラがVCDRAMに対応していれば、置き換えアップグレードが可能です。これにより、システムを容易にアップグレードすることができます。また、メモリ・コントローラも、現在製品化されているシンクロナスDRAMとVCDRAMが高い互換性を有していることを生かし、1つの製品プラットフォームで両者を容易にサポートすることができます。

## VCDRAM

### ■VCDRAMの概要

図-3にVCDRAMの構造を示します。VCDRAMでは、メモリ外部からのリード/ライト動作をチャンネルに対して行います（フォアグラウンド処理）。一方、メモリ・セル・チャンネル間のデータ転送や、メモリ・セルのプリチャージ、リフレッシュなどの内部動作は、フォア

### ■VCDRAM内部のデータ転送

メモリ・セル・アレイからバーチャルチャンネルへのデータ転送はセグメントで行います。言い換えれば、セグメントとは、メモリ・セル・アレイとバーチャルチャンネル間でデータ転送を行うことのできる最小単位

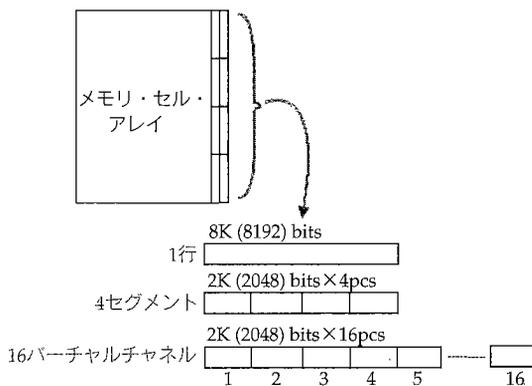


図-4 行アドレスとセグメントの関係

です。1行アドレスの1/4メモリ容量がセグメント容量です。128Mビット・VCDRAMでは、行アドレスが8Kビットです。そのため、1セグメントの容量は2Kビット(8Kビット/4)になり、メモリ・セル・アレイとバーチャルチャネル間のデータ転送容量は、2Kビットごととなります。さらに、その内部転送バス幅(メモリ・セル・アレイとバーチャルチャネル間の転送バス幅)も、2Kビットです。1セグメントの容量は1バーチャルチャネルの容量と同じで、2Kビットのバーチャルチャネルが16個あります(図-4)。

1バーチャルチャネルの容量は1セグメントと同じで、1行アドレスのデータをすべてバーチャルチャネルに転送するためには、4回のデータ転送(プリフェッチ動作または、リストア動作)で4バーチャルチャネルが必要になります。

### ■ VCDRAMの基本動作

VCDRAMの基本動作にはチャネル・リード動作、チャネル・ライト動作、プリフェッチ動作、リストア動作があります。リフレッシュ動作は従来型シンクロナスDRAMのリフレッシュ動作と同じです。

チャネル・リード動作はメモリ・セル・アレイに格納されているデータを読み出すのではなく、単にバーチャルチャネルの有効データを読み出す動作です。

チャネル・ライト動作はメモリ・セル・アレイに直接データを書き込むのではなく、単にバーチャルチャネルへ有効データを書き込む動作です。

プリフェッチ動作はメモリ・セル・アレイの有効データをバーチャルチャネルへ転送し、メモリ・セル・アレイの一部分をバーチャルチャネルへコピーする動作です。プリフェッチ動作の際、転送先のバーチャルチャネルを自由に選択できます。

リストア動作はバーチャルチャネルからメモリ・セル・アレイへ有効データを転送し、1つのバーチャルチャネルをメモリ・セル・アレイへ上書きする動作です。

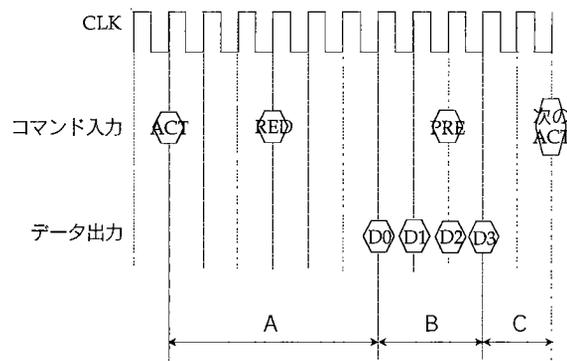


図-5 従来型シンクロナスDRAMがPCで使用されるときのリード動作

リストア動作の際、転送先のセグメントを自由に選択できます。

メモリ・セル・アレイからメモリ外部に有効データを入力する場合(従来型シンクロナスDRAMのリード動作に相当)、プリフェッチ動作とリード動作が必要です。また、メモリ外部からメモリ・セル・アレイにデータを入力する場合(従来シンクロナスDRAMのライト動作に相当)、ライト動作とリストア動作が必要になります。従来型シンクロナスDRAMとVCDRAMの制御方法をまったく同じにすると、データ処理性能は同じですがコマンド数が増えてしまいます。しかし、VCDRAMの場合、ライト動作の直後にリストア動作する必要はなく、リストア動作をしながらリード動作を行ったり(外部からはプリフェッチ動作が隠れている)、ライト動作をしながらプリフェッチ動作を(外部からはリストア動作が隠れている)実行することができます。バーチャルチャネルの制御方法を工夫させることで、さらなるデータ処理性能の向上が見込めます。

### VCDRAMが装置(PCなど)に与える影響

#### ■ VCDRAMは、なぜ速いか?

図-5に従来型シンクロナスDRAMがPCで使用されるときのリード動作を示しています。メモリ外部へ有効データを入力する場合、図-5のA、C区間のように有効データを入力できない区間が存在します。簡単にいうとA区間は有効データを入力するための準備区間。C区間は、スタンバイ状態に戻るまでの区間になります。

DDR/シンクロナスDRAMなどの高速DRAMは、内部動作周波数=CLKを上げ、B区間の最大データ転送速度を高速にしていますが、メモリ・セル・アレイにDRAMを使用している以上A、C区間も必要であり、なくすことはできません。したがって、B区間の最大データ転送速度は高速ですが、A区間からC区間までの平均データ転送速度は、最大データ転送速度より、遅くなってしまいます。

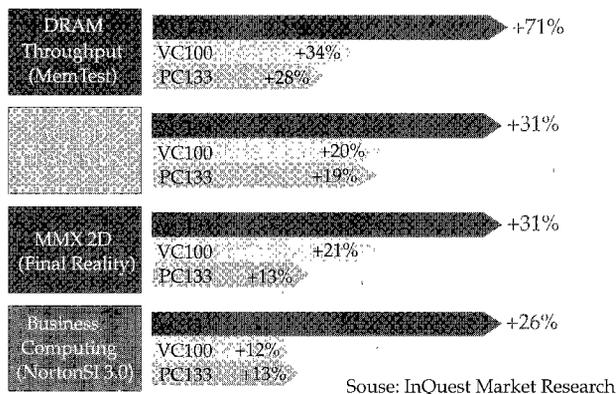


図-6 VCDRAMのデータ処理性能差 (PC100比)

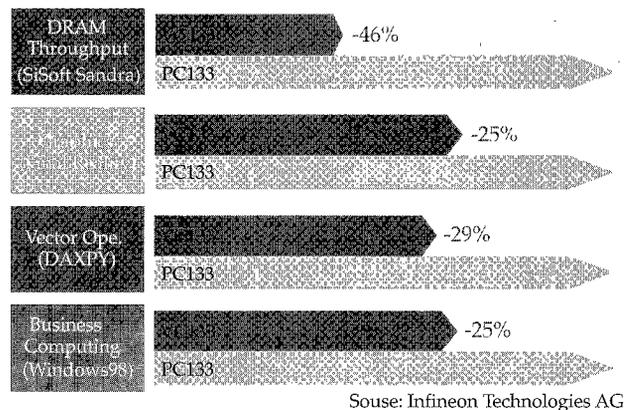


図-7 VCDRAMの消費電流差 (PC133比)

これに対して、VCDRAMでは、従来型シンクロナスDRAMと内部動作周波数を同じにしているため、B区間の最大データ出力速度は同じです。しかし、A、C区間で行うバックグラウンド処理をメモリ外部から見て完全に隠すことができるため、A区間からC区間の平均データ転送速度をバーチャルチャネルコントロール方法によっては、最大データ転送速度と同じにすることが可能になります。

このようにVCDRAMは、最大データ転送を短縮するのではなく、平均またはワースト・ケース時のデータ転送速度を高速にし、システムトータルのパフォーマンスの向上をはかっています。言い換えれば、VCDRAMは、データ処理性能の効率化をはかり、データ転送速度の高速化を実現していますので、単なるメモリ動作周波数の違いだけでメモリデータ処理性能の優劣はつけられません。

通常、最大データ転送速度は、B区間のみでのデータ転送速度をいいますが、システムにおけるメモリのデータ転送速度を知るには、A、B、C区間を含めた平均データ転送速度が重要になります。

## ■データ処理性能の違い

図-6は、デスクトップPC構成を用い、従来型シンクロナスDRAMとVCDRAMのデータ処理性能差を示しています。メイン・メモリ以外のパーツはまったく同じものを使用しています。ここでは4種類のベンチマークソフトを用いており、上からSTREAM処理によるメモリデータ転送速度を、3Dグラフィクス処理速度を、2Dグラフィクス処理速度を、ビジネスコンピューティング的な処理性能をそれぞれ測定しています。すべての分野において、VC133の(VCDRAMを133MHzで動作させた場合)、データ処理性能が向上しているのが分かります。注目する点は、PC133(従来型シンクロナスDRAMを133MHzで動作させた場合)とVC100の性能差があまり変わらない点です。前述しましたが、VCDRAMは、データ処理性能の効率化をはかり、データ転送速度の高速化を実現していますので、単なるメモリ動作周波数の違い以上の効果が見込めるといえるでしょう。

## ■消費電力の違い

図-7も、図-6と同様な条件で、従来型シンクロナスDRAMとVCDRAMの消費電流差を示しています。ここでもすべての場合において、VC133が低消費電力であることが分かります。VCメモリ・アーキテクチャを採用するだけで、容易に消費電力が実現できます。また、メモリ動作周波数以上のデータ処理性能の向上も見込めますので、たとえばノートPCなどでバッテリー寿命から動作周波数は上げられないが性能は落とさたくない場合に最適です。

## ■既存技術の継承性

PC市場からの要望で、メモリが高速になったとしても、その高速メモリが現在主流のメモリ製品とインタフェースやピン配置などの仕様がまったく異なるのであれば、基盤整備の観点からPC市場で主流になるには3年から5年ほどの時間が必要になります。VCDRAMは、すでに市場で主流になっている従来型シンクロナスDRAMとインタフェース、コマンド形式、制御方法、パッケージ、ピン配置などの継承ができ、かつ高速データ転送速度が実現できます。このような高い互換性により、1つの製品プラットフォームで両者を容易にサポートすることが可能です。VCメモリ・アーキテクチャを使用することにより、容易にPCのアップグレードができ、急激な新アーキテクチャ・メモリへの移行がなく、PCユーザへも負担が軽減できます。現在主流のメモリにVCメモリ・アーキテクチャを使用しても、引き続きPC市場の主流になることは間違いありません。

製品名	ビット構成 (ワード×ビット×バンク)	最大動作 周波数 [MHz]	リード レイテンシ <sup>*2</sup>	チャンネル数 とインタ フェース <sup>*3</sup>	パッケージ <sup>*3</sup>
μPD45V128421G5-A65-9JF <sup>*1</sup>	16M×4×2	154MHz	2	16チャンネル LVTTL	54ピン プラスチック TSOP
μPD45V128421G5-A75-9JF		133MHz			
μPD45V128821G5-A65-9JF <sup>*1</sup>	8M×8×2	154MHz			
μPD45V128821G5-A75-9JF		133MHz			
μPD45V128161G5-A65-9JF <sup>*1</sup>	4M×16×2	154MHz			
μPD45V128161G5-A75-9JF		133MHz			

\*1 -A65品はシステム評価用サンプル配布中。  
\*2 リードレイテンシは従来型シンクロナスDRAMのCASレイテンシ (CL) と同じ。  
\*3 インタフェースとパッケージは従来型シンクロナスDRAMと互換性あり。

表-1 現在製品化されているVCDRAM

	CY'00				CY'01				CY'02			
	1Q	2Q	3Q	4Q	1Q	2Q	3Q	4Q	1Q	2Q	3Q	4Q
128M-bit	(SDR) 0.18um				(DDR/SDR) 0.15um				(DDR/SDR) 0.15um			
256M-bit					(DDR/SDR) 0.15um							

内容は後日変更することがあります。

表-2 VCDRAMのロードマップ



図-8 VCDRAM搭載のNEC製マルチメディアPC  
(バリュースターT, VT1000J/6FD)

## ■VCDRAM搭載のデスクトップPC

平成13年1月と2月にNECから国内では初めてVCDRAM搭載デスクトップPCの2モデルが(バリュースターT, VT1000J/6FDとVT1000J/6JD4)発表されました(<http://121ware.com/valuestar/>参照)。このデスクトップPCはTVチューナ内蔵でTV番組の画像データをMPEGで圧縮しHDDに保存する機能を持っています。MPEG圧縮処理はSTREAM処理が多いので、VCDRAMの効果がみられます。図-6のDRAM Throughputで示したベンチマークソフトが、それにあたり、その結果と同程度のデータ処理性能向上が見込めます(図-6で用いたPCのメモリ以外のパーツと、本バリュースターで用いているメモリ以外のパーツは異なります)。MPEG圧縮処理の際にはCPUとVCDRAM間で頻繁なアクセスが生じますが、このPCはVCDRAMを採用することにより、コマ落ちの少ないなめらかな録画を可能にしています(図-8)。

## VCメモリ・アーキテクチャの将来展開

現在弊社は、VCメモリ・アーキテクチャを、大容量の従来型シンクロナスDRAMに搭載させ、互換があるVCDRAMを製品化しています。MP3などの音声圧縮や、MPEGなどの画像圧縮などの分野では、VCDRAMの効

果がみえ、これらをターゲットにしたPCにVCDRAMを採用する動きが増えることでしょう。より多くのPCにVCDRAMが採用されれば、DRAMの性能を決めるのは、単なる最大データ転送速度だけでメモリのデータ処理性能の優劣をつけることができなくなるでしょう。現在、VCDRAMをPC市場で普及させるために、パートナーズと協力して活動をしています。

さらなる情報は、<http://www.elpida.com/vc/>をご覧ください。掲載されている会社名、商品名は、一般に各社の商標または登録商標です。

### 参考文献

- 1) ELPIDA: バーチャルチャンネルDRAMの使い方, 資料番号J0117N.
- 2) ELPIDA: μPD45V128421, 45V128821, 45V128161のデータシート, 資料番号E0025N.
- 3) ELPIDA: バーチャルチャンネルDRAMのパフレット, 資料番号E0002E.

(平成12年10月2日受付)

エルピダメモリ(株)は、平成11年12月に日本電気(株)および(株)日立製作所の共同出資により設立された、DRAMに関する合弁会社です。「エルピダ(ELPIDA)」は、ギリシャ語の「希望」を意味する「Elpis」という単語をベースに、NEC、日立によるDynamicな事業統合(Association)会社であるとの意味を込めたものです。

