

システムLSIが創る新しい コンピュータ・アーキテクチャ

村上 和彰 九州大学

■システムLSIとは？

半導体業界がいま賑やかである。その主役は、かつての半導体市場の牽引車DRAMでも、PC景気に沸くMPU（マイクロプロセッサ）でもない。震源地は「システムLSI」。新聞の第一面の話題をさらうことも珍しくない。2001年におけるシステムLSIの市場規模が4兆円にも膨らむというのだからそれも頷ける。今日のDRAM市場の実に2倍、MPU市場の1.5倍という数字である。「近年のDRAM不況を吹き飛ばしたい」という半導体業界の切なる願いが伝わってくる。

「システムLSI」とはそもそも何なのか？ 筆者なりに簡単に定義すると次のようになる。すなわち、「量的には、従来のプリント基板でのみ実装可能であった規模のシステムを1枚のシリコン基板に実装したもの。質的には、従来は（デジタル）ロジックLSI、メモリLSI、アナログLSI等、別々のプロセス、別々のLSIでしか実現し得なかった異質の機能を1個のLSIで実現したもの」である。

「量」は高集積化技術によって、また「質」は混載技術によって可能ならしめている。1チップに搭載可能なトランジスタ数は「3年で4倍」というムーアの法則を違わずに伸び続け、いまや数億トランジスタのオーダーに達している。一方、混載の方は、DRAM中心の事業構造からの転換を旗印にDRAM/ロジック混載技術（さらには、フラッシュメモリ/ロジック混載技術）が進み、また、携帯電話向けへの爆発的需要を背

景にアナログ/デジタル混載技術が開花した結果である。

ところで、この将来の「産業のコメ」たるシステムLSIであるが、日米ではイメージするアプリケーション像が少々異なるようである。日本の半導体メーカーが示すアプリケーション例は、デジタル家電（デジタルTV、STB、等）、PDA、ゲーム機、PC周辺機器、等が大部分だ。これに対して米国では、米NS社の「PC on a chip」やクリントン大統領の「supercomputer on a chip」¹⁾ というキャンペーンに見られるように、コンピュータそのものに積極的に応用していこうという姿勢が感じられる。

■システムLSIの技術的課題

システムLSIを実現する上で解決すべき技術的課題はまだ多く存在する。極言すれば以下の3つの課題に集約される。

- (1) 高集積化に伴うHowの課題
- (2) 混載化に伴うHowの課題
- (3) システムLSIアーキテクチャに関するWhatの課題

まず、「高集積化」に伴って、これまでは顕在化していなかった問題がいくつか出てきている。すなわち、1チップ上に搭載するトランジスタ数の増加ならびに回路規模の増大に伴う①消費電力増大の問題、②配線関係の問題（配線遅延の増大、配線信頼性の低下、配線コストの増大、等）、そして、③設計複雑

さの問題である^{2), 3)}。また、「混載」特にメモリ混載に関しては、④DRAM等のメモリ・プロセスとロジック・プロセスの整合性の問題、⑤ロジック部のトランジスタ性能低下の問題、⑥テスト・コスト増大の問題、等が挙げられる^{2), 3)}。これらはいずれも「システムLSIをどう作るか？」というHowに関する課題である。

システムLSI時代はこれらHowに関する課題にも増して、「システムLSIで何を作るか？」というWhatに関する課題がより重要となってくる。本稿で議論するのはまさにこの点、すなわち「システムLSIアーキテクチャ」である。

■システムとLSI

システムLSIアーキテクチャを議論する前に、システムLSI以前の「システムとLSI」との関係について見てみよう。

図-1 (a) に示すように、半導体製品ならびにそれにより実現されるシステムの構成形態は次のように変化してきた。

- (1) 個別（ディスクリート）標準IC時代：SSI/MSI時代と一致し、アプリケーションの機能をすべてプリント基板上に実装した個別標準ICで実現した。いわゆる、ハードウェア制御である。その後、電卓や時計に代表されるカスタムICの製造も盛んになったが、その設計の複雑さから次の「MPU + DRAM」時代に移行することになった。
- (2) MPU + DRAM時代：LSI時代の到

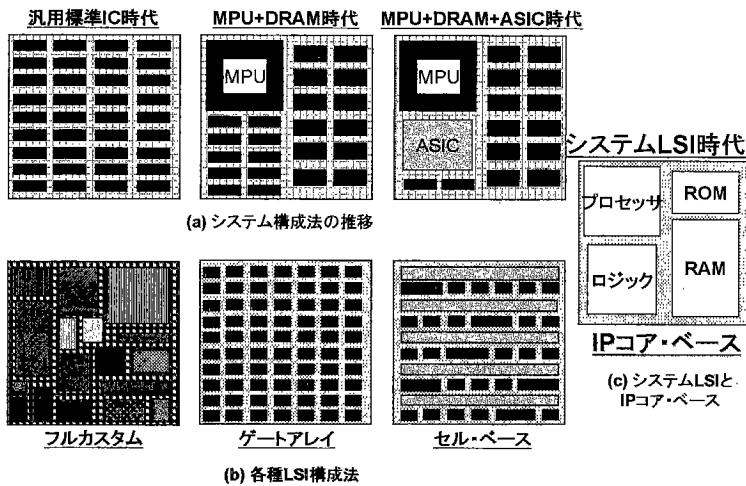


図-1 システムとLSI

来、ならびに、MPUとDRAMの登場（1970年代初頭）により、個別標準ICの一部（一般に機能が複雑な部分）をいわゆる「プログラム制御」で置き換えるようになった。この構成法はそれ以前の構成法と比べて、汎用性に優れる。つまり、ハードウェア構成は変えなくても、プログラムを変えるだけでさまざまなアプリケーションに対応できるようになった。ただし、一部の機能（たとえば、性能的にハードウェア制御が望ましい機能）はそのまま個別標準ICによる実現として残った。

(3) MPU + DRAM + ASIC 時代：VLSI/ULSI時代の到来、ならびに、ASIC（特定用途向けIC）の登場（1980年代中頃）により、それまで「個別標準ICによるハードウェア制御」として残っていた機能が「ASICによるハードウェア制御」に変わった。同時に、「MPU + DRAM」というプログラム制御では性能的に満足できない機能が再び「ASICによるハードウェア制御」に戻った。このように、「MPU + DRAM」で汎用性を追求すると同時に、ASICでカスタム化（高性能化、高機能化、他社との差別化）を図っていた時代である。

現在は、第3の「MPU + DRAM + ASIC」時代からシステムLSI時代への変革期にある。

■ビジネス・モデル

その「MPU + DRAM + ASIC」であるが、上述の通り汎用性とカスタム性を同

時に追求できるという大きなメリットがある。それに加えて、半導体のビジネス・モデルとしてもうまく機能している。すなわち、汎用品であるMPUやDRAMは設計手法としては設計コストのかかるフルカスタム設計を採用しているが、少品種大量生産という半導体産業向きのビジネス・モデルに合致し、その設計コストを回収して余りあるほどの利益を享受している。すなわち、「半導体技術の進歩→集積度向上→汎用化→少品種大量生産→巨利→技術開発への投資」というポジティブ・フィードバックを形成している。一方、セミカスタム品のASICは多品種小量生産でありビジネス・モデル的には不利だが、ゲートアレイという回路/製造技術、および、論理合成等の設計技術により設計/製造コストを抑えることに成功している。

それでは、システムLSIのビジネス・モデルはどうなるのであろうか。「システム」というからには対象が限定されたセミカスタム品、つまりASICに近い製品形態になるのであろう。となると、現在の汎用MPUやDRAMのような少品種大量生産による効果は期待できない。すなわち、「半導体技術の進歩→集積度向上→システム化→カスタム化→多品種小量生産→薄利→？」という図式が成立してしまい、「半導体技術の進歩が利益に結び付かない」というジレンマに陥ってしまう。このジレンマからどう脱却するか？ここに今後のシステムLSIアーキテクチャを考える上での鍵がある。

■IPベースLSI設計法

上述のジレンマを設計技術、すなわち開発コストの削減により補償しようという動きがある。「IPコア・ベース」（あるいは、単に「IPベース」と呼ぶLSI設計法だ^{2)~4)}。

シリコン基板上に回路を実現する方法として、図-1 (b) に示すように、

- (1) フルカスタム (FC)
- (2) ゲートアレイ (GA)
- (3) スタンダードセル (SC : セル・ベース)

といった方式が存在する。汎用品のMPUやDRAMはフルカスタムで、セミカスタム品のASICはゲートアレイあるいはスタンダードセルで設計するのが一般的である。

IPベースとはシステムLSI向けの設計技術であり、以下の特徴を有する。

- (a) セル・ベースの考えに基づくが、セルはスタンダードセルよりも大きなコアセル（機能ブロック、マクロセル）。
- (b) さらに、そのコアセルはLSIメーカー内部に閉じたクローズドなものではなく、流通に乗ったオープンなもの。単なるハードウェア回路だけでなく、それを動かすドライバ・ソフトウェア等も含む。いわば、知的所有権 (IP: Intellectual Property) のあるコアセル。
- (c) 目的に合ったIPコアを内外を問わず自由に調達してくることで、システムLSIの開発コストおよび開発期間の低減を目指す。

IPベースで実際にシステムLSIを設計するに当たっては解決しなければならない課題が残っており、それらのいくつかはVSIアライアンス^{4), 5)}において議論されている。しかしながら、これらの課題がすべて解決されたとしても、「IPベース設計のセミカスタム・システムLSI」が果たしてすべてのシステムLSI市場で競争力を持ち得るのか疑問が残る。というのは、「フルカスタム設計の汎用システムLSI」という選択肢も依然可能だからである。

■汎用システムLSIは実現可能か？

汎用システムLSIとは、今日の汎用MPUやDRAMのシステムLSI版だと思っただけであればよい。たとえば、前出の「PC on a chip」もこのアプローチに相当しよう。つまり、「PC向けの汎用システムLSI」である。

汎用システムLSIはフルカスタム設計なのでIPベースよりも高性能化が可能だが、同時に開発コストも大きくなる。しかし、それも今日の汎用MPUやDRAMと同様、「半導体技術の進歩→集積度向上→汎用多機能化→少品種大量生産→巨利→技術開発への投資」というポジティブ・フィードバックの中で回収可能である。

では、システムLSIの本質であるシステム性すなわちカスタム性はどうか実現するか。「汎用性」と「カスタム性」この相反する2つの要求を1個のLSI上で同時に実現する方法としては、以下のようなアプローチが考えられる。

- (1) システムLSIのプロセッサ・コアを汎用、多機能かつ高速なものとし、この汎用プラットフォーム上でソフトウェアによりすべてのカスタム・ロジックを提供する。すなわち、「MPU + DRAM」によるプログラム制御のアプローチをそのまま踏襲する。たとえば、マルチメディア拡張機能を用いたMPEG2のソフトデコードがこれに相当する。ハードウェア制御のIPコアに対して性能面で常に優位に立つには、汎用プロセッサ・コアを極限まで高速化する必要がある。
- (2) 汎用プロセッサ・コアに加えて、いくつかのカスタム・コアを厳選して搭載する。このカスタム・コアとしては、ハードウェア制御の専用回路（たとえば、グラフィクス・コントローラ、MPEG2エンコードにおける動き検出回路、等）、および、プログラム制御の専用プロセッサ・コア（たとえば、DSP、メディア・プロセッサ、プロトコル・プロセッサ、等）が該当する。
- (3) 汎用プロセッサ・コアに加えて、FPGA（Field Programmable Gate

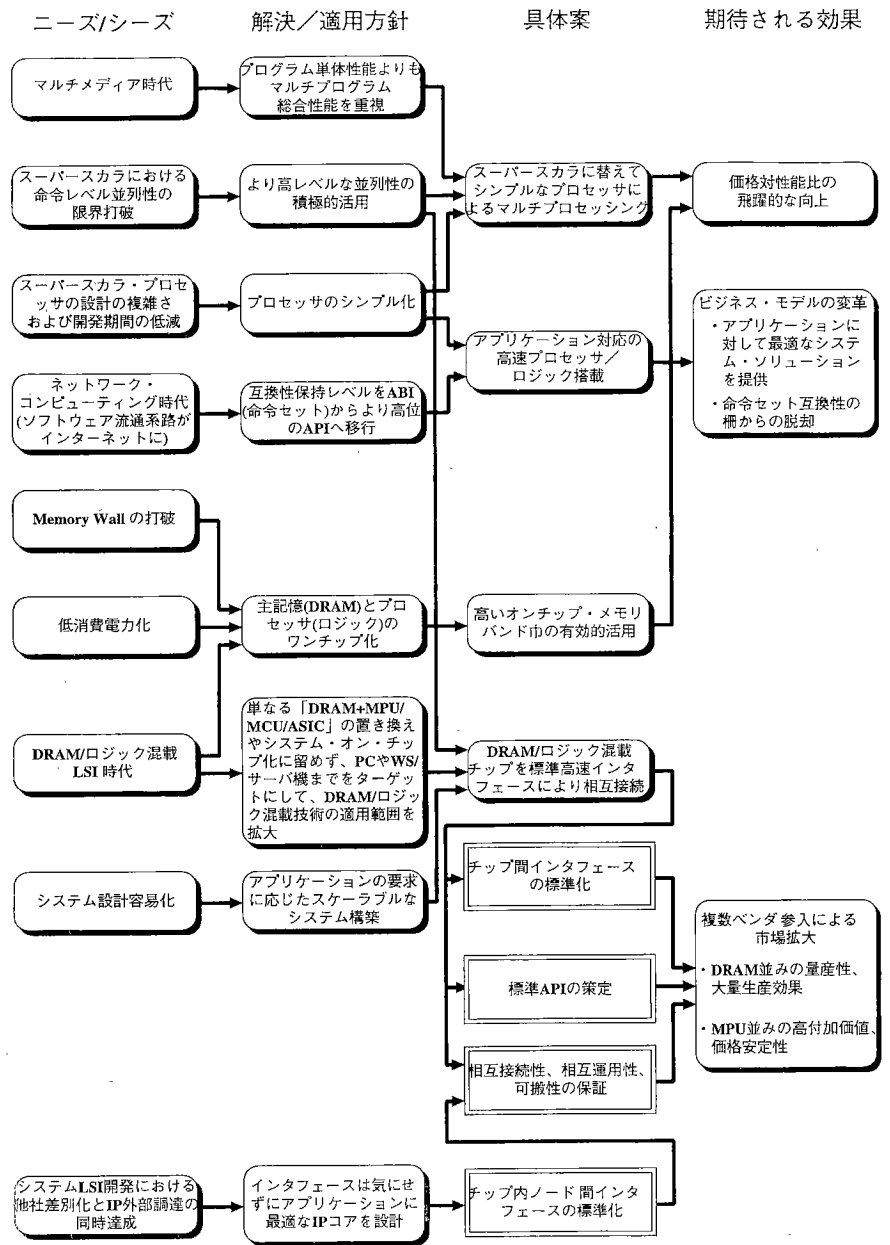


図-2 PPRAMのシーズとニーズ

Array) を搭載する。システム開発者は、このFPGAを用いてカスタム・ロジックを実現し、所望のカスタム化を施す。

いずれの場合も、システム開発者は完成品の汎用システムLSIを購入してきて、プログラミング(上記(3)の場合、FPGAのハードウェア記述も含む)を施すだけで所望のシステムを手に入れることができる。一方、IPベースのシステムLSIでは、プログラム開発に加えて、システム開発者自身がIPコアを調達しLSIを製造しなければならない。

■システムLSI時代のプレーヤ

汎用システムLSIが実現可能か否かはまだ議論の余地がある。その結論次第

で、システムLSI時代のプレーヤの顔触れが変わってくる。

「MPU + DRAM + ASIC」時代の主要プレーヤは、

- (1) システム・メーカー: 「MPU + DRAM」上のプログラム開発、ASICの設計。
- (2) 半導体ベンダ: 汎用MPUやDRAMの設計と製造、ASICの製造。
- (3) EDAベンダ: (システム・メーカーに対して) LSI/システム開発ツールの提供。

の3者であった。もし汎用システムLSIが実現可能で主流となるなら、プレーヤの顔触れはほとんど変わらないが、役割が次のようになる。

- (1) システム・メーカー: 汎用システムLSI上のプログラム開発(FPGAのハードウェア記述も含む)。

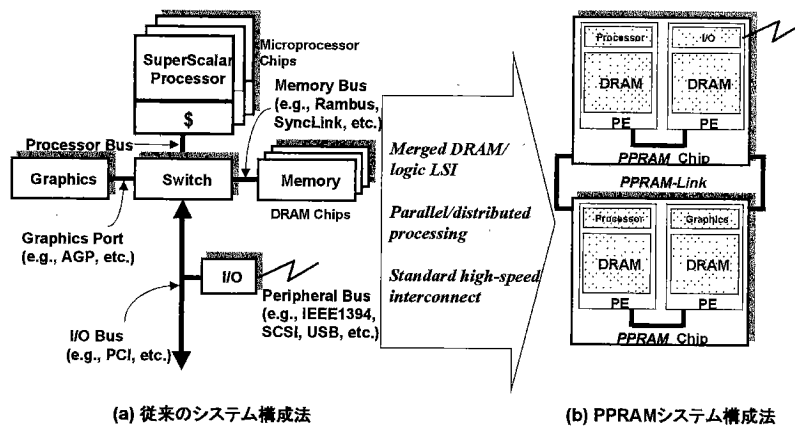


図-3 PPRAMパラダイム・シフト

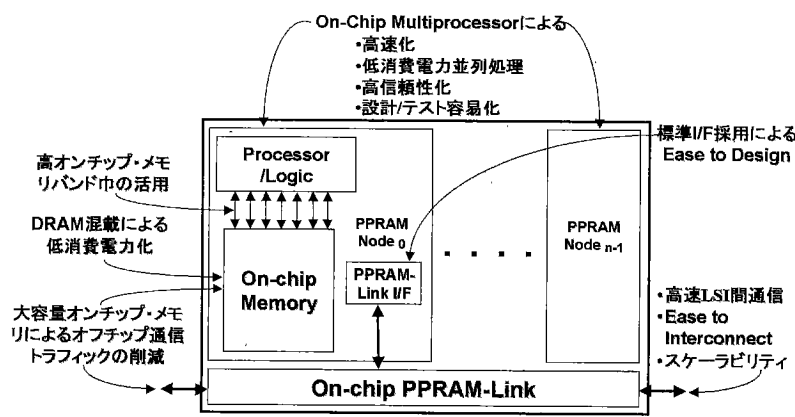


図-4 PPRAM的システムLSI設計法

(2) 半導体ベンダ：汎用システムLSIの設計と製造。

(3) EDAベンダ：（システム・メーカーに対して）システム開発ツールの提供。
一方、IPベース・システムLSIが主流となった場合、主要プレーヤとその役割は以下ようになる。

- (1) システム・メーカー：システムLSI内プロセッサ・コア上のプログラム開発、IPコアの調達、システムLSIの設計。
- (2) 半導体ベンダ：IPコア・ライブラリの提供、システムLSIの製造。
- (3) EDAベンダ：（システム・メーカーに対して）システムLSI開発ツールの提供、IPコア・ライブラリの提供。
- (4) IPコア・プロバイダ：IPコアの開発。

このような産業構造の変化が生じるところにビジネス・チャンスが転がっている。現に、半導体業界では後者の「IPベースのシステムLSI」時代に向けて事業転換が始まっており、新参プレーヤであるIPコア・プロバイダとして多数のベンチャー企業が米国では誕生している。

■ PPRAMとは？

チャンスが転がっているのは、システムLSIアーキテクチャの世界も然りである。先に議論した「IPベース・システムLSI vs. 汎用システムLSI」はその1つの端緒を与えるものである。PPRAM^①もそのような新しいシステムLSIアーキテクチャの1候補である。

PPRAM (Parallel Processing RAM) とは、「メモリ/ロジック混載型システムLSIを基本構成要素とし、それらを1個以上並列/分散にLSI間標準高速通信インターフェースにより相互接続することで、アプリケーションの要求に応じて任意サイズ、任意機能、任意性能のコンピュータ/電子機器システムを構築しよう」という『アーキテクチャ上の概念』である。形式的な定義は次のようになる。まず、PPRAMベース・システムとは、1個以上のPPRAMチップから構成されるコンピュータ/電子機器システムである。次に、PPRAMチップとは、1個以上のPPRAMノードを搭載したシステム

LSIを指す。最後に、PPRAMノードとは、システムの基本構成単位であり次の3要素からなる。

- (1) DRAMを始めとして、SRAMやFlash EEPROM等のメモリを単独または組み合わせ合わせて構成した0バイト以上のメモリ、
- (2) 汎用MPUを始めとして、DSPや特殊用途向けプロセッサ等の0個以上のロジックから構成されるホモジニアスまたはヘテロジニアスなマルチプロセッサ、
- (3) PPRAMチップ内およびチップ間的高速通信を可能にする1個以上の標準通信インターフェース。

PPRAM登場の背景には主として以下のものがある。まず、シーズ面では、PPRAMが拠って立つ技術基盤である3つの技術、すなわち(1)メモリ(特にDRAM)/ロジック混載システムLSI技術、(2)並列/分散処理技術、そして(3)標準高速通信インターフェース技術がシステム構築上十分利用可能となってきた点が挙げられる。一方、ニーズ面では、

- (1) 拡大し続けるMPUとDRAMとの性能格差の縮小要求、
 - (2) 現在の高性能MPUがその高速手法として重用している命令レベル並列処理(命令パイプライン、スーパーカラ、VLIW、等)の限界(すなわち、活用できる命令レベル並列度に関する限界)を超えての性能向上要求、
 - (3) システム開発コストならびにランニング・コスト(消費電力、等)に対する低減化要求、
- 等がある。これらシーズとニーズとの関係を図-2に整理して示す。

■ PPRAMパラダイム・シフト

PPRAMが目指すコンピュータ/電子機器システム構成法上のパラダイム・シフトの概念を図-3に示す。図-3(a)が今日の代表的なPCの構成法を、一方図-3(b)がPPRAMに基づくシステム構成法を表している。

PPRAMパラダイムが提供するソリューションをまとめると次のようになる

(図-4参照)。

(1) DRAM/ロジック混載システムLSI技術で狙う効果：非常に高いオンチップ・メモリ・バンド巾を活用可能すると同時に、低消費電力化、EMI低減化を図る。加えて、オンチップDRAM構成の最適化、ロジックによるオンチップDRAMのリフレッシュ制御の最適化およびBIST (Built-In Self-Test) の実施、部品点数および基板実装面積の削減、等を狙う。

(2) 並列/分散処理で狙う効果：チップ内およびチップ間のマルチプロセッシングにより、命令レベルよりも高位の並列性を活用する。これにより、今日のスーパースカラ・プロセッサが直面している命令レベル並列性の限界を打破する。また、並列に接続された複数のプロセッサに対し負荷に応じて稼働プロセッサ数の調整(クロックおよび電力供給の停止)を行ったり、あるいは、低消費電力マルチプロセッシング(たとえば、電源電圧を1/2にすると単体プロセッサの性能も1/2になるが消費電力は1/4になる。そこで、プロセッサ数を2倍にして、消費電力を $1/4 \times 2 = 1/2$ に削減しつつシステム性能を $1/2 \times 2 = 1$ に保つ手法)により消費電力の低減を図る。さらに、同一構造のプロセッサを複数個繰り返し配置することで、設計およびテスト効率の向上、ひいては開発コストならびに開発期間の低減を狙う。

(3) 標準高速通信インタフェースの装備で狙う効果：標準高速通信インタフェースをすべてのPPRAMノード/チップが装備することで、異なるベンダで開発されたPPRAMノード/チップ間の相互接続性および相互運用性、ならびに、さまざまなPPRAMベース・システム上でのソフトウェア可搬性を保証する。加えて、上記(2)との相乗効果で、サイズ、機能、性能の各面でアプリケーションの要求に応じたスケラブルなシステム構築を可能とする。

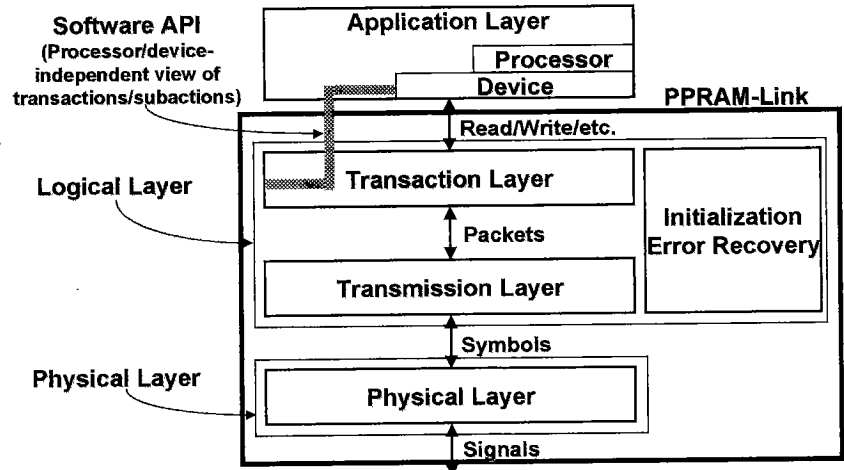


図-5 PPRAM-Link プロトコル・スタック

■ PPRAM コンソーシアムと PPRAM-Link

現在、上記(3)の標準高速通信インタフェース「PPRAM-Link」の仕様策定を目的として、PPRAM コンソーシアム⁷⁾が活動を進めている。図-5にその通信プロトコル・スタックを示す。PPRAM-Linkは大きく分けて次の2層からなる。

(1) 論理層：トランザクション(基本はメモリに対するread/writeで、要求と応答の2つのサブアクションからなるスプリット・トランザクション)、トランスミッション(フロー制御、キュー割当て制御)、初期化、エラー検出の各プロトコルを定める。下位層の物理層には複数規格が存在するが、それとは独立に仕様が定められており物理層が変わっても仕様に影響はない。

(2) 物理層：現在、シリアル・リンク(目標性能1Gbps)および16ビット・パラレル・リンク(目標性能1GB/s)の2規格が存在。また、パラレル・リンクのCDR(クロック&データ・リカバリ)方式としては、共通クロック方式とソース同期方式の2規格が存在。

現在、上記の論理層、物理層に加えてソフトウェアAPIの規格Draft 1.0⁸⁾が、PPRAMコンソーシアムから入手可能である。

■ システムLSIの将来

以上、システムLSIを取り巻く状況について私見を交えて述べた。高集積化技術の進歩により1チップに集積可能なトランジスタ数は数億個のオーダーに達し、かつ、メモリ/ロジック混載やアナ

ログ/デジタル混載技術の登場で、システム全体を集積したシステムLSIが半導体製品の主力となる可能性が出てきた。このようなシステムLSI時代のアプリケーションとしては、従来からのコンピューティング、通信、家電、機器組込みといったものから、電子マネー、社会基盤システムへの組込みと多岐に渡るものと期待される。

今後のシステムLSIアーキテクチャの決定に当たっては、このような潤沢なトランジスタをいかにして、

- 高性能化
- 低消費電力化
- 高信頼性化
- 設計容易化
- テスト容易化

に活用するかを考える必要がある。と同時に、成功するシステムLSIアーキテクチャはビジネス的にも成功可能なビジネス・モデルに立脚していなければならない。今後のシステムLSI時代における競争力のあるビジネス・モデルの構築が急務となっている。

参考文献

- 1) Oeler, K.: Clinton touts "supercomputer on a chip", <http://www.news.com/News/Item/0,4,17435,00.html> (Dec. 1997).
- 2) 特集: システムLSIを実現する基幹技術, 電子材料, Vol.37, No.1, pp.33-70 (Jan. 1998).
- 3) 特集: システムLSI, 電子情報通信学会誌, Vol.81, No.11, pp.1081-1182 (Nov. 1998).
- 4) 森祥次郎: IP時代のLSI設計, 情報処理, Vol.39, No.6, pp.560-565 (June 1998).
- 5) <http://www.vsi.org>
- 6) <http://ppram.csce.kyushu-u.ac.jp>
- 7) <http://www.ppram.or.jp>
- 8) 村上和彰: PPRAM-Link規格Draft 1.0の概要, 電子情報通信学会 第2回システムLSIに関する琵琶湖ワークショップ, pp.155-166 (Nov. 1998).

(平成11年1月12受付)