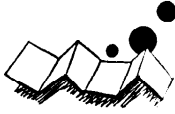


解説

—超高速素子による情報処理の展望(2)—

高電子移動度トランジスタ (HEMT)[†]石川 元^{**}

1. はじめに

高電子移動度トランジスタ (HEMT=High Electron Mobility Transistor) は AlGaAs/GaAs ヘテロ接合結晶を使用する。新しい動作原理のトランジスタである。結晶構造特有のすぐれた電気的性質から、将来の超高速集積回路あるいは超高速周波素子として非常に期待されている。ここでは HEMT の原理と、現在までに得られている諸データをもとに予想される LSI 性能さらにはそれを使用したコンピュータについて述べる。

2. HEMT の基本原理

HEMT は現在 LSI などで広く使用されているシリコンではなく、化合物半導体である GaAs をスタンディング材料に使用する。HEMT の断面構造を図-1 に示す¹⁾。GaAs はクロムなどの不純物を添加することで絶縁体に近い性質を持たすことができる。したがって LSI を構築しようとする場合、トランジスタとトランジスタの間の絶縁分離 (アイソレーション) が簡単にでき、LSI の動作速度をきめる重要な要素であるトランジスタの寄生容量や配線容量を小さくできる利点がある。HEMT の生命はこの GaAs 基板 (絶縁性) の上に成長する高純度の GaAs 層とさらにその上に連続的に成長する n 型 AlGaAs 層である。n 型 AlGaAs 層は結晶成長時にシリコンなどを添加することで実現できる。AlGaAs 層に含まれるシリコンの量は 1×10^{18} 個/cm³ 程度である。AlGaAs 層のそれぞれの原子の組成比は 0.3 : 0.7 : 1.0 の近所にする。こうすると GaAs 結晶と AlGaAs 結晶は結晶格子間隔がほぼ等しくなり、接合面で結晶格子の不整合が小さい、ヘテロ接合が実現できる (異種半導体

結晶で形成する接合をヘテロ接合という)。通常この結晶成長には分子線結晶成長 (MBE) 法と呼ばれる、超高真空中で結晶を成長する技術を使用する。この理由は後で述べる。

n 型 AlGaAs/GaAs ヘテロ接合では結晶系のもつエネルギーの平衡条件から、接合面の GaAs 側に 2 次元電子ガス層と呼ばれる自由電子の層が形成される。この電子の濃度は AlGaAs 層の組成やシリコン添加量できまり GaAs 層のそれには関係しない。したがって GaAs 層に自由電子を発生させるためにシリコンなどを添加する必要がない。

このヘテロ接合面に平行に電界をかけたときの電子の結晶内での動き易さ。すなわち電子移動度がデバイスにとって重要である。HEMT の場合には電子はヘテロ接合の GaAs 側を走行する。この層は前述のようにシリコンなどの不純物が添加されていないので、不純物に電子が衝突して移動度を下げる現象はなくなる。このため室温でも HEMT の電子移動度は GaAs FET で実現する移動度の約 2 倍が達成される。結晶の温度を下げると電子が結晶を構成する原子と衝突する確率も小さくなる。このため通常の半導体デバイスでは実現できないような高い電子移動度を HEMT では実現できる。図-2 はその一例を示したものであるが、結晶の温度を下げると電子移動度は急激に高くなり、液体空素温度 (77 K = -196°C) 以下になると 10

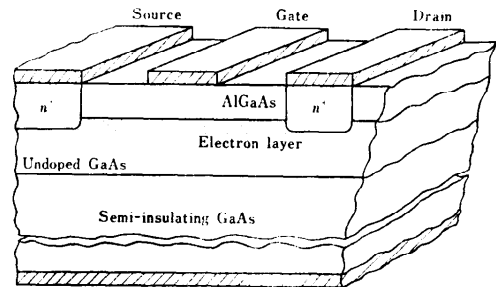


図-1 HEMT の構造

[†] High Electron Mobility Transistor by Hajime ISHIKAWA (Semiconductor Devices Laboratory, Fujitsu Laboratories Ltd.)

^{**} 富士通研究所半導体研究部

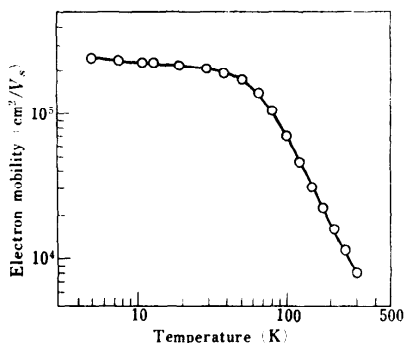


図-2 電子移動度の温度変化

万 cm^2/Vs 以上の電子移動度になる²⁾。この値は通常 GaAs IC あるいはシリコン IC 中の電子移動度にくらべて、それぞれ 10 倍あるいは 100 倍以上高い。

AlGaAs 層を薄くして表面に設けたゲート電極の電位の影響がヘテロ接合面にまで及ぶようにすると、ヘテロ接合界面の電子濃度をゲート電極の電位で増減させることができる。したがって図-1 に示すようにソース及びドレイン電極を設け、ソース・ドレイン間を流れる電流をゲート電極の電圧で制御してトランジスタ動作が可能になる。

3. HEMT の製作方法

HEMT を製作する上で最も重要な技術は結晶成長技術である。結晶成長には通常分子線エピタキシャル成長 (MBE) 技術が使用される。MBE は超高真空中で結晶成長をおこなう比較的新しい技術で、近年急速に技術開発がおこなわれている。基本原理を 図-3 に示す概略図により説明する。超高真空容器内に結晶を成長させようとする GaAs 基板を設置する。Ga, As, Al などの結晶を構成する素材及びシリコンなど結晶中に含ませるドーパント材を図のようにルツボに入れ、必要な分子線が発生するように昇温する。この分子線を照射することにより基板表面に GaAs 層あるいは AlGaAs 結晶層(膜)が形成される。この MBE 結晶成長法の特徴はつぎのような点である。まず、結晶組成は基本的には分子線の強度と関連する。分子線の強度はルツボの温度で制御でき、しかもルツボの熱容量は小さいので、分子線強度を瞬時的に変更でき、結晶組成を広い範囲で変えることができ、また結晶組成を結晶を成長しながら変化させ、結晶の厚さ方向で組成が変化する結晶をつくる芸当ができる。さらにルツボの前に機械的なシャッターを設け、これを開閉することによって、結晶成長の途中で結晶組成を瞬時に変

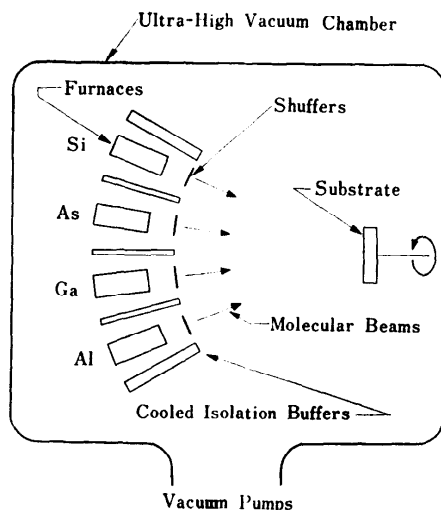


図-3 分子線エピタキシャル成長 (MBE) 装置の略図

えることができる。MBE の結晶成長速度は 1 秒間に 1 原子層が形成される程度と非常に遅いので、上記の特徴と合わせると、非常に急峻な組成の変化を持つヘテロ接合を形成できる。不純物のドーピングについても同じことがいえる。基板の温度も一般に他の結晶成長法にくらべると 100°C 程度低いので、結晶成長時に不純物原子が拡散して急峻さが失われる割合も少なくなる。もっとも最近では欠陥の少ない結晶を成長しようとする、温度が少しずつ高い方に移っているのが現状である。

以上のような MBE 成長法の特徴は HEMT 用結晶を成長しようとするつぎのような利点を持つ。HEMT では、界面に十分な自由電子濃度を確保するには少なくとも 10 nm 程度の厚さの範囲で、結晶組成が GaAs から AlGaAs にかわる必要がある。ドナー不純物のドーピングについても、ヘテロ接合界面はドナー原子をドーピングしない高純度の GaAs と AlGaAs で構成され、ヘテロ接合界面から 10 nm 弱離れたあたりから AlGaAs 中にドナー原子をドーピングするような細工が、高電子移動度を確保する上から要求される。このような精密な結晶をつくるには現状では MBE 成長技術が最も適している。

最近 MOCVD 技術の開発が非常に進み、MOCVD でも HEMT の試作に成功している³⁾。量産性を考えた場合、MOCVD 技術の方がすぐれている面もあり、どちらが適しているかは今後の両技術の研究開発によるところが大きい。

HEMT の製法を簡単にのべるとつぎのようになる。所定の厚さ及びドナー濃度に結晶成長した AlGaAs/GaAs ヘテロ接合基板にメサエッチング・酸素イオン注入などでまず素子間のアイソレーションをほどこす。ゲート電極は通常リフトオフ法で Al または Ti-Pt-Au で形成する。論理回路ではノーマリオフ型 HEMT が必要な関係からリセスゲート構造をとることが多い。ソース・ドレインのオーミック電極は Au-Ge を用いて AlGaAs との合金法で形成する。層間絶縁膜・表面保護膜としては CVD-SiO₂ 膜が使用される。上記のように HEMT LSI のプロセスはシリコン LSI の製作で使用されているものと基本的には同じ技術が使用される。

4. トランジスタ特性と LSI 性能予測

最も基本的なトランジスタの特性は、ソース・ドレイン間の電圧 V_D 、ソース・ゲート間の電圧 V_G とソース・ドレイン間を流れる電流 I_D の関係を示す I - V 特性である。図-4 に HEMT の代表的な I - V 特性を示す。 I - V 特性は他の FET と同じように近似的につぎの式で表わされる。

$$I_D = \frac{\mu W \epsilon}{L d} [(V_G - V_T) V_D - (1/2) V_D^2] \quad (1)$$

$(V_G > V_D)$

$$I_D = \frac{\mu W \epsilon}{2 L d} (V_G - V_T)^2 \quad (2)$$

$(V_G < V_D)$

ここで V_T は HEMT のしきい値電圧、 W はゲート幅、 L はゲート長、 d は AlGaAs 層の厚さ、 ϵ は AlGaAs 層の誘電率、そして μ は電子移動度である。(1)式は FET の 3 極管領域と呼ばれるドレイン電圧の増加と共にドレイン電流が増加する範囲の特性を表わしており、(2)式はドレイン電圧が増加してもドレ

イン電流が一定値を保つ、いわゆる 5 極管領域と呼ばれる部分の特性を表わしている。

(1)式あるいは(2)式を見るとわかるように、ドレイン電子 I_D は電子移動度 μ に比例する。つまり同じ寸法のトランジスタを同じ電圧で動作させるとすれば、電子移動度が高いほど大電流を流すことができ高速動作上有利になる。この点が高電子移動度が利用できる HEMT が注目される理由である。

HEMT の論理動作の確認は 1980 年に 27 段リング発振器で行われた。このリング発振器はゲート長 2 μm のエンハンスメント HEMT をスイッチングトランジスタに、同じくゲート長 2 μm のディプレッション HEMT を負荷トランジスタに使用するインバータ回路で構成されている。このリング発振器で観測された HEMT インバータのスイッチング性能は、液体窒素温度でインバータ一段あたりスイッチング時間 13 ps、消費電力 1 mW であった。その後各方面で HEMT あるいはその類似デバイスの開発がすすみ最近では実用的なデバイスでの性能が検討されている。図-5 はその一例で分周器のパターンである⁴⁾。分周器はマスタスレーブフリップフロップで構成されており、ゲート長 0.5 μm の HEMT が使用されている。この分周器は室温状態で 5.5 GHz、液体窒素温度では 8.9 GHz で動作する。マスタスレーブフリップフロップ回路はシフトレジスタなど論理 LSI の基本回路としてよく使用される回路であり、この回路が 10 GHz に近いトグル周波数で動作することは超高速動作の論理 LSI が実現できることを実証したことになり注目される。今後さらに開発を進めることにより動作速度、消費電力共に大幅な改良が期待できる。ではどの程度の性能が HEMT で期待できるか考察する。

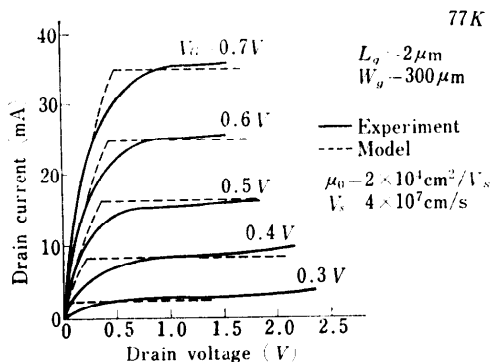


図-4 HEMT の I - V 特性

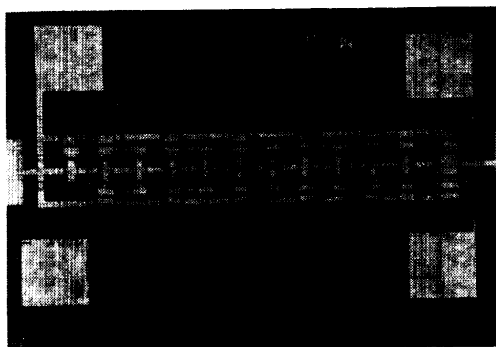


図-5 HEMT 分周器のパターン

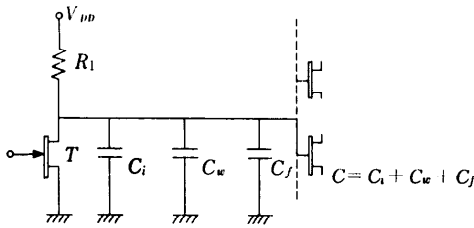


図-6 HEMT インバータ回路

HEMT による論理ゲートの構成法には先に示した ED 構成の他にも種々の構成が考えられる。しかし現状では HEMT 特有の論理ゲート構成法は発掘されておらず、GaAs MESFET IC で考えられている回路がそのまま検討されている。この場合の最も基本的な回路は図-6 に示すものである。ここで T はスイッチングトランジスタである HEMT, R は負荷抵抗, C は負荷キャパシタである。 C には HEMT のドレイン・ソース間の寄生容量, 配線の容量, 次段トランジスタの入力容量などが含まれる。スイッチング動作は, 入力信号が切りかわって HEMT が off から on 状態になったとき C に蓄えられている電荷が HEMT を通って放電する時間, 及び HEMT が on から off 状態に切り変わったとき R を通して C が充電される時間できまる。前述のように電子移動度 μ が大きいと放電に必要な電流を小さいトランジスタで扱えるので, トランジスタ寸法を小さくでき寸法できまる寄生容量, 入力容量, 場合によっては配線容量も小さくなりその分だけ高速動作が可能になる。この回路でどの程度のスイッチング動作速度が得られるか回路シミュレーションで求めたのが図-7 である⁵⁾。ゲート長 $1\ \mu\text{m}$ の HEMT を液体窒素温度 (77 K) で動作させることを仮定している。HEMT の動作では電子

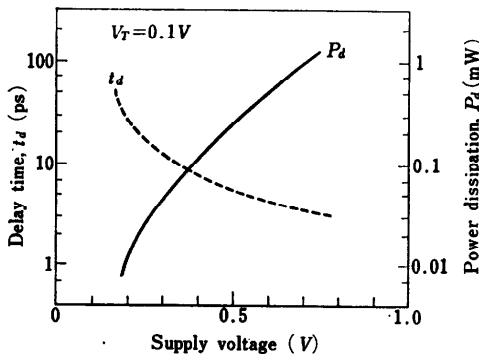


図-7 HEMT インバータのスイッチング時間と消費電力 (回路シミュレーション)

移動度だけでなく, 高電界では電子速度が飽和する点も考慮する必要があり, シミュレーションには取り入れている。寄生容量等は構造寸法をもとに計算で求めたものを使用している。図からわかるように HEMT で構成した単純な論理ゲート (インバータ) は $10\ \text{ps}$ 以下の高速で動作し, 動作に必要な消費電力も $0.1\ \text{mW}$ 以下に下がる。このあたりは近い将来の GaAs IC あるいはシリコン IC が実現するであろうと予想されている $100\ \text{ps}$ 前後の速度, $1\ \text{mW}$ 前後の消費電力にくらべると格段にすぐれた値である。もう1つ高速デバイスとして注目されているものにジョセフソン素子があるが, 速度的には HEMT はジョセフソン素子と同じ程度と予想される。消費電力はジョセフソン素子では μW オーダが予想されており, HEMT よりも約2桁小さい。この差がたとえばコンピュータなどを考えたときどのように利いてくるか, 技術的難易さとも合わせて今後の研究課題である。

5. コンピュータへの応用

HEMT コンピュータがどのような形で実現するか予想するのは非常に難しい。最も安易な予想は現在のシリコンによるコンピュータの延長線ととらえる方法である。すなわち現在のシリコン LSI と同じように, マスタスライス方式の論理 LSI 及び高速スタティック RAM を多層配線基板に実装するかたちがとられると予想される。HEMT に限らず化合物半導体デバイスでは表面不安定性の問題から, シリコンに見られるような高集積のダイナミック RAM がつくられる方法あるいは見通しがたっていない。現在のコンピュータではダイナミック RAM で数メガバイトのメインメモリを構成している。HEMT LSI でコンピュータを実現しようとする場合にこのメインメモリをどうするかが一つの焦点になるであろう。もちろん HEMT スタティック RAM は実現でき, そのアクセス時間は現在のダイナミック RAM の速度より 100 倍近く早いものになるであろう。しかしスタティック RAM の場合はメモリーセルを $4\sim 6$ 個のトランジスタで構成する関係から集積度がどうしても下がる。シリコンダイナミック RAM のように $256\ \text{k}\sim 1\ \text{M}$ ビット/チップは HEMT では当然望めそうもない。

コンピュータの実装技術を現状の延長でとらえるなら, 一辺 $30\ \text{cm}$ の多層配線回路基板上に少なくとも 120 個程度の HEMT LSI が搭載されるとすると, $500\ \text{k}$ ゲート以上の論理回路が1ボードに収容される

ことになる。つまり現在の超大型コンピュータの CPU のうち、メインメモリ以外の部分は 1 ボードで構成でき、現状の 10 倍以上の動作速度（クロック周波数）で動くことになる。これは現在のコンピュータの性能を大幅に改良できるだけでなく、並列処理など現在開発が進行中のコンピュータ・アーキテクチャを実現し易くするなど、コンピュータに与えるインパクトは非常に大きなものが予想される。

今のところ HEMT は液体窒素温度（ -196°C ）で動作させることを考えている。このためにはコンピュータを液体窒素温度に冷やすことが必要になり、このための技術開発が必要である。また数千ゲートの LSI は多数の接続ピンを外部に出す必要があり、ピン数がチップ当たりのゲート数、ボード当たりの LSI 搭載数を制限する。この制限を打破できる技術の開発も早急に望まれている。

6. 今後の展望

HEMT は開発初期の段階にあり論理動作は 10 ゲート規模の IC で確認されているにすぎない。しかし HEMT の動作原理にもとづく予想性能は非常にすぐれたものがあり、研究開発は活発化している。化合物半導体のヘテロ接合界面に発生する電子の高電子移動度を利用するデバイスは AlGaAs-GaAs 系以外でも実験されている。表-1 にそれらの報告されている電子移動度と FET をつくった時の伝達コンダクタンス g_m を示す。GaAs 系の他に InP 系でもすぐれたデータが得られつつある。InP 系結晶は $1.3\sim 1.5\mu\text{m}$ 波長の光通信デバイスに使用される関係から、最近急速に結晶関係の技術が進んでいる。InP 系の方が GaAs 系よりも電子の飽和速度が大きいことが知られており、今後の結晶材料技術の進歩によって大きく伸びる可能性がある。

ところでこのように結晶技術が進歩してくると

表-1 HEMT の電子移動度及び G_m の報告例
High Electron Mobility Transistor

Structure	μ_n (m^2/Vs)	g_m (mS/mm)
GaAs/AlGaAs (MBE)	0.87 (300K)	190 (300K, $2\mu\text{m}$)
	19 (77K)	410 (77K, $2\mu\text{m}$)
InGaAs/InAlAs (MBE)	1.0 (300K)	70 (300K, $1.2\mu\text{m}$)
	6.8 (77K)	125 (77K, $1.2\mu\text{m}$)
InGaAs/InP (MOCVD)	0.9 (300K)	
	4.2 (77K)	

HEMT 以外にも有望なデバイスが色々考えられてくる。たとえば AlGaAs-GaAs ヘテロ接合をエミッタ接合に使用するバイポーラトランジスタが脚光をあびている⁶⁾。ワイドバンドギャップエミッタトランジスタは古くから提案されていたが、必要な薄い結晶層をつくる技術がなく十分な性能を出していなかった。しかし MBE 技術などの進歩により数 nm 厚の結晶厚さ制御ができるようになり、実現性が強くなってきた。バイポーラトランジスタは、現在シリコン LSI で最も高速を実現しているように、高速動作に適した種々の特徴を有している。実際には実験用のトランジスタが試作された段階であるが、理論的に予想される性能は HEMT と同じように非常に高い。

化合物半導体を使用する高速論理デバイスの大きな特徴は光デバイスと同じ結晶材料を用いていることである。波長 $0.8\mu\text{m}$ 帯のレーザダイオードでは AlGaAs-GaAs ヘテロ接合結晶が、 $1.3\sim 1.5\mu\text{m}$ 帯では InGaAs P-InP ヘテロ接合結晶が使用されている。結晶材料が同じであることから、電気信号を扱かうデバイスと光信号を扱かうデバイスを同じチップ上に搭載できる可能性がある。これができると IC の動作速度をきめる大きな要素であるトランジスタとトランジスタをつなぐ配線あるいは、IC チップと IC チップの間をつなぐ配線の信号伝送遅れを光伝送で短縮できるなどがまず初歩的な応用として考えられる。その他には光デバイス・電気デバイス結合による機能を生かした IC など新しい可能性が開けてきそうである。

HEMT を始めこれらのデバイスをものにするには一層の開発努力が必要である。特に重要なのは結晶に関する技術である。たとえば HEMT の場合でも、単純に AlGaAs-GaAs のヘテロ接合結晶を成長したのでは必ずしも HEMT の生命である高電子移動度は実現しない。必要な電子移動度を実現するにはヘテロ接合界面の非常に微細な構造をいろいろ工夫する必要がある。この分野は学問的にも未解決の問題が多く、非常に興味を持たれて研究が進められている。

HEMT を中心とした化合物半導体を使用する高速論理素子がジョセフソン素子などに比べて有利な点の 1 つは、シリコン IC 技術との共通点が多い点である。すなわち、HEMT IC 製作で使用する電極形成、絶縁膜形成、微細加工などはシリコン IC と同じ技術、同じ装置で処置できる。さらに IC 回路の設計もシリコン IC 設計技術と同系統のものである。したがって出来上がった HEMT LSI もシリコン LSI と

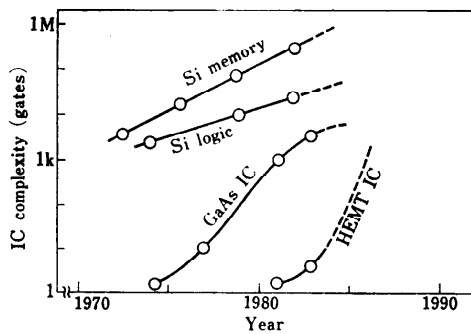


図-8 HEMT IC の集積度の向上 (予想)

外形はよく似たものになり、それを使用したシステムもシリコン LSI で構成したシステムとイメージとしては良く似たものになると予想される。逆にいえば、HEMT 特有の結晶に関する部分の技術が確立すれば、IC 化及びシステムへの応用は比較的短期間に発展させることができる。現在はその意味で基礎的な部分の研究開発に力が注がれている。現在の予想では数千ゲートの HEMT LSI が出現するのは1986年ごろ、また HEMT を使用したコンピュータのプロトタイプができるのが1990年ごろとなっている (図-8)。

7. 結 び

化合物半導体ヘテロ接合を使用する HEMT は生れたばかりで開発初期段階であるが、動作原理から予想される性能は優れたものがあり期待が大きい。総合性能でシリコン LSI の約 100 倍の改善が期待でき、基本的にはシリコン LSI 技術の延長線上にあるデバイスなので、1980 年代後半からの高速素子として活躍が

期待される。現在のメインフレームの CPU が 1 ボードで実現でき動作速度が 10 倍上がるとすれば情報処理システムに与えるインパクトは大きい。

参 考 文 献

- 1) Mimura, T., Hiyamizu, S. Fujii, T. and Nambu, K.: A New Field-Effect Transistor with Selectively Doped GaAs/n-AlGaAs Heterojunctions, Japan. j. Appl. phys. Vol. 19, No. 5, pp. L225-L227, (1980).
- 2) Hiyamizu, S. and Mimura, T.: High Mobility Electrons in Selectively Doped GaAs/AlGaAs Heterojunctions Grown by MBE and Their Application to High-Speed Devices, J. Crystal Growth, Vol. 56, No. 2, pp. 455-463 (1982).
- 3) 宇佐川利幸, 小野佐一, 川瀬 進, 片山良史, 高橋 進: OM-VPE 法による GaAs/AlGaAs ヘテロ接合型 FET, 昭和 58 年度電子通信学会半導体・材料部門全国大会講演論文集, pp. 414-415 (1983).
- 4) 常信和清, 渡辺 祐, 山下良美, 斎藤淳二, 西内紘一, 三村高志, 安部正幸: HEMT 分周器, 第 44 回応用物理学学会学術講演会, 26 P-I-13 (1983).
- 5) Ishikawa, H. Mimura, T. and Hiyamizu, S.: Opening in Molecular Beam Epitaxy Devices: Solid State Devices 1981, pp. 137-152, Les Editions de Physique, Paris (1982).
- 6) McLevige, W. V. Yuan, H. T. Duncan, W. M. Frensley, W. R. Doerbeck, F. O. Markoc, H. and Drummond, T. J.: GaAs/AlGaAs Heterojunction Bipolar Transistors for Integrated Circuit Applications, IEEE EDL, Vol. EDL-3, No. 2, pp. 43-45 (1982).

(昭和 58 年 9 月 14 日受付)