

画像メモリの構成法

高木幹雄 竹本毅
(東大生研)

1. はじめに

本報告は現在の汎用計算機を中心とした画像処理システムのハードウェア的見地から観た問題的に着眼し、それに対するアプローチとして I C メモリで構成される高速大容量画像メモリが今後画像処理システムで果す意義について述べ、融通性、拡張性、メモリの有効利用性を考慮した画像メモリの構成法について論じる。更にスケールダウンしたパイロットシステムとして画像メモリ装置 (Image Memory Equipment : I M E) を製作したので御報告する。

画像処理(及び入出力)の特徴として次の点がある。

- 1) 扱うデータ量が膨大である。(例: $512 \times 512 \times 8$ ビット画像 $\rightarrow 256$ KB)
- 2) 1画素当たりに必要なビット数は比較的小い。
- 3) 1画素になされる処理は単純な場合が多く同じ演算が画素数だけ数100万回も繰り返される。
- 4) データ構造は2次元である。
- 5) ビデオ機器との接続に於ては高速な入出力を必要とする。

これに対し現在の汎用計算機では演算は總て CPU で逐次的に行う為処理速度が上がらないこと、通常のミニコンピュータではメインメモリの記憶容量が十分でないこと、ビデオ機器とのリアルタイム入出力が不可能であること、画像データとプログラムがメインメモリの同一レベルに格納されるなど画像処理と適合しない点が多い。これに対するハードウェアからのアプローチとして以下があげられる。

- 1) 光学的画像並列処理
- 2) 画像処理プロセッサ(並列処理プロセッサ)
- 3) 高速大容量画像メモリ

1) の手法はアナログ方式である為精度に限界があること、融通性に乏しいこと等の欠点がある。これに対し、2), 3) の手法はデジタル的で融通性に富み半導体技術の飛躍的発展に支えられ有望視される。特に I C メモリに於ては、4倍 / 2 年で高集積化が進み、 $1/2$ 年で価格格下げされていることが大容量画像メモリの実現を現実化させている。画像メモリは I C メモリを用いて画像をそのデータ量と蓄積モードに適合する形で記憶し、入力装置のバッファメモリ、出力装置のリフレッシュメモリ、ホストコンピュータ或いは画像処理プロセッサのワーキングメモリとして多目的に用いるものである。将来は 2) と 3) を組み合せた画像処理システムが従来の汎用計算機システムに対し革新的アーキテクチャーを有するシステムとして画像処理に普及するものと思われる。

画像メモリの意義として次の点が考えられる。

- 1) 従来のミニコンピュータのメインメモリの記憶容量では収まりきらなかつた大量の画像データを記憶収納することができる。
- 2) 従来の計算機システムではデータが入出力機器、ファイル記憶、メインメモリ等のメモリハイアーチを何度も上下する必要があったが、画像メモリをシステムの中央に位置させ、画像データを常駐させることにより、無駄な

転送時間を省くことができる。図1-1に従来のデータの流れ、図1-2に画像メモリを中心としたデータの流れを示す。

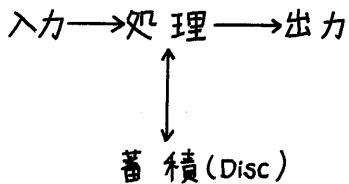


図1-1

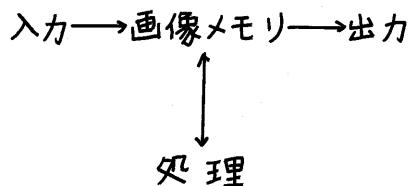


図1-2

3) ビデオ機器とのクリアルタイム入出力が可能である。これによりビデオディスプレイはもうろんTVカメラ、VTRとのクリアルタイムデータ転送が可能になり単に入出力時間の短縮のみならず動画処理への応用も開けてくる。

4) 2次元構造を有する大量の画像データとプログラムを分離記憶できる。

以上画像メモリが画像処理システムに於て果す意義について述べたが、次節ではその構成法について詳しく論じる。

2. 画像メモリの構成法

画像メモリの機能に対するneedについて考慮すべき点を以下に列挙する。

- 1) 複数機器からのアクセスへの対応
- 2) 異なる大きさの画像への対応
- 3) 白黒、濃淡画像のビット数の設定
- 4) 2値画像、ビットマップへの対応
- 5) カラー画像(truecolor)への対応
- 6) 膨大な記憶容量に対するアドレシングの問題
- 7) ルックアップテーブル、重畠表示の問題

これらに対応した画像メモリの構成法について以下論じる。

1) 複数の機器からのアクセスへの対応

画像メモリを多目的に用いるため、入力機器、出力機器、ホストコンピュータ（場合によっては複数台）、画像処理プロセッサ、ファイル記憶等多数の機器からのアクセスの競合といかに処理するかが1つの問題になる。特にビデオ機器の場合超高速なデータ転送速度を要求される。メモリへアクセス手法として考えられるのは以下の3つである。

- ① ビデオ同期に無関係にアクセス
- ② ビデオブランキング期間に他の機器がアクセス
- ③ メモリインターリーブ多重化によるメモリバスの時分割化

メモリ利用の有効性、融通性という点で③が最も優れている。メモリインターリーブのモデル図を図2-1に示す。

メモリの多重度をN、1ワードをmビットとした場合メモリデータ幅は $N \cdot m$ ビットとなる。ビデオレートの1画素のスキニタイムは80nsである。メモリのサイクルタイムを T_C とするとき1タイムスロット $T[S]$ は $T = 80 \times l > T_C$

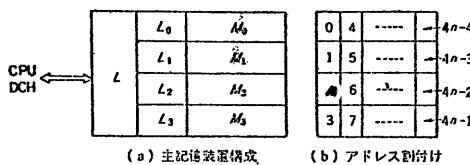


図2-1 インターリープ 構成の動作概念

(l : integer)となる。またタイムスロット数 N_T は $N_T = [80 \times N / T]$ となる。この場合メモリバスのデータ転送量は $N \cdot m / T$ bpsである。この N_T 個のタイムスロットを優先度に応じて占有し、各機器はメモリバスを時分割的にアクセスする。時分割バスを有するインターリープメモリの利点を以下に列挙する。

- a) ビデオ機器と低速機器は異なるタイムスロットを用いる為、計算機がメモリへアクセスするととき等、ディスクプレイが乱れることがない。
- b) 1つの機器がメモリへアクセスするのはタイムスロットの間だけでタイムスロットを steal するようアクセスする。従ってメモリ側からみればタイムスロット中々が空き次第々々に複数機器にタイムスロットを割り当てることによりメモリの利用効率を最大限にすることができる。
- c) 原理的にはメモリのインターリープ度を上げることにより実効上のメモリデータ転送速度をいくらでも増すことができる。
- d) 複数のビデオ機器からのアクセスを見かけ上同時に実行うことができる。

図2-2に時分割バスを有する画像メモリのモデル図を示す。

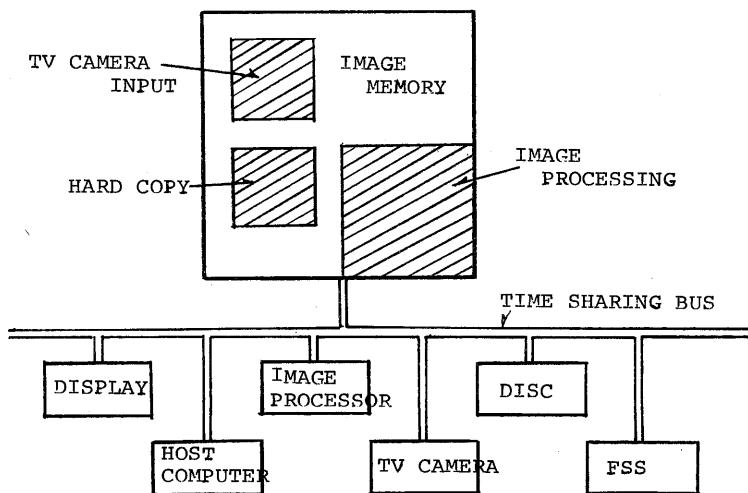


図2-2 画像メモリ モデル図

2) 異なる大きさの画像への対応

通常デジタル画像は $2^k \times 2^k$ pixel の大きさで取り扱われる。(漢字処理の場合等の 32×32 ～リモートセンシング等の 4096×4096) これに対しメモリの拡張時への対応の為にもメモリの2次元方向(x, y 方向)の構成単位を決める必要がある。以下の理由から $K=9$ つまり 512×512 画像を構成単位とすることが望ましい。

- a) 通常の画像処理では 512×512 までの大きさで扱われる場合が圧倒的に多い。
- b) ビデオディスプレイの解像度は 512×512 が最大である。

以下(3), (4), (5)はビット方向のメモリの構成単位について論じる。(2値画像、濃淡画像、カラー画像といった異なるモードへの対応)

3) 白黒濃淡画像のビット数の設定

白黒濃淡画像(或いはカラー画像のR, G, B 1成分)の場合に於ては、殆ど1 pixel 8ビット(またはそれ以下)でデータ入出力が行なわれる。また画像処理の場合でも原画像は8ビットあれば十分である。従ってメモリの有効利用という点では1ワードのビット数を余り多くすることは好ましくなく、1ワード8ビットとすることが適当である。画像処理の途中結果を収める場合や、画像入力時に加算平均を行いS/N比を上げる場合等8ビット以上必要な場合については5)で述べる。

4) 2値画像、ビットマップへの対応

画像処理の場合、しばしば2値画像が扱われる場合が多い。従ってメモリのビット方向のアクセスが可能でなければメモリの有効利用上非常に効率が落ちる。また濃淡画像のビットマップ処理という点でも画像メモリの3次元アクセスは必要である。これを実現するには以下の2つが考えられる。

- a) STARANで用いられている連想多段階メモリ
- b) ビットマップ構造メモリ

a) の方式は融通性の点では優れているがアドレス制御部、データラッチ回路が複雑であるため高速ビデオ転送を必要とする画像メモリには適さない。b) の方式は比較的簡単に3次元アクセスを実現できる。これを図2-3に示す。画像メモリへ送出されるアドレスは2次元方向のx, yとビットマスクアドレスを加えた3次元アドレスになる。

5) カラー画像(true color)への対応

カラー画像を取り扱う場合3倍のビット長を必要とするがこれへの対応として以下の2つがある。

- ① 1ワード24ビット構成
- ② 1ワード8ビット×3層構成

これを図2-4に示す。

②の方式は各層に独立なアドレスを供給するため3倍幅のアドレスバス、各インターフェースの3倍アドレスバッファ、バス各々メモリアクセスコントロ

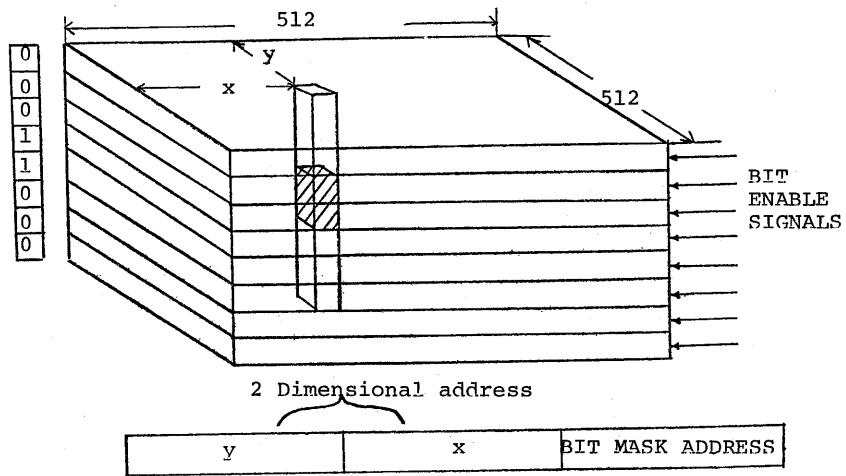
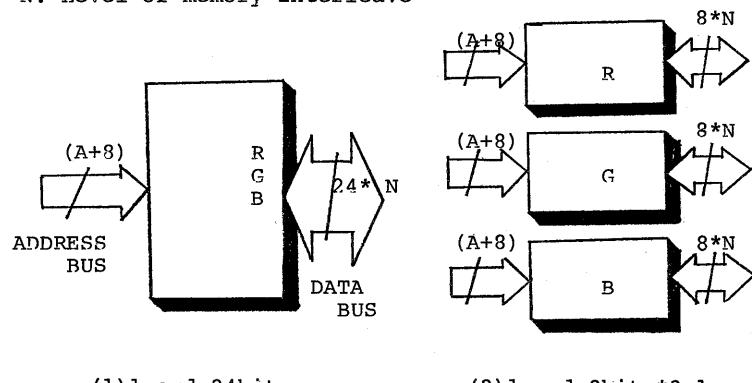


図 2-3 画像メモリの3次元アドレッシング

A: Bit length of 2 dimensional address
N: Level of memory interleave

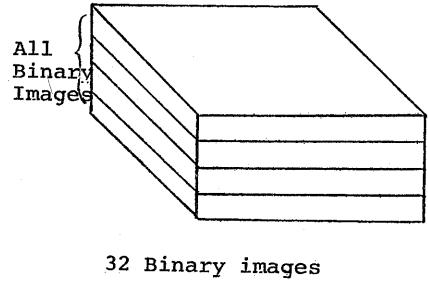
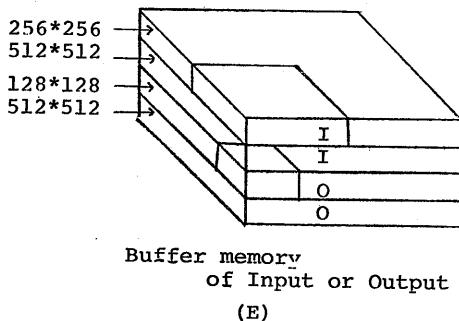
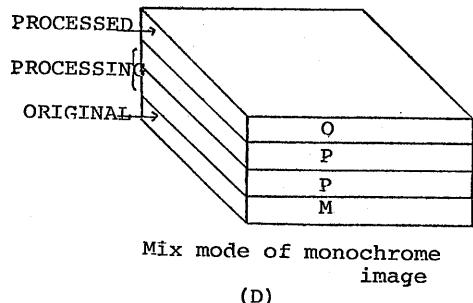
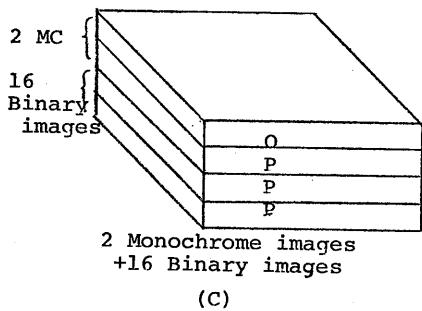
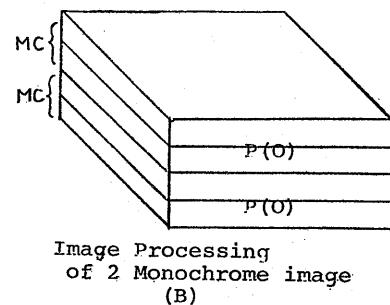
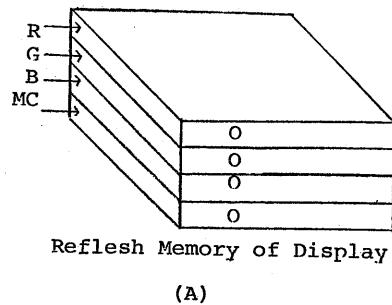


(1) 1word 24bits

(2) 1word 8bits*3plane

図 2-4 カラー画像への対応

一ラを必要とするが、融通性、メモリの有効利用性に優れる。一般にM層のメモリを用意し、カラー画像の場合任意の3層にR、G、Bを割り当てればよいし、また濃淡画像の処理結果も複数層用いることによって収納できる。図2-5に4層構成の場合のいろいろな使用モードを示す。



P:Processing I:Input O:Output M:Memory MC:Monochrome

図2-5 四層メモリ構成による使用例

6) 膨大な記憶容量に対するアドレシングの問題

512×512 の画像メモリをユニットとして構成する場合図 2-6 に示す 2 次元リニアアドレシングが適している。このアドレス方式により大きな画像を記憶するための画像容量の拡張が容易であり、またウィンドウアクセスにも便利である。 x, y を画像メモリ単位内の 2 次元アドレス、 X, Y を画像メモリ単位指定のアドレスとすれば、メモリアドレスは $(Yy Xx)$ となる。 Yy 成分、 Xx 成分に OFFSET を加えることにより大きな画像のウィンドウアクセスが実現される。

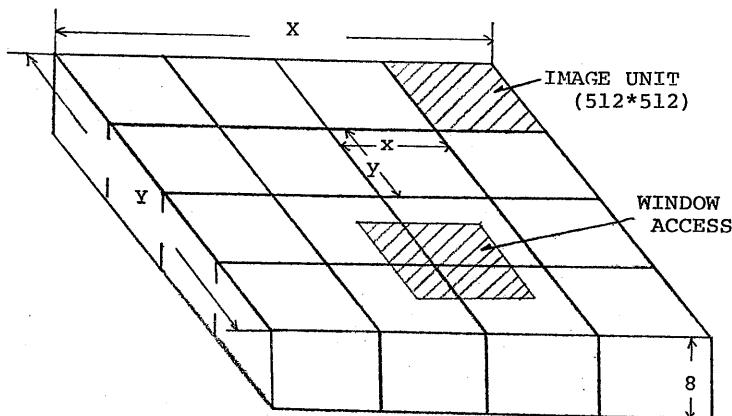


図 2-6 より大きな画像の 2 次元アドレシング

7) ルックアップテーブル (LUT), 重畠表示の問題

LUT は、濃淡画像の階調変換、擬似カラー表示に用いられる高速バイポーラメモリのテーブルである。LUT は画像メモリそのものより、画像メモリと接続されたビデオ出力インターフェースの問題ともいえるが、LUT と DA コンバータの間にデータセレクタを入れることにより融通性のある画像表示が可能になる。また重畠表示用には数枚のグラフィックプレーンを用意すればよい。

3. 画像メモリ装置の概要

前節における検討をもとに、画像メモリ装置 (IME) を試作した。本装置は 512×512×8 ビットのメモリ容量を有し、現在ビデオディスプレイ、TV カメラ、ホストコンピュータ (HP 2100) と接続されている。図 3-1 に IME のブロック図を示す。メモリ容量、接続機器共拡張は容易である。

使用したメモリチップはアクセスタイム 200nS, 4K ビット STATIC RAM である。メモリは 8 重のインターリーブ構成であり、 ϕ_1, ϕ_2 の 2 フラッシュタイムスロットを有する。1 タイムスロット長は 320nS、メモリバスのデータ転送速度は 200Mbps である。タイムスロット ϕ_1 はディスプレイが優先権を有し、タイムスロット ϕ_2 は TV カメラが優先権を有する。ホストコンピュータは空いている 1 タイムスロットを用いる。

IME はメモリ部、ビデオ同期発生部 (VSG)、ビデオ出力部 (VOB)、

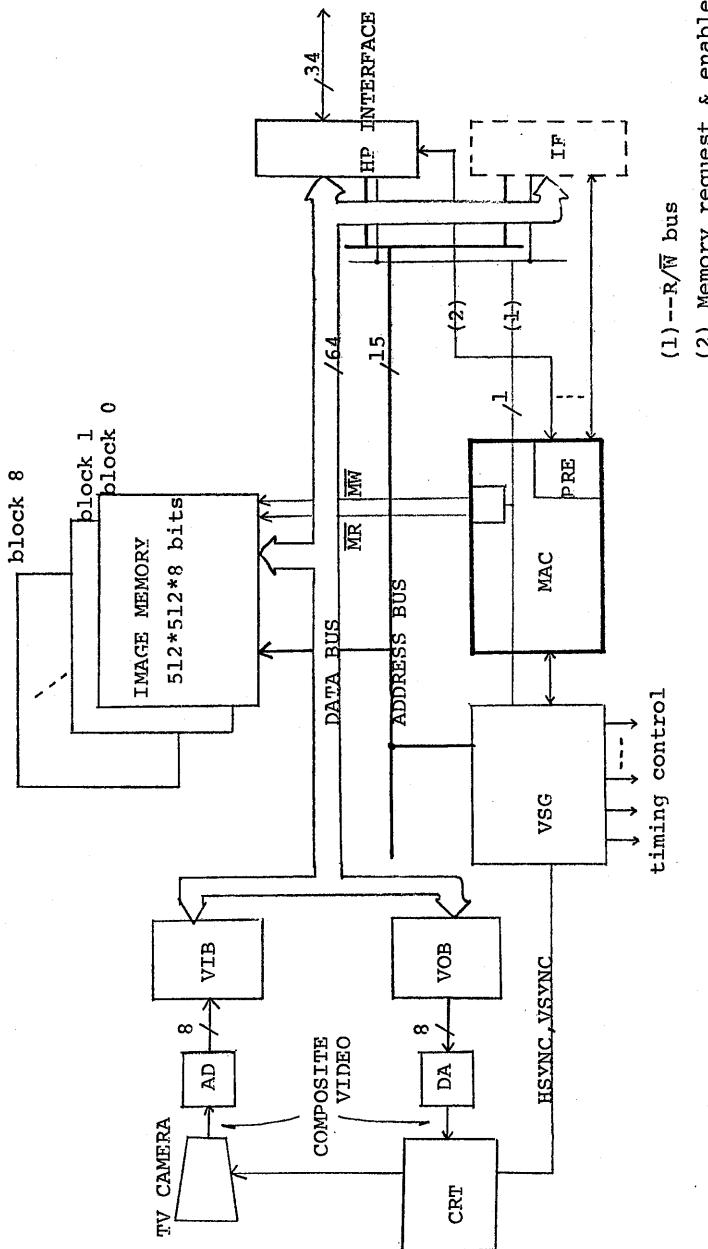


Figure 3-1 Block diagram of IME

ビデオ入力部(VIB)、メモリアクセスコントローラ(MAC)、計算機インターフェース等で構成される。

4. おわりに

現在製作したIMEは最もベーシックなモデルであるが、更にVTRインターフェースを追加中である。将来はメモリ容量の拡張によりVersion Upし、3次元アクセスサブルメモリ、多層構成メモリの考え方を本格的に導入する予定である。なお今後の課題としてはいかにしてメモリを異なるタスク、異なるユーザー

に割りあてるかという問題がある。このためにメモリバスコントローラの上位にある程度のインテリジェンスを有するメモリアロケーションコントローラが必要となってくるであろう。

(謝辞) はじめ、御助言頂く尾上守夫教授、坂内正夫助教授、石塙 滉助教授をはじめ東大生研多次元画像処理センター関係の諸氏に感謝します。