

解説

2. DSP の応用例



2.1 DSP のモデムへの応用†

矢幡 明樹†

1. まえがき

モデムとは Modulator Demodulator の略で変復調装置のことである。一般的にはデータ伝送のために“1”“0”信号を伝送する変復調装置をいうが、G II ファクシミリ画信号のようなアナログ的信号を伝送する変復調器を含めることができる。そして、モデムの中でもっとも一般的なものは電話帯域 (300 Hz~3,400 Hz) で使用されるものである。DSP で実現したモデムも電話帯域用のものがほとんどである。ISDN では電話帯域に伝送信号の帯域を合わせてやる変復調の操作を行わなくても、ユーザは 64 Kb/s という高速伝送方式を使用できるので、INS ネットの普及に当たって、電話帯域用のモデムもなくなっていくと思わ

れるが、現在ではモデムは情報通信を担う重要な機器の一つである。

以下、電話帯域用モデムの概要、および、モデム各部の機能とデジタル信号処理の関係、そして DSP での実現例について述べていく。

2. モデムの概要

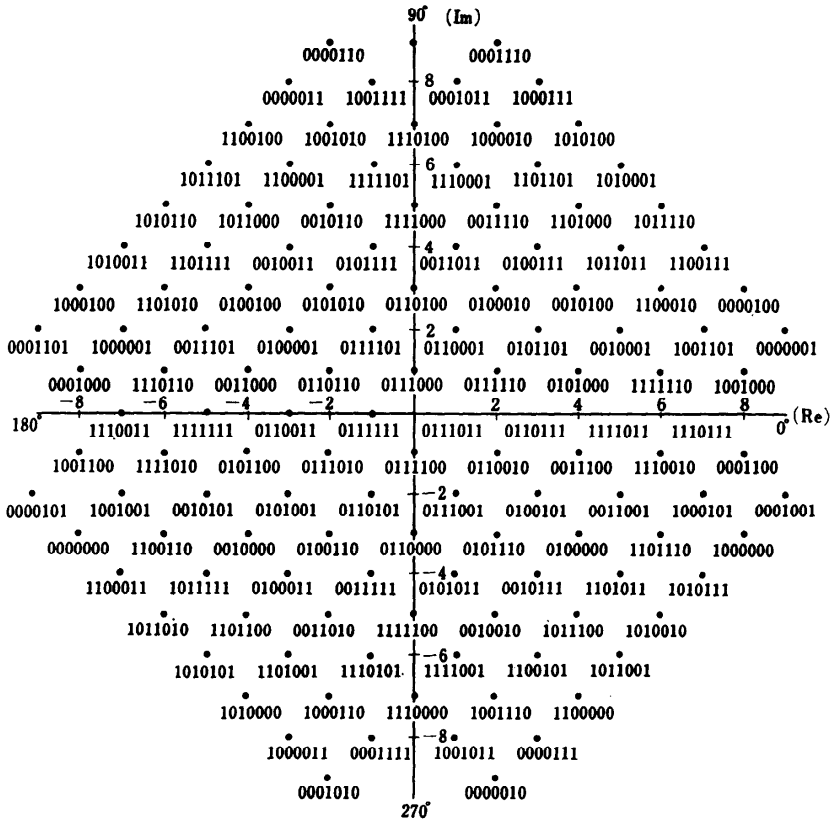
2.1 モデムの種類と諸元

電話帯域用モデムとして、表-1 のような各種のモデムが CCITT より標準として勧告化されている。勧告化されていないが、世の中には 19,200 b/s の速度のものも実現している。低・中速のモデムでは FSK (Frequency Shift Keying) や PSK (Phase Shift Keying) という比較的簡単な変調方式が用いられているが、高速のモデムでは QAM (Quadrature Amplitude Moduration) という変調方式が用いられている。これは位相平面上で振幅と位相の両方に情報をも

† Application of DSP in Modem by Haruki YAHATA (Toshiba Information and Communication Systems Laboratory).  
†† (株)東芝情報通信システム技術研究所開発

表-1 電話帯域用モデムの種類と諸元

	CCITT 勧告番号	伝送速度/ 最高周波数	変調方式	同期	キャリア 周波数 (Hz)	特殊技術		
						自動等化	エコー キャンセラ	トレリス コーディング
デ	V23	1,200 b/s	FSK	非同期	1,700±400			
	V26, V26 bis	2,400 b/s	4相 PSK	同期	1,800			
	V27	4,800 b/s	8相 PSK	"	"			
	V27 bis, ter	"	"	"	"	○		
I	V29	9,600 b/s	16値 QAM	"	1,700	○		
	V33	14,400 b/s	128値 QAM	"	1,800	○		○
	V22	1,200 b/s 全二重	4相 PSK	同期/ 非同期	1,200(帯域) 2,400(分割)			
タ	V26 ter	2,400 b/s 全二重	4相 PSK	同期	1,800	○	○	
	V32	9,600 b/s 全二重	32値 QAM	"	1,800	○	○	○
	ファクシミリ	T1	1,200~1,250 Hz	AM-DSB	非同期	1,900		
"		"	FM	"	1,900±400			
T2		2,400~2,500 Hz	AM-PM-VSB	"	2,100			



2進数は  $Q_{1n}, Q_{2n}, Q_{3n}, Q_{4n}, Y_{1n}, Y_{2n}, Y_{3n}$  を示す.

図-1 V.33 モデム 14,400 bps 送信信号点

たせたもので、たとえば 14,400 b/s の QAM の位相平面における信号点の数は 128 個もあり、図-1 のようになっている。

2線で全二重伝送できるモデムもあり、勧告 V.22 の方式は電話帯域を 2 分割して、二つの帯域をそれぞれ片方向ずつの伝送に使用している。勧告 V.26 ter と V.32 の方式は遠端にエコーキャンセラを用いることにより、近端モデムが送信した信号の影響を打ち消して、受信信号のみを受け取ることにより一つの帯域で全二重伝送を可能としている。

ここでファクシミリ用モデムについて述べておく。

現在、使用されているファクシミリのは多くは G.Ⅲ 機と呼ばれるデジタル帯域圧縮符号化方式を用いた高速機で、伝送には勧告 V.29 または V.27 ter 方式のモデムが使用される。低速の G.Ⅰ機の変調方式は勧告 T.1 で示され、画信号によりキャリアを AM または FM 変調するものである。G.Ⅰ機は現在ではほとんど

使用されていない。勧告 T.2 で規定されている中速の G.Ⅱ機の変調方式は白レベルに 0、黒レベルに +A と -A を交互にとらせた 3 値信号によりキャリア抑圧振幅変調をした信号 (AM-PM 変調波) を VSB フィルタにより、帯域制限して送出したものである。復調側ではキャリアを再生することにより同期検波が使用できる。

### 2.2 モデムの構成要素

図-2 にモデムの代表的な基本構成を示す。

まず、送信側から各部の説明をする。

#### (1) スクランプラ

送信データはスクランブラによってランダム化される。スクランブラの基本は割り算回路であり、たとえば V.33 モデムのスクランブラは送信データを生成多項式  $(1 + X^{-18} + X^{-23})$  で割る回路であり、図-3 のような回路になる。ランダム化の目的は受信側でビット同期抽出と自動等化を容易とすることであり、スクラン

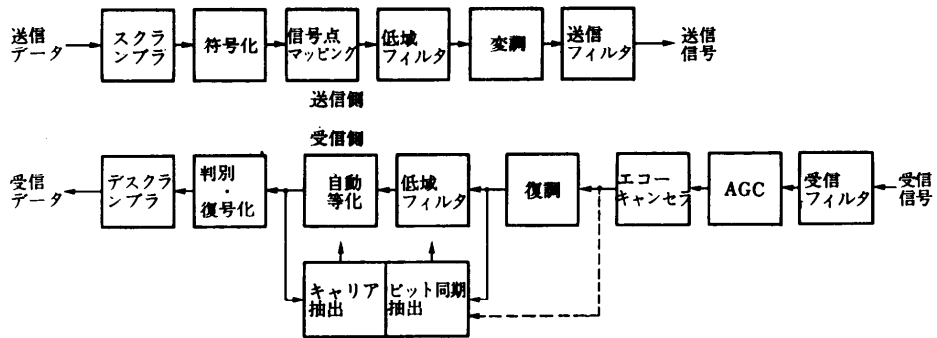


図-2 モデムの基本的構成

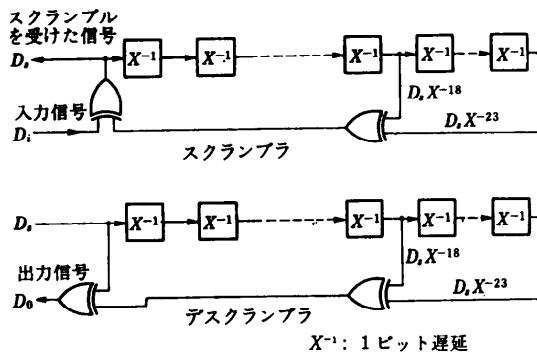


図-3 スクランプラとデスクランブラ

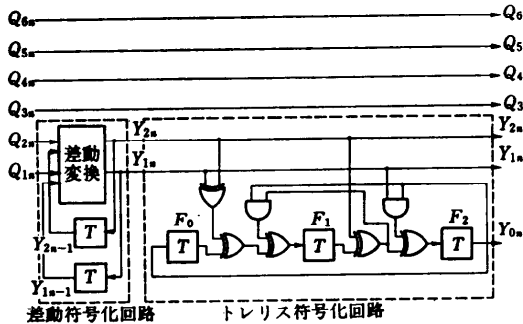


図-4 V33 モデムの符号化回路

ブラは自動等化器をもっている 4,800 b/s 以上の速度のモデムについている。

(2) 符号化回路

符号化回路は二つの機能に分けられる。一つは差動符号化回路である。PSK や QAM のように位相にまで情報をもたせている変調方式では、受信側では基準となる絶対位相が知り難いので、一つ前に送信された信号を基準位相として、それからの位相変化量に情報をもたせるようにしている。例として V33 モデムの

表-2 V33 モデム差動符号化

入 力		先 行 出 力		出 力	
$Q_{2n}$	$Q_{1n}$	$Y_{2n-1}$	$Y_{1n-1}$	$Y_{2n}$	$Y_{1n}$
0	0	0	0	0	0
0	0	0	1	0	1
0	0	1	0	1	0
0	0	1	1	1	1
0	1	0	0	0	1
0	1	0	1	1	0
0	1	1	0	1	1
0	1	1	1	0	0
1	0	0	0	1	0
1	0	0	1	1	1
1	0	1	0	0	0
1	0	1	1	0	1
1	1	0	0	1	1
1	1	0	1	0	0
1	1	1	0	0	1
1	1	1	1	1	0

符号化回路を図-4 に示す。差動符号化は表-2 のようにコード変換するが、これは入力 の 2 ビット  $Q_{2n}$  と  $Q_{1n}$  の組合せによって先行信号点出力との位相差が決まり、その関係が“00”なら「0°」、 “01”なら「90°」、 “10”なら「180°」、 “11”なら「270°」になるようにしたものである。

符号化回路のもう一つはトレリス符号化回路である。これは V32 や V33 モデムのように帯域に比べて超効率的な伝送を行うモデムに使用されているもので、たたみ込み符号による一種の誤り訂正符号であり、冗長ビットを付加する。そのため、たとえば V33 モデムの 14,400 b/s の伝送では、2,400 ボーで  $2^\circ=64$  値で送信できるはずであるが、トレリス符号化を使用して 128 値で伝送している。信号点が多くなるが、信

号点間の遷移に規制が生まれ、これを利用して受信側でビタビ復号化することにより、SN 比対誤り率特性を改善することができる。トレリス符号化の仕組みについてはビタビ復号の説明のところでもう一度ふり返ってみる。V 33 モデムのトレリス符号化回路の構成は図-4 のようにシフト・レジスタと論理回路によって構成できる。

### (3) 信号点マッピング回路

符号化回路の出力を位相平面の各信号点にマッピングする回路である。V 33 モデムでは符号化回路出力の7ビットは図-1 のような信号点にマッピングされる。図中の信号点は位相が  $90^\circ$  異なる二つのキャリアの振幅値で表すことができ、信号点マッピング回路はこの二つの振幅値に相当する2系統の信号系列を出力する。

### (4) 低域フィルタ

信号点マッピング回路の出力は矩形波であるので、これを符号間干渉のないナイキスト波形にするためのフィルタである。ナイキスト波形を得るためのロール・オフ周波数特性は送信側と受信側で分担するので、送信側ではロール・オフ特性をルートで開いたルート・ロール・オフ特性となる。2系統の入力はそれぞれフィルタをとって2系統の波形整形された出力となる。

### (5) 変調回路

ルート・ロール・オフ・フィルタからの2系統の出力により、互いに位相が  $90^\circ$  異なる二つのキャリアを変調して得られた二つの信号を合成すれば PSK または QAM の変調波形が得られる。

### (6) 送信フィルタ

送信に不要な帯域を除去するフィルタである。G 2 ファクシミリ AM-PM-VSB 変調における VSB フィルタなどもこれに当る。PSK や QAM のモデムの構成によってはルート・ロール・オフ特性を帯域通過形の送信フィルタ特性にもたせる場合がある。

デジタル信号処理を使用したモデムではこの後に DA 変換器と簡単なロー・パス・フィルタがつく。

次に受信側を説明する。

### (7) 受信フィルタ

受信信号は受信フィルタにより、まず帯域外の雑音を除去する。

### (8) AGC

減衰した受信信号を一定レベルにまで増幅する。デジタル信号処理を使用したモデムでは、この後に

AD 変換器がつながる。

### (9) エコーキャンセラ

V 26 ter および V 32 の方式の2線式全2重モデムに使用されるものである。エコーキャンセラについては別章で詳述される。

### (10) 復調器

4,800 b/s 以上のモデムは復調に同期検波が使用されている。このためにキャリア周波数を再生して、復調すべき信号に掛けなければならない。自動等化器のない 4,800 b/s 以下のモデムでは受信信号より直接的に位相同期ループで再生キャリアを得ているが、高速のモデムでは、まず、キャリア周波数に近い固定周波数発振器を受信側でもち、この周波数で受信信号を復調する。これを準同期検波という。準同期検波された信号はキャリア周波数(伝送路上で受けた周波数オフセットおよび位相ジッタを含んでいる)と固定周波数の差により位相回転しているが、この位相回転の補正を自動等化後に行う。これは高速モデムでは特に大きい影響のする位相ジッタの吸収をやりやすくするためである。PSK や QAM を用いる方式では位相が  $90^\circ$  ずれた二つの再生キャリア(または固定周波数信号)で復調を行うので、復調信号が二つ得られる。

### (11) 低域フィルタ

復調器の出力では情報を担うベースバンド成分とキャリアの2倍周波数の変調成分が得られるので後者を除去してベースバンド成分のみを得るためのものである。また、ルート・ロール・オフ特性をもたせて、送信側のフィルタと合せてロール・オフ特性を満たすようにする。自動等化器が信号送出間隔すなわちボー・レイトの2倍以上のサンプリング周波数をもつ場合にはフィルタにはルート・ロール・オフ特性をもたせず、自動等化器で一挙に等化してしまう。

### (12) 自動等化器

伝送波形歪により起因する符号間干渉を除去するため、可変タップ・ゲインをもつトランスバーサル・フィルタが基本構成である。自動等化器については別章が設けられているので詳述を省略するが、PSK や QAM では2系統の復調信号が得られ、符号間干渉はこの2系統相互間でも発生するのでその影響も除去する構成になっている。

### (13) ビット同期抽出回路

受信信号または復調ベースバンド信号からビット・レイトに同期したクロックを抽出する回路である。受信信号と復調ベースバンド信号にはビット・レイトに

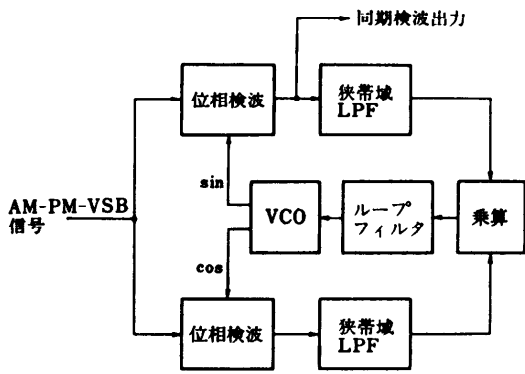


図-5 AM-PM-VSB 信号のキャリア抽出回路

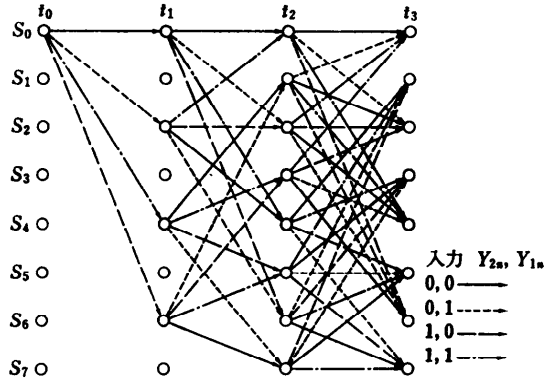


図-6 トレリス線図

同期した周波数成分はない。しかし、全波整流や2乗という非線形処理をすることにより、この成分を生み出すことができる。これより、タンク回路または位相同期ループ回路 (PLL) でビット・レートに同期した成分を抽出する。

(14) キャリア抽出/位相制御回路

キャリア抽出回路は位相同期ループ回路で実現できる。図-5 は GII ファクシミリ の AM-PM-VSB 信号より キャリア 成分を抽出する位相同期ループの一種でコスタス・ループと呼ばれているものである。このループは2個の安定位相点をもつ。同様に多相の PSK の場合も位相比較器を複数もった少し複雑な位相同期ループでキャリア抽出ができる。準同期検波を使用したモデムではキャリア周波数と固定周波数の差に追従させることになる。

(15) 判別・復号化回路

V 32 および V 33 以外の方式のモデムでは信号の判別に際して一つの信号を受信することとどの信号点を受信したかを判定してしまう、いわゆる硬判定を行っている。PSK や QAM の場合には実、虚の二つの復調ベースバンド信号 (等化器があれば等化後の信号) のおのおのの振幅をスレッシュド回路で判別して、結果の組合せより受信した信号点を決定することができ、この後、一つ前の受信信号点との差動をとれば復号できる。

V 32 および V 33 モデムのようにトレリス符号化を使用したモデムの判別・復号化回路の動作は相当複雑であるが詳述してみよう。

トレリス符号化に対する最ゆう復号はビタビ復号化であることが知られている。復号器を理解するために符号器の動作の仕組みをみてみよう。図-4 のたたみ込み符号器の三つのレジスタの内容  $F_2, F_1, F_0$  の内容

により、8つの状態  $S_0 \sim S_7$  が存在する。たたみ込み符号器の二つの入力  $Y_{2n}, Y_{1n}$  の組合せで4つの入力状態がある。この入力の状態による符号器の状態遷移図が図-6のように描かれる。これをトレリス線図という。符号器出力の3ビットの内、2ビットは  $Y_{2n}, Y_{1n}$ 。そのまま、 $Y_{0n}$  はトレリス線図で状態  $S_0 \sim S_6$  にいたならば“0”、 $S_6 \sim S_7$  にいたならば“1”に符号化される。トレリス線図をみれば分かるが、同一状態から出て、同一状態に入るパスは、二つ離れた時間の間では二つあり、また三つ離れた時間では、途中パスの重なりがなく選んで4つある。復号にあたっては以上のようなトレリス線図の特徴を利用することになる。最ゆう推定復号は受信信号系列  $r$  に対して、符号語系列が  $C_i$  であったときの各ゆう度  $P(r|C_i)$  を求め、最大のゆう度をもつ系列  $C_i$  を送信された信号として復号するものである。符号語系列はトレリス線図のパスと1対1に対応しているので、これは一番ゆう度の高いパスをみつけることに対応する。トレリス線図を使用して、逐次的にゆう度の高いパスをみつけていくことができる。同一状態から出発して同一状態に入るパスが複数あった場合、各パスのゆう度を計算し、一番高いゆう度をもつパスを求め、そして、このパスによる復号語がその部分に対応する送信符号語とされ、それ以外のパスは棄てられる。このようにすると生き残りパスはいつも8つに限定される。以上のようにして、不要のパスを棄てていき、生き残りパスのみを残して復号を進めていくと、生き残りパスがすべて一点より出発するようになる。そのときその一点以前の符号が最ゆう復号されることになる<sup>2)</sup>。

以上がビタビ復号法の構造であるが、モデムにおいてはパスのゆう度を求めるのに一つの仮定を設けてい

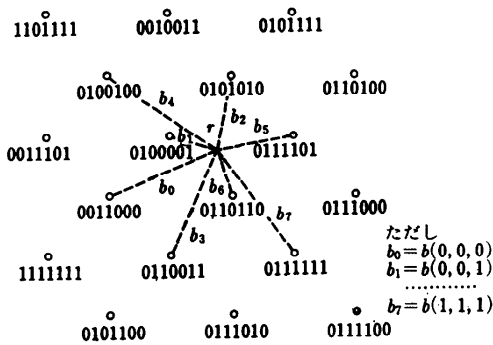


図-7 受信信号点と候補となる送信信号点との距離

る。送信側である信号点を送って、受信側の判定回路にくるまでに符号間干渉（等化後であるので残留の符号間干渉）や雑音の影響を受けるが、この影響（送信信号点と受信点の差）はガウス分布に従っているという仮定であるが、これは妥当性のある仮定である。

図-7 は V33 モデムの信号点の一部を示している。受信点  $r$  の信号を受けたとき、下位 3 ビットが  $(a_2, a_1, a_0)$  である信号点が送られたとするならば、下位 3 ビットが  $(a_2, a_1, a_0)$  である信号点のサブ・セットのうち、一番近い信号点  $s(r: a_2, a_1, a_0)$  を求めて、それを送信信号点の候補として  $r$  との距離  $b(a_2, a_1, a_0)$  を計算する。図-7 の例では  $(a_2, a_1, a_0) = (0, 0, 0)$  のサブ・セットに対して  $s$  は信号点 (0011000) であり、同様に  $(0, 1, 0)$  のサブ・セットで  $s$  は (0101010) であることが分かる。8つのサブ・セットに対してそれぞれ  $s$  を求め、それとの距離  $b_i$  を求める。 $b_i$  はガウス分布に従うから、この確率密度関数は

$$P(b_i) = \frac{1}{\sigma\sqrt{2\pi}} e^{-b_i^2/2\sigma^2}$$

となる。したがって、各状態間のパスのメトリックとして  $b_i^2$  を使用し、ある部分パスのゆう度の評価値をそのパスのメトリックの総計でみることができる。もちろん、値が低いほど、ゆう度が高い。これにより最ゆう推定による復号を進めていくことができる。

(16) デスクランブラ

スクランブラと逆に生成多項式を復号された信号に掛けて、ランダム化を解く。スクランブラとはほぼ同形の図-3 の回路が用いられる。

3. モデムとデジタル信号処理

3.1 モデムのデジタル化

元来モデムはアナログ回路や受動素子で構成されて

いた。しかし、高速モデムの要求とともに自動等化器の研究が進み、自動等化器に要する演算にはデジタル化が適していることから、この部分からモデムにデジタル信号処理技術が使われ始めた。その後の半導体技術の進歩により、デジタル・フィルタ LSI などの部品も世に出て、このようなデジタル LSI を複数個使用してモデムを構成した例もいくつかある。LSI の集積度の向上はすぐにモデムのオン・チップ化へ向う。モデムをオン・チップ化するためには二つの考え方があった。一つは徹底的なハードウェア指向でありそのモデムに最適なデジタル回路で専用 LSI を設計する方法である。もう一つはソフトウェア指向といってよかろう。デジタル信号処理に必要な演算を行うのが得意なプロセッサ（いわゆる DSP）をつくって、ストアード・プログラムでモデムの機能を実現する方法である。専用 LSI のアプローチは、たとえばファクシミリ用モデムのように小形化・安価化が必要でかなりの個数が出ることが見込めるものには適しており、専用 LSI によるモデム実現例もいくつかある<sup>3)</sup>。これに対して、DSP によるアプローチはプログラムを変えることにより各種のモデムが実現できるので、専用 LSI で各種モデムを設計するのよりも、労力もかからず、費用も安くできる。DSP の能力の向上は 14,400 b/s のモデムさえも一つの DSP で実現可能にしており<sup>4)</sup>、今日では電話帯域用モデムはほとんど DSP を利用したものになっている。DSP はもともとモデムでの応用から始まったといっただけで、電話帯域用モデムが DSP の応用に適していた理由もいくつかある。一つは要求される演算速度が適当であったこと、もう一つは音声圧縮などに要する演算と異なり、ダイナミック・レンジが小さくてよいので、固定小数点演算で十分であったことであり、これは第 1 世代の DSP にとっては幸運なことであった。必要とされるプログラム量やメモリ量も適当であったが、これはモデムの実現に必要な ROM や RAM の容量を DSP にもたせたといった方が適切かもしれない。このように DSP の歴史はモデムと切っても切れない関係にある。

3.2 モデムの各機能とデジタル信号処理

以下ではモデムの各部でどのようなデジタル信号処理が使用されているかを述べる。各部に要求される演算速度は文献 5) を参照されたい。

(1) スクランブラおよびデスクランブラ

ここで使用される演算は 1 ビットずつの論理演算で

表-3 DSP (T9511) の主な仕様

項目	仕様
速度	
•クロック	20 MHz
•インストラクション・サイクル	100 ns
•乗算・累積加算サイクル	100 ns
語長	
•命令語長	32 ビット
•算術演算	18 ビット (12E6)
•論理演算	16 ビット
メモリ容量	
•プログラム・メモリ (ROM)	32 ビット×4096 語
•データ・メモリ (RAM)	18 ビット×4096 語 (MAX) (512 語オン・チップ)

あり、シフト・レジスタと論理回路で構成できる。いわゆるデジタル信号処理の演算とは異なり、DSP を使用するには無駄が多く、ゲート・アレイなどの外付けの回路で実現する場合も多い。

(2) 符号化回路

差動符号化回路は簡単な論理回路で実現できる。たとえば、V33 モデムの表-2 の差動符号化は入力と先行出力を 2 ビット加算 (mod 4) すればよい。トレリス符号化もビットごとの演算であり、シフト・レジスタと論理回路で構成でき、これもまた DSP の外付け回路を使う場合もある。

(3) 信号点マッピング回路

符号化回路の出力により位相面の一点、つまり、直交する 2 軸の振幅値に変換すればよいので、2 軸の座標値を ROM に記憶して、読み出せばよい。

(4) フィルタ類

送信側の AD 変換器の後ろにおかれる低域通過フィルタ、および受信側の DA 変換器の前におかれる帯域外の雑音を除去するフィルタはアナログ回路で構成されるが、その他のフィルタはすべてデジタル・フィルタで実現できる。デジタル・フィルタには FIR フィルタと IIR フィルタがあるが、位相特性を直線にできること、たまたみ込み演算は DSP で能率よく行えることから、DSP を使ったモデムには FIR フィルタが使われている。タップ数はフィルタの遮断特性によって異なり、またポーレート当りのサンプル数によっても異なるが 20~60 ぐらいとなる。FIR フィルタの演算は

$$y_n = \sum_{i=-N}^N a_i x_{n-i}$$

となるが、 $a_i$  はフィルタ特性として DSP の ROM に書き込まれている。フィルタの位相特性が直線のとときには  $a_{-i} = a_i$  となるので、

$$y_n = a_0 x_n + \sum_{i=1}^N a_i (x_{n+i} + x_{n-i})$$

となる。 $x_n$  は振幅値で DSP の RAM に記憶される。1 サンプルの演算ごとに  $x_n$  をシフトしていかねばならないが、DSP では RAM の“Read”と“Write”のアドレスを制御することにより等価的にシフト機能をもたせている。

(5) 変調器および復調器

変・復調器におけるアナログでの演算は

$$g(t) = h(t) \cdot \cos(2\pi f_c t + \theta)$$

したがって、サンプリング領域では

$$g(nT) = h(nT) \cos(2\pi f_c \cdot nT + \theta)$$

である。ここで  $f_c$  をサンプリング周波数とすると  $T = 1/f_s$  であるので

$$g_n = h_n \cdot \cos(2\pi n f_c / f_s + \theta)$$

と書け、変・復調器における処理は変・復調を受ける信号のサンプル値  $h_n$  と  $\cos$  値の乗算になる。 $\cos$  値の求め方には近似式より計算によって求める方法と ROM より値を読み取る方法がある。ROM から読み取る方法では  $360^\circ$  を 4 M 等分して、その余弦値を記憶しておくのである。 $0^\circ \sim 90^\circ$  の範囲の値を記憶しておけば“Read”のアドレスの換算と極性の変換で残りの範囲の値は求められる。図-8 に変・復調器の機能ブロック図を示す。キャリア周波数  $f_c$  を得るために、1 サンプル期間に進めるべきアドレス数は  $4 M f_c / f_s$  となる。1 サンプル期間ごとにこの一定値をアキュムレータに累積加算 (mod 4 M) していき、小数点以下は切り捨てて、読み出す ROM のアドレスを決めればよい。この機能ブロックを DSP

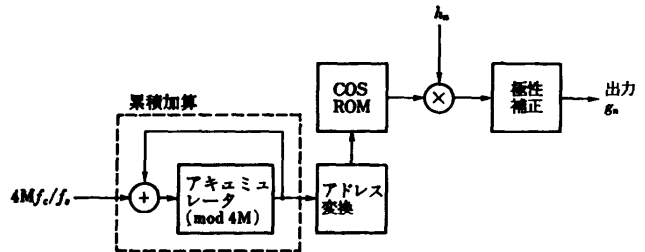


図-8 変・復調器の機能ブロック

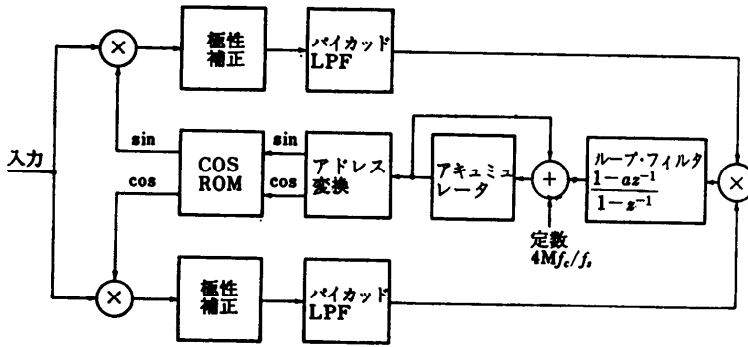


図-9 キャリア抽出回路の機能ブロック

で実現するのは容易であることが分かる。

#### (6) AGC

AD 変換後の振幅値がどの程度あるかを検出することは、サンプル値の振幅の平均値をとるなどの方法により DSP で簡単にできる。これにより、AGC 本体 (DSP の外部回路) のゲインを変化させる制御信号を出すことができる。AGC 制御部を DSP 内部にもつ場合が多い。

#### (7) エコーキャンセラ

別章で詳述されるので省略

#### (8) 自動等化器

別章で詳述されるので省略

#### (9) ビット同期抽出回路

受信信号または復調ベースバンド信号の全波整流 (振幅の絶対値をとる) や 2 乗という処理は DSP でできる。また、ビット・レイトに同期した周波数成分を抽出するためのタンク回路なども DSP の得意の分野である。しかし、DSP などの制御信号をつくるための原クロックをこの周波数成分に同期させる手段は外部のクリスタル VCO を使用するか、外部のデジタル回路でクロック信号の追加・削除を行うことになる。

#### (10) キャリア抽出回路

キャリア抽出回路の基本部分はデジタル信号処理型位相同期ループである。これは乗算による位相比較器と出力波形が正弦波であるような VCO をもつアナログ回路の PLL をそのままサンプリングしてデジタル演算したもので、たとえば図-5 の回路をデジタル信号処理型で構成すると図-9 のようになる。ROM を読み取ることにより、sin 値または cos 値を求める部分は変・復調器におけると同様である。高速モデムのキャリア抽出回路は PLL の制御信号を得るのに、さらに複雑な演算を経過するが、乗算、フィルタリ

ングなど、DSP の得意な演算で処理できる。

#### (11) 判別・復号化回路

ビタビ復号器をもたないモデムの判別回路はいわゆる硬判定であって、判定回路への入力とスレッシュ・レベルの比較により判定が成される。DSP 利用のモデムではスレッシュ・レベルは ROM に記憶されている。差動復号化は簡単な

ロジック演算になる。

ビタビ復号器の演算の主要部分は前述したパス・メトリック計算である。V33 モデムの例が図-7 に示されているが、候補の送信信号点は 8 つの各サブ・セットの内を受信信号点に一番近い 8 個の信号点である。この受信信号点にもっとも近い送信信号点を各サブ・セット内からみつけるためには硬判定を行うが、8 つのサブ・セットでそれぞれ判定領域 (スレッシュ・レベル) が異なる。スレッシュ・レベルは ROM に記憶されるが、8 組のスレッシュ・レベルを ROM に記憶することによる ROM 容量の増大を避けるため、受信信号点の座標変換を行い、一組のスレッシュ・レベルで済ませる方法も提案されている<sup>4)</sup>。DSP では生き残りパスのルートおよび復号語、メトリックの値は RAM に記憶される。

## 4. 応用例

DSP でモデムを構成した例は多く発表されているが<sup>6),7)</sup>。ここでは V33 を始め、V29、V27 ter、V21 各方式のファクシミリで使用するモデムの機能をす

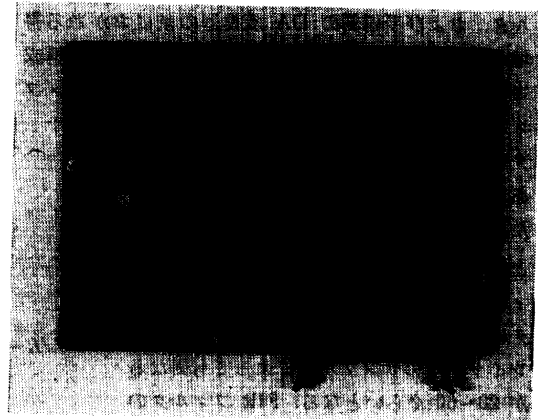


図-10 14,400 bps モデム・ボード



表-4 14,400 b/s モデムの DSP プログラムおよび実行ステップ数

モデム構成要素	プログラム・ステップ数	実行ステップ数
入出力制御	15	60
送信側機能	290	280
AGC 制御	120	450
復調およびビット同期抽出	250	760
自動等化	80	670
位相制御	380	530
ビタビ復号	610	1090
受信側の統合制御	600	640

べて含んだボードを DSP 1チップを中心に構成した例を示す<sup>4)</sup>。図-10 にボードの写真を示す。ボードは DSP, ROM, 42 Kgate ゲート・アレイ, 水晶発振器, アナログ回路部よりなる。ここで使用している DSP (東芝 T 9511) の主な仕様を表-3 に示す。プログラムおよび係数は外部 ROM に入れている。ゲート・アレイにはクロック系, AGC 制御部, I/O インタフェース, デスクランブラが含まれている。ほかのデジタル演算はすべて DSP で行っている。表-4 に V 33 モデムの各機能に要したプログラムのステップ数と実行ステップ数を示す。送信側は全機能を合わせても大きなステップ数にはなっていない。プログラムに分歧があり, いつもすべてのプログラムを通るわけではないので, プログラム・ステップ数より, 実行ステップ数の方が少なくなっているところがある。等化器のタップ数は 32 であるが, 実行ステップ数に比べ, プログラムのステップ数が非常に少ない。DSP が目

動等化器の演算に向いており, 有効なプログラミングができていたためである。また, ビタビ復号のためにかなりの演算を要していることも分かる。

以上のモデムの実現において DSP の総処理時間はサンプリング周期の 99% を占めている。

## 5. あとがき

以上, モデムの各機能と DSP の関係について述べてきたが, 特に高速なモデムに備えられているビタビ復号に重点を置いて説明した。14,400 b/s を超える速度のモデムもあるが, 電話帯域用モデムの実現という面からは現在の DSP はほぼ満足できる能力を持っているということができよう。これからの DSP の発展を促すものはモデム以外の応用だと思われる。

## 参考文献

- 1) CCITT RED Book Vol. Ⅷ 電話網におけるデータ通信 V シリーズ勧告, pp. 397-415, 日本 ITU 協会 (昭 61).
- 2) 笠原正雄: 符号化変調方式 (I), 電子情報通信学会誌, Vol. 72, No. 1, pp 104-105 (1989, 1).
- 3) Suzuki, H. et al.: A 4800 bps LSI Data Modem ICC '82 (1982, 6).
- 4) Kamitake, T. et al.: Trellis Coding 14.4 kb/s Data Modem Implemented with a Single-Chip High-Speed Digital Signal Processor, GLOBECOM '87, pp. 479-484 (1987, 11).
- 5) 電子通信学会編: デジタル信号処理の応用, p. 151, 電子情報通信学会 (昭 56).
- 6) 川崎, 白川, 菅居: 高性能デジタル・シグナルプロセッサ, 東芝レビュー, Vol. 39, No. 3, pp. 225-228 (1984, 3).
- 7) 高岡, 品田, 桜井: ファクシミリ用高機能モデム, 昭 59 信学会全大 2304 (昭 59, 3).

(平成元年 7 月 10 日受付)