

省電力指向符号化アルゴリズムとその予備評価

中西 恒夫¹⁾ 福田 晃²⁾

¹⁾ 奈良先端科学技術大学院大学情報科学研究科

tun@is.aist-nara.ac.jp

²⁾ 九州大学大学院システム情報科学研究院

概要

CMOS 回路の消費電力はビット反転の数に比例する。本稿では、CMOS 回路の電力消費を削減するべく、ビット反転数が最小化されるように符号を再割当する問題を、二次整数計画問題として定式化する。大規模な二次整数計画問題を短時間で解析的に解くことはいまだ困難であるため、本稿ではシミュレーテッドアニーリングを用いてこの二次整数計画問題を解く。符号再割当の結果、ビット反転数は 0% から 51.6% まで削減できたが、同時に削減率はファイルの種類や符号のビット幅に大きく依存することがわかった。

An Encoding Algorithm for Low Power Consumption and Its Preliminary Evaluation

Tsuneo Nakanishi¹⁾ Akira Fukuda²⁾

¹⁾ Graduate School of Information Science

Nara Institute of Science and Technology

²⁾ Graduate School of Information Science and Electrical Engineering

Kyushu University

Abstract

Since power consumption of a CMOS circuit is proportional to the number of its transition activities, it is a possible solution for reducing power consumption to re-encode a given data stream to minimize the number of bit toggles. We show that the re-encoding problem is a mixed-integer quadratic programming, or MIQP for short. However, the MIQP is an intractable problem to solve analytically in shorter computation time. Therefore, we solve the re-encoding problem by simulated annealing. The simulated annealing based algorithm reduced the number of bit toggles 0% to 51.6%. The reduction ratio was dependent on the kind of the given file and the bit width of the codes.

1 はじめに

プロセッサの高性能化と半導体メモリの容量増に伴い、携帯電話、デジタルカメラ、MPEG カメラ、MP3 プレーヤなど高速かつ実時間処理を必要とする大容量マルチメディアデータを扱う携帯デジタル機器が製造、販売されるようになった。さらに近い将来には、これらの携帯デジタル機器を統合する着用

型コンピュータが登場するものと予想される。これら携帯デジタル機器の設計においては電池の問題が重要な課題になっている。プロセッサのクロック速度の上昇や携帯デジタル機器の高機能化に伴い、より電力が必要となっている。しかしながら、電池容量の増加は携帯デジタル機器の電力需要に追いついておらず、また重量、容積を伴う大容量の電池の使用は携帯デジタル機器の携帯性を大きく損ねる。

デジタル携帯機器の省電力化については、デバイスレベルから回路レベル、ゲートレベル、さらにはアーキテクチャレベルからコンパイラ、オペレーティングシステム、アプリケーションによるソフトウェアレベルに至るまであらゆる努力が重ねられている。本稿で論じるのは、CMOS 回路を対象とするソフトウェアレベルの省電力化手法である。1 クロック当たりのビット反転の数を α 、クロック周波数を f 、負荷容量を C_L 、電源電圧を V_{dd} とすると、CMOS 回路の消費電力 P は次式で与えられる。

$$P = \alpha f C_L V_{dd}^2$$

消費電力を削減するためには、負荷容量を下げ、クロック周波数、電源電圧を可能な限り落とすと同時に、ビット反転の数を減らす努力が要求される。特にバスの駆動に伴う電力消費は大きいので、アドレスバスやデータバスのビット反転数を減らすことが肝要となる。これまでに、情報の符号化を工夫したり [1, 2, 3, 5, 6]、命令スケジューリングを工夫することで [7]、ビット反転数を削減する手法が発表されている。

本稿では、ROM やフラッシュメモリからファイルやデータを逐次読み出すようなアプリケーションを前提とする、省電力指向符号化アルゴリズムを提案する。そのようなアプリケーションとしては、例えば工場で ROM への書き込みが行われる各種組込み機器のファームウェアや、PC によってフラッシュメモリへの書き込みが行われる MP3 プレーヤーなどが挙げられる。

本稿第 2 節では、ビット反転数が最小化されるように符号の再割当を行う問題が、二次整数計画問題に帰着されることを示す。大規模の二次整数計画問題を短時間で解析的に解くのは困難であるため、第 3 節ではシミュレーテッドアニーリングによるその求解手法を述べる。第 4 節では、さまざまなファイルに対して提案手法による符号の再割当を行い、ビット反転数削減効果とその傾向を調べる。最後に第 5 節においてまとめを述べる。

2 省電力指向符号化アルゴリズム

第 1 節で述べたとおり、省電力を実現するためには、データ入出力時のバスのビット反転数の最小化を検討する必要がある。本稿で述べる省電力指向符号化アルゴリズムは、入出力される符号語のビット反転数が最小化されるように符号を再定義する。厳密に言えば、与えられた符号 X による長さ n の符号語 $\langle x_1, x_2, \dots, x_n \rangle$ について、列 $\langle f(x_1), f(x_2), \dots, f(x_n) \rangle$ のビット反転の数が最小になるような、符号 X からの全単射 f を探索する。この問題は以下に述べるように二次整数計画問題 (MIQP: Mixed-Integer Quadratic Programming) として定式化される。

なお、本稿では符号アルファベットのビット幅は w ビット固定であるものとする。

2.1 符号アルファベット遷移度数行列

以下に定義する符号アルファベット遷移度数行列、ならびにハミング行列は、符号語のビット反転の数を定式化する上で必要となる。

定義 1 符号語 W について定義される符号アルファベット遷移度数行列 $F(W)$ は、その (i, j) 成分が、 W において符号アルファベット $(i - 1)$ の 1 字前方に符号アルファベット $(j - 1)$ が出現する回数となる行列である。例えば、 $W = \langle 00_{(2)}, 01_{(2)}, 01_{(2)}, 10_{(2)}, 11_{(2)}, 11_{(2)}, 00_{(2)}, 01_{(2)} \rangle$ に関する符号アルファベット遷移度数行列は以下のようになる。

$$F(W) = \begin{pmatrix} 0 & 2 & 0 & 0 \\ 0 & 1 & 1 & 0 \\ 0 & 0 & 0 & 1 \\ 1 & 0 & 0 & 1 \end{pmatrix}$$

□

定義 2 ハミング行列 H は、その (i, j) 成分が $(i - 1)$ と $(j - 1)$ のハミング距離となる行列である。例を

以下に示す．

$$H = \begin{pmatrix} 0 & 1 & 1 & 2 \\ 1 & 0 & 2 & 1 \\ 1 & 2 & 0 & 1 \\ 2 & 1 & 1 & 0 \end{pmatrix}$$

□

ここで，与えられた符号語 W について定義される符号アルファベット遷移度数行列 $F(W)$ の転置行列 tF とハミング行列 H との積， A の任意の対角成分 $A_{i,i}$ ($1 \leq i \leq 2^w$) は次式で与えられる．

$$A_{i,i} = \sum_{k=1}^{2^w} H_{i,k} {}^tF(W)_{k,i} = \sum_{k=1}^{2^w} H_{i,k} F(W)_{i,k}$$

この式より明らかに， W におけるビット反転の数は， $H {}^tF$ の対角成分の総和に等しい．

性質 1 与えられた符号語 W について定義される符号アルファベット遷移度数行列を $F(W)$ ，ハミング行列を H とするとき， W におけるビット反転の数 $\text{BT}(W)$ は次式で与えられる．

$$\text{BT}(W) = \sum_{i=1}^{2^w} (H {}^tF(W))_{i,i}$$

□

2.2 符号射影行列

本稿で述べる省電力指向符号化アルゴリズムは，入出力される符号語のビット反転の数が最小化されるように符号を再定義する．以下に述べる符号射影行列によって，符号をどのように再定義するかを表現できる．

定義 3 符号射影行列 P は，その (i, j) 成分が符号アルファベット $(i-1)$ が符号アルファベット $(j-1)$ に再定義される場合に限り 1，そうでない場合は 0 となる行列である．例えば， $00_{(2)}$ を $11_{(2)}$ ， $01_{(2)}$ を $10_{(2)}$ ， $10_{(2)}$ を $01_{(2)}$ ， $11_{(2)}$ を $00_{(2)}$ に再定義する

とき，その再定義を意味する符号射影行列は次のようになる．

$$P = \begin{pmatrix} 0 & 0 & 0 & 1 \\ 0 & 0 & 1 & 0 \\ 0 & 1 & 0 & 0 \\ 1 & 0 & 0 & 0 \end{pmatrix}$$

□

与えられた符号語の符号から，再定義して得られる符号への射影は全単射であるため，符号射影行列については次の性質が成り立つ．

- 符号射影行列の任意の行において，1 である要素の数はひとつであり，他の要素は全て 0 である．
- 符号射影行列の任意の列において，1 である要素の数はひとつであり，他の要素は全て 0 である．

符号射影行列のこの性質は，性質 2 に示す通り，線形式による制約条件として記述することができる．

性質 2 符号射影行列 $P = (P_{i,j})$ は，任意の i ($1 \leq i \leq 2^w$) について，次の線形式を満たす．

$$\sum_{k=1}^{2^w} P_{i,k} = 1$$

また，任意の j ($1 \leq j \leq 2^w$) について次の線形式を満たす．

$$\sum_{k=1}^{2^w} P_{k,j} = 1$$

□

2.3 二次整数計画問題への帰着

符号 X を符号射影行列 P の規定する通りに再定義して得られる符号を X' とする．またこのとき，符号 X の符号語 W は，符号 X' における符号語 W' に変換されるものとする．性質 1 より， W' のビット反転の数 $\text{BT}(W')$ は次式で与えられる．

$$\text{BT}(W') = \sum_{i=1}^{2^w} (H {}^tF(W'))_{i,i} \quad (1)$$

一方, $F(W')$ は符号射影行列の定義より明らかに次式で与えられる.

$$F(W') = PF(W)^tP \quad (2)$$

式 (2) で与えられる $F(W')$ を, 式 (1) に代入して次式を得る.

$$BT(W') = \sum_{i=1}^{2^w} (H^t P^t F(W) P)_{i,i}$$

式の形状より明らかに, $BT(W')$ は $P_{i,j}$ ($1 \leq i, j \leq 2^w$) に関する二次式である.

ビット反転の数が最小化されるような再符号化の方法を見つける, すなわち $BT(W')$ を最小化する符号射影行列 P を見つけることが, 省電力符号化アルゴリズムの目的である. 問題の変数は $P_{i,j}$ ($1 \leq i, j \leq 2^w$) であり, 性質 2 に示される線形式を満足する 0 もしくは 1 の整数でなければならない. また, 問題の目的関数 $BT(W')$ は $P_{i,j}$ の二次式である. ゆえに問題は二次整数計画問題に帰着される.

この二次整数計画問題の, 変数の数は 2^{2w} 個, 制約条件の数は 2^{w+1} 個となる.

3 シミュレーテッドアニーリングの適用

第 2 節では, CMOS 回路の消費電力を削減するべく, ビット反転の数を最小化するように符号を再割当する問題が, 二次整数計画問題に帰着されることを示した. しかしながら, 大規模な二次整数計画問題は依然, 数理計画分野における難しい問題である. 大規模な二次整数計画問題の求解例としては, Skrifvars らが 600 変数の問題を 130 秒で解いている [4]. 本稿では, このような解析的解法は採らず, 前節で述べた二次整数計画問題に対してシミュレーテッドアニーリングを適用し, 準最適の符号再割当を探索する.

3.1 シミュレーテッドアニーリングの概要

シミュレーテッドアニーリングは, 金属を高温に熱したあとゆっくり冷却すると硬い, すなわちエネルギーの低い安定な結晶が得られることに着想を得た組合せ最適化アルゴリズムである. 組合せ問題の変数を系 (つまり金属) の状態, 目的関数を系のエネルギーに見立てて, 系の冷却の過程を熱力学の法則にしたがって模擬し, 冷却後に系の状態がエネルギー最小となるようにする. シミュレーテッドアニーリングは, LSI の部品配置最適化, 巡回セールスマン問題, DNA 配列の相同性の評価などに応用されている.

シミュレーテッドアニーリングの具体的なアルゴリズムは以下のとおりである. 但し, T は系の温度を表し, T_{begin}, T_{end} はそれぞれ系の初期の温度, 冷却を終了する温度である.

1. $T := T_{begin}$
 2. 系を初期化, すなわち変数を初期化.
 3. $E :=$ 系のエネルギー, すなわち目的関数の値
 4. 以下の処理を適当な回数繰り返す.
 - (a) 乱数によって系を微小変化, すなわち変数を微小変化.
 - (b) $E' :=$ 系のエネルギー
 - (c) $\Delta E = E' - E$
 - (d) $\Delta E \leq 0$ ならば, 系の微小変化を常に受理し, $E := E'$ として 3 へ飛ぶ.
 - (e) $\Delta E > 0$ ならば, $\exp(-\Delta E/T)$ の確率で系の微小変化を受理し, $E := E'$ として (c) へ飛ぶ.
 - (f) 系の状態を微小変化前の状態に戻し (c) へ飛ぶ.
 5. $T > T_{end}$ ならば, 系を冷却し, すなわち T を適当に減らし 2 へ飛ぶ.
- 4 の繰り返しの回数, T_{begin} および T_{end} の選択, 5 における冷却の温度幅は, プログラムが自由に決めてよいが, 得られる準最適解の品質や準最適解が得られるまでの時間に影響を与え得る.

3.2 シミュレーテッドアニーリングの適用

第2節で定式化した二次整数計画問題の目的関数は $BT(W')$ であり、シミュレーテッドアニーリングのエネルギー関数にもこれをそのまま用いる。

第2節で定式化した二次整数計画問題の変数は符号射影行列 P の全要素であり、これをシミュレーテッドアニーリングの系の状態として使用する。目的関数を求める際に ${}^tP^tF(W)P$ なる演算が行われる。すなわち、 P は符号アルファベット遷移度数行列 ${}^tF(W)$ の行ならびに列を同じ順序で並べ替えるための行列であり、また符号の再割当を表現している。そこで系の初期状態は符号の再割当を一切行っていない状態、すなわち単位行列 I とする。

シミュレーテッドアニーリングでは、系の状態、すなわち P を各ステップにおいて微小変化させる。微小変化は乱数で選んだ P の任意のふたつの行を入れ替えることによって行う。 P は常に性質1の線形式を満足していなければならないが、初期状態を表す単位行列 I から上記の微小変化の繰り返しによって到達可能な全ての状態は、明らかに性質1の制約条件を満足する。また証明は割愛するが、性質1の制約条件を満足する任意の行列 P は、全て I から上記の微小変化を繰り返すことによって得られる。すなわち、このシミュレーテッドアニーリングによる最適解の発見は保証されないものの、その探索空間内に常に最適解が含まれていることは保証されている。

3.3 処理上の工夫

シミュレーテッドアニーリングは計算時間のかかるアルゴリズムである。また、第2節で定式化した二次整数計画問題は、符号アルファベットのビット数 w に対して問題の変数の数は 2^{2w} となる大規模なものとなる。たとえば $w = 8$ のときでも問題の変数の数は 65536 であり、目的関数の値を求めるためには 256×256 の行列のかけ算をしなければならない。実用に耐える計算時間で符号の再割当を行うべく、以下に述べる処理上の工夫を施す。

目的関数を求める際に ${}^tP^tF(W)P$ なる行列のかけ算を行う必要があるが、このかけ算の結果は ${}^tF(W)$

の行と列を同じ順番で並べ替えたものとなる。前小節で述べたシミュレーテッドアニーリングでは、 I の行を順次交換、並べ替えることによって系の状態 P を決めるが、上述の ${}^tF(W)$ の行と列の並べ替えの順番はこの I の行の並べ替えの順番と一致する。そこで、 P の並べ替えと並行して ${}^tF(W)$ を並べ替えることにより、 ${}^tP^tF(W)P$ のかけ算を回避し、シミュレーテッドアニーリングの処理時間の短縮を図る。

前小節のシミュレーテッドアニーリングの系の微小変化の際に、 P の第 u 行と第 v 行を交換すると、 ${}^tP^tF(W)P$ の第 u 行と第 v 行、ならびに第 u 列と第 v 列が交換される。そのときの目的関数 $H^tP^tF(W)P$ の変化分 ΔE は次式で得られる。

$$\begin{aligned} \Delta E = & - \sum_{k \in \{1, 2, \dots, 2^w\}} (H_{u,k}A_{k,u} + H_{v,k}A_{k,v}) \\ & - \sum_{k \in \{1, 2, \dots, 2^w\} - \{u, v\}} (H_{k,u}A_{u,k} + H_{k,v}A_{v,k}) \\ & + \sum_{k \in \{1, 2, \dots, 2^w\}} (H_{u,k}A_{k,v} + H_{v,k}A_{k,u}) \\ & + \sum_{k \in \{1, 2, \dots, 2^w\} - \{u, v\}} (H_{k,u}A_{v,k} + H_{k,v}A_{u,k}) \end{aligned}$$

上式のみ計算すれば、 P の行の交換前の目的関数の値から P の行の交換後の目的関数の値を算出でき、目的関数値算出の処理時間が大幅に削減される。この工夫によりさらにシミュレーテッドアニーリングの処理時間の短縮を図る。

4 評価

第3節で述べたシミュレーテッドアニーリングによるアルゴリズムを用いて、下記の8種類、各50個のファイル、計400個について、個々のファイルを先頭から逐次アクセスする場合のビット反転数が最小化されるように符号の再割当を行う。但し、ZIPはTXTを圧縮したもの、PGPはTXTを暗号化したものであり、情報としては同じものである。逐次アクセスは、2ビット、4ビット、または8ビット単位で行うものとし、それぞれの場合について、ビット反転数がどの程度削減されるかを評価する。

- EXE: 実行可能コード (intel x86)
- TXT: 非圧縮テキストデータ
- ZIP: 圧縮テキストデータ (GZIP 形式)
- PGP: 公開鍵暗号化テキストデータ (PGP 形式)
- BMP: 非圧縮静止画データ (BMP 形式)
- JPG: 圧縮静止画データ (JPG 形式)
- WAV: 非圧縮音声データ (WAV 形式)
- MP3: 圧縮音声データ (MP3 形式)

シミュレーテッドアニーリングのパラメータについては, $T_{begin} = 1000$, $T_{end} = 1$ とし, 温度は 1 ずつ冷却する. また, 各温度での微小変化の繰り返し数は, 2 ビット, 4 ビット, 8 ビット単位のアクセス時にそれぞれ 100, 1000, 2000 とする.

表 1 は, 各種 50 個, 計 400 個のファイルに対して符号再割当を行った際の, ビット反転数の平均削減率と再割当に要した平均計算時間である. 多くの種類のファイルで, 8 ビット単位で逐次アクセスを行ったときに最もビット反転数が削減されている.

表 1: ビット反転数の平均削減率と平均計算時間

ファイル種別	ビット反転数の平均削減率 (%)		
	2 ビット	4 ビット	8 ビット
EXE	0.4	9.4	4.9
TXT	0.2	15.9	0.1
ZIP	0.2	2.0	9.2
PGP	0.4	1.7	8.5
BMP	8.5	37.1	51.6
JPG	1.6	2.7	1.4
WAV	3.7	13.4	14.5
MP3	0.3	0.2	0.0
全種別平均	1.9	10.3	11.3
平均計算時間 [s]	0.34	3.59	511.81

BMP はビット反転数が大きく削減され, 特に 8 ビット単位で逐次アクセスを行った場合には削減率は 50% を超えている. BMP 形式のファイルは, 8, 24, または 32 ビットで表現されるピクセルデータをそのまま並べたラスタ形式の画像データである. 評

価に用いた BMP ファイルは Web 素材やアイコンなどの非自然画であり, 水平方向に同色の連続が多くあるため, このような高い削減率が達成できたものと考えられる.

TXT は 4 ビット単位で逐次アクセスを行った場合に, 突出してビット反転数が削減されている. 評価に用いた TXT ファイルは英文のテキスト (RFC) であるため, 多く出現する符号は ASCII の $20_{(16)}$ から $7e_{(16)}$, 特に英小文字が割り当てられている $61_{(16)}$ から $7a_{(16)}$ がほとんどである. すなわち, 上位 4 ビットはほとんどの場合 $0110_{(2)}$ か $0111_{(2)}$ であり, 下位 4 ビットのみが頻繁に変化するため, 逐次アクセスの際には $0110_{(2)}$ もしくは $0111_{(2)}$ と, $0000_{(2)}$ から $1111_{(2)}$ が交互に現れることが多くなる. 以上が 4 ビット単位で逐次アクセスを行った場合に, 突出してビット反転数が削減された理由として考えられる.

表 2 は, 各種のファイルについて, 50 個のファイルのうちいくつが 2 ビット, 4 ビット, または 8 ビット単位の逐次アクセス時にもっともビット反転数を削減できたかを示したものである. 例外的な TXT を除いて, 多くのファイルが 8 ビット単位の逐次アクセス時にもっともビット反転数を削減できている.

表 2: アクセス単位ビット数と最適解発見の割合

ファイル種別	最適解が発見されたファイルの個数		
	2 ビット	4 ビット	8 ビット
EXE	13	0	37
TXT	50	0	0
ZIP	0	0	50
PGP	0	0	50
BMP	7	0	43
JPG	0	0	50
WAV	0	0	50
MP3	3	0	47

図 1 は, 個々のファイルについて, 符号再割当前後のビット反転数の相関を, 逐次アクセス時の単位ビット数別にプロットしたものである. 誌面の都合により EXE のみ掲載している. x 軸, y 軸にそれぞれ符号再割当前後のビット反転数をとっている. また, 削減率 0% ならびに 20% のライン, すなわち $y = x$ ならびに $y = 0.8x$ を描画している. この図が

ら EXE については、4 ビット単位で逐次アクセスすると高いビット反転数削減率が達成できるものの、最終的なビット反転数は 8 ビット単位で逐次アクセスするほうが小さくなるのがわかる。また、ビット反転数は逐次アクセス時の単位ビットで変化することも読み取れ、同じ 50 個の EXE ファイルでも 4 ビット単位で逐次アクセスをするとビット反転数が大きくなっている。

図 2 は、符号アルファベットの遷移のエントロピとビット反転数圧縮率、すなわち 100 からビット反転数削減率を引いた値との相関を、逐次アクセス時の単位ビット数別にプロットしたものである。エントロピが高いほどビット反転数の削減率が低くなるのがわかる。また、逐次アクセス時の単位ビット数が大きいほどビット反転数の削減率の上限が高く傾向があることがわかる。

5 まとめ

本稿では、CMOS 回路の消費電力を削減するべく、ビット反転数が最小化されるように符号の再割当を行う問題を、二次整数計画問題として定式化した。符号のビット幅を w ビットとすると同問題の変数の数は 2^{2w} 個となるが、大規模な二次整数計画問題を短時間で解析的に解くのは困難であるため、シミュレーテッドアニーリングによる解法を提案した。

シミュレーテッドアニーリングによるアルゴリズムを、実行可能コード、非圧縮 / 圧縮テキストデータ、公開鍵暗号化データ、非圧縮静止画データ、圧縮静止画データ、非圧縮音声データ、圧縮音声データに対して適用し、符号再割当によるビット反転数削減効果とその傾向を調べた。結果は、ビット反転数削減効果は、入力されるファイルの種別に依存し、また符号のビット幅にも依存した。符号のビット幅を増やしたほうがビット反転数削減効果が大きい傾向が見られたが、理論的な裏付けをとっておらず、結論を下すには尚早である。

誌面の都合で割愛したが、本稿で述べた手法は、ハミング行列の定義を若干修正するのみで、代表的な省電力指向符号化手法である Bus-Invert Encoding[5] と併用でき、また相乗効果も期待できる。今後は既

成の省電力指向符号化手法との比較、ならびに併用について検討していきたい。

謝辞

本研究の実施にあたっては、平成 12 年度科学技術振興事業団戦略的基礎研究推進事業（課題名：「日常生活を拡張する着用型情報パートナーの開発」、研究代表者：木戸出正継）の助成を受けています。

参考文献

- [1] L. Benini, G. De Micheli, E. Macii, M. Poncino, and S. Quer, "Power Optimization of Core-Based Systems by Address Bus Encoding," *IEEE Trans. on Very Large Scale Integration Systems*, Vol.6, No.4, pp.554-562, Dec. 1998.
- [2] S. Ramprasad, N. R. Shanbhag, and I. N. Hajj, "A Coding Framework for Low-Power Address and Data Busses," *IEEE Trans. on Very Large Scale Integration Systems*, Vol.7, No.2, pp.212-221, Jun. 1999.
- [3] Y. Shin and K. Choi, "Narrow Bus Encoding for Low Power Systems," *Proc. of the 2000 Conf. on Asia and South Pacific Design Automation*, pp.217-220, Jan. 2000.
- [4] H. Skrifvars, S. Leyffer, and T. Westerlund, "Comparison of Certain MINLP Algorithms when Applied to a Model Structure Determination and Parameter Estimation Problem," *Computers and Chemical Engineering*, pp.1829-1835, Dec. 1998.
- [5] M. R. Stan and W. P. Burlison, "Bus-Invert Coding for Low-Power I/O," *IEEE Trans. on VLSI Systems*, Vol.3, No.1, pp.49-58, Mar. 1995.
- [6] M. R. Stan and W. P. Burlison, "Low-Power Encodings for Global Communication in CMOS VLSI," *IEEE Trans. on VLSI Systems*, Vol.5, No.4, pp.444-455, Dec. 1997.
- [7] H. Tomiyama, T. Ishihara, A. Inoue, and H. Yasuura, "Instruction Scheduling to Reduce Switching Activity of Off-Chip Buses for Low-Power Systems with Caches," *IEICE Trans. on Fundamentals*, Vol.E81-A, No.12, Dec. 1998.

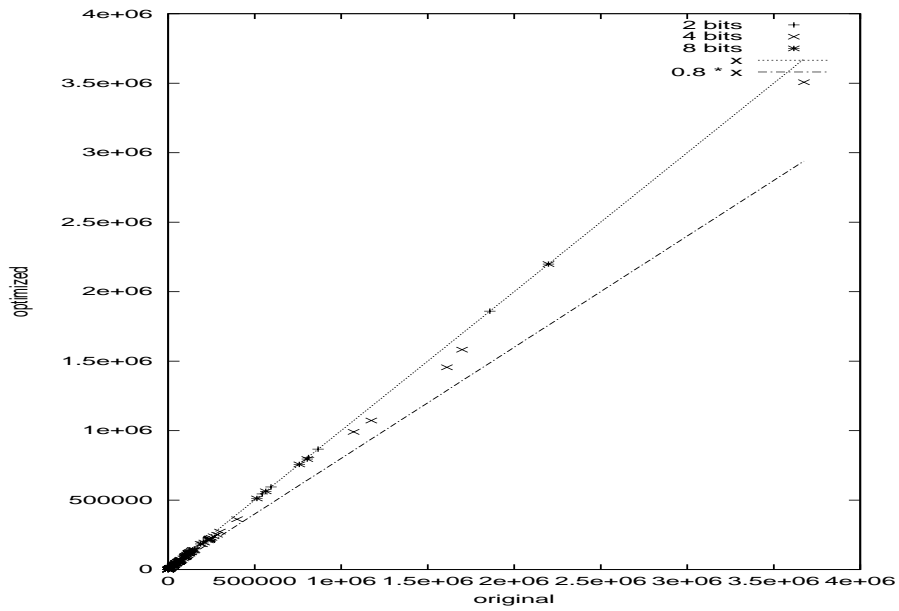


図 1: 最適化前後のビット反転数 (EXE の場合)

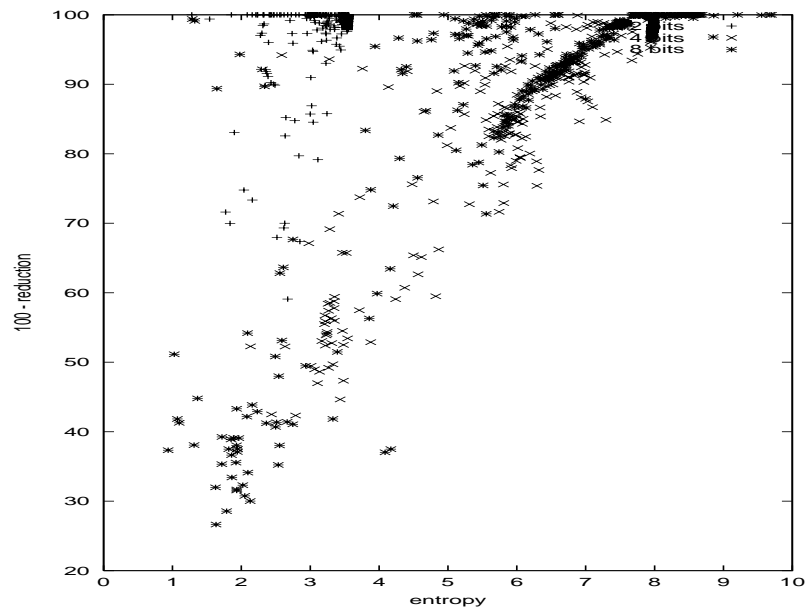


図 2: エントロピとビット反転数削減率の相関