

## 特別論説



## 情報処理最前線

## マイクロプロセッサの発展と将来†

嶋 正 利†

## 1. はじめに

1971年3月に日本の電卓メーカーであったビジコン社と米国の半導体メーカーであるインテル社との間で世界初の4ビット・マイクロプロセッサ4004が共同開発された。今日までの21年間に多種多様なマイクロプロセッサ、マイクロコンピュータや特定分野向けのプロセッサなどが出現しており、約100種類以上の異なったCPUアーキテクチャが開発された。アーキテクチャとはアイデアであり、アイデアとは思想であり個性のほとばしりである。いわば、100以上の主張があったと言える。新しいアーキテクチャは必ず新しい応用分野からの特異な要求によって生まれている。すなわち、『初めに応用ありき、応用が全てである』と言える。これからも、新しい応用に適した新しいアーキテクチャが次々と誕生するであろう。

マイクロプロセッサが提供する低価格の知的能力が、家電製品、オフィス機器、自動車、電気通信など、あらゆる分野に広範囲に活用されている。すなわち、第一次産業革命が、動力によって、人類の機械力学的能力を事実上なくし、第二次産業革命がシリコン小片に乗った知的能力により、産業、社会、医療など、われわれの生活の多くの面に大きな影響を及ぼした。1960年代後半に入ると、米国の半導体産業界はLSIによりメモリ技術を着実に確立しつつあり、さらに量のメリットを追求できる電卓市場に参入することを開始した。一方、日本国内の電卓業界は、高性能化、多様化、低価格化、軽量化、そして高信頼性化への道を模索していた。こうした、日米間の何か起

きそうな熱気の中で、集積度こそあまり高くはなかったが、シャープが1968年に4チップのLSIによる電卓を発表し、電卓業界は電卓のLSI化に向けて走り出した。1969年6月、私はビジコン社の社員として、新世代の半導体プロセスであるシリコン・ゲートMOS技術を開発し磁気コア・メモリを半導体メモリで置き換えようとしていた米国のインテル社と電卓用LSIの共同開発のため渡米した。

ビジコン社の目的は、計算機能のほかにかかりの入出力機器（キーボード、メモリ、表示、プリンタ、CRT、IBMカードなど）をもった電卓や伝票発行機や銀行の端末機などのOA機器にも使える汎用LSIをインテル社と共同開発することであった。1968年春に、私はビジコン社において、電卓の機能を実現するためにROMにプログラムを格納したストアード・プログラム論理方式を開発し、プリンタ付き電卓に応用していた。ただ、その開発したプロセッサは $n$ ビットというバイナリ・データを取り扱うのではなく、主として10進の $n$ 桁というデータを取り扱う10進コンピュータとも言えるものであった。私がインテル社に提案したLSIには、主演算回路、プログラム制御、プログラムを格納するROM、データを格納するシフト・レジスタ、キーボードと表示の制御回路、プリンタ制御回路などがあつた。インテル社では、共同開発者として、コンピュータ、ソフトウェア、回路などに詳しいホフ博士(M. Hoff, Jr.)と、ソフトウェア応用技術者のメイザー(S. Mazor)が担当者になった。“産みの苦しみ”とはよく言ったもので、実際に作業に入ると、壁にゴツゴツ突き当たる日が少なくなかった。打ち合わせを始めると二つの問題があることが分かった。まず第一の問題は、インテル社においてはLSIの電卓への応用をまったくと言っていいほど

† History and Future of Microprocessor by Masatoshi SHIMA  
(Vice Chairman, V. M. Technology Corporation).

†† ブイ・エム・テクノロジー社

理解していなかったことである。米国においては、当時、電卓製造会社としては科学用電卓を製造していたヒューレット・パッカード (HP) 社しかなかった。第二の問題は当時のメモリを専門に開発していたインテル社には論理設計を行う技術者がいなかったことである。このため、私が提案した LSI の仕様や論理図を理解してもらうことに非常に困難が生じた。ただ、ホフは私が提案した電卓のストアード・プログラム論理方式とその 10 進用の命令と電卓のプログラムに非常に大きな興味を示した。

## 2. マイクロプロセッサのアイデアの 出現と開発

共同開発が暗礁に乗り上げそうになった 1969 年 8 月下旬のある日、ホフが数枚のコピーを片手に、興奮気味に、突然、私の部屋に飛び込んできた。ホフが最初に示したブロック図には、CPU の骨格だけがあり、4 ビットの主演算回路と 16 個の 4 ビット・レジスタとプログラム・カウンタを含む 12 ビット長の 4 段スタック・レジスタのみが描かれていた。すなわち、私が提案したマクロ命令で構成している 10 進コンピュータを 4 ビットのマイクロな命令で構成するバイナリ・コンピュータに変更しようという提案であった。これが世界初のマイクロプロセッサ 4004 の“産声”であった。ホフが後年言ったことの中に、『ビジコン社の要求は、電卓のファミリ全体に使える LSI が欲しいという特異なものであり、それを個々の製品とするために、ROM プログラム技術を使おうとしていた。しかし、私はむしろ、プログラム機能を多少もった電卓として作るよりも、それを、電卓として使えるようにプログラムできる汎用コンピュータのようなものにしたいと思った』とある。応用分野からの電卓という特異な要求と 10 進用コンピュータの LSI 化という初期的なアイデアが 4 ビットのバイナリ・コンピュータという新たな完成されたアイデアへ導く原動力となった。ホフの提案があったとき、私はすでにストアード・プログラム方式を採用していたため、十分にホフの提案を理解し検討することができた。電卓の論理方式がステート・マシンを使ったランダム論理方式というハードウェア的な方法からマクロ命令を使用したストアード・プログラム

論理方式というソフトウェア的な方法に発展したのを考慮に入れると、よりマイクロなレベルでの命令を使用するマイクロプログラム論理方式 (当時は私が提案したマクロ命令を使用した論理方式との違いを明確にするために、マイクロプログラムと呼んでいた。命令の実行を制御する方式の一つであるマイクロプログラム方式の定義とは異なる) は 10 進汎用 LSI による論理方式よりさらに進んだ次世代の論理方式であると認識された。ただ、私が提案したアイデアでも十分にプログラマビリティは達成できると予想されたので、未知数のあるアイデアに対しては大変に興味をもてたが開発日程を考慮に入れると大きな好意はもてなかった。と言うのも、リアル・タイムの制御が要求されるハードウェア回路網で組んでいた入出力機器の制御をハードウェアからソフトウェアに置き換えることが果たして可能なのかどうか非常に大きな即断できなかった問題であり不安であったからである。さらに、その問題への解決の糸口は何も提案されなかったからである。

ホフの最初の提案は非常に基本的なものであり、そのままでは問題が多く電卓の応用には受け入れにくかった。それらの問題点として次のようなことがあった。第一の問題点は、提案された命令セットがあまりにも基本的なものであり、プログラム・サイズが大きくなり過ぎてプログラムを格納する ROM の数が多くなりコストの問題が生じ、さらに、ソフトウェアで行う入出力機器の制御においても速度が遅すぎてキーボードや表示やプリンタのリアル・タイム処理制御が不可能であったことである。今日のように、非常に速いプロセッサと大きな ROM が使えるような時代ではなく、経済的に使用が可能な ROM 容量はわずか 1K バイト以下であった。第二の問題点は、LSI のみによるシステムの構築が不可能であった。インテル社の提案では標準品の ROM と RAM を使用するためにシステム・インタフェース用の LSI が必要となり、10 進汎用 LSI の最も重要な目標である LSI のみによるシステムの構築ができなくなることである。第三の問題点は、提案されたプロセッサではバイナリのみで演算命令しかなく、10 進演算命令がなかったことである。第四の問題点は、電卓用プログラムを組みにくかったことである。電卓用のマクロ命令

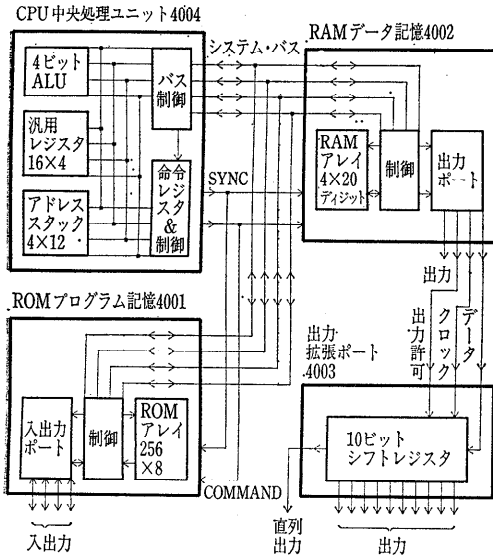


図-1 世界初の4ビットマイクロプロセッサ 4004 のシステム図

4004 システムでは、4ビット幅のシステム・バスを時分割して使用しアドレス情報とデータ情報を受受する方式と、CPU のトランジスタ数を減少させるために CPU 以外の LSI で命令を解読し命令実行の制御を CPU と平行して行う方式を考案した。

という一種の疑似命令をマイクロな命令で作ることが可能であってもサブルーチンとしてマクロ命令を使用しようとする ROM の容量が非常に増えてしまう。すなわち、分岐命令にレジスタ間接アドレス指定がなかったことである。第五の問題点は、出力機器と同期を取ったりリアルタイムで入出力機器を制御する機能や命令がまったく提案されていなかったことである。第六の問題点は、命令セットそのものであった。小さな問題かもしれないがトランジスタの数を押さえるためには豊富な命令をもたすことは不可能であった。たとえばローテート命令にするのかシフト命令にするのか、どのようなデータ転送命令を設けるのか、といった問題であった。いろいろの危険性があったが、より良いものには技術者の気持ちは動くもので、アーキテクチャ的には10進用コンピュータよりも4ビットのバイナリ・コンピュータのほうがより大きな柔軟性が期待されると判断し、最終的には、私が応用により適した、性能向上と、プログラム・ステップ数減少と、リアルタイムで入出力機器を制御するための命令と機能の仕様を提案した。また、システムをLSI品のみで構築するためにCPUばかりでなくRAM, ROM, そしてI/O用のLSIをファミリ・チップ

として提案した(図-1)。このことが、マイクロプロセッサの応用機器への円滑なる採用とマイクロプロセッサそのものの発展に大きく貢献した。電卓という応用分野からの特異な要求と応用への最適化が新しいアイデアや新製品の誕生の原動力となった。すなわち、『初めに応用技術ありき、応用技術が全てである』と言える。

明けて1970年4月に正式契約が結ばれ、新たな開発者としてファジン博士(F. Faggin)がプロジェクト・マネージャとして入社し、私がCPUの論理設計を担当し、わずか1年で4つのLSI全てを開発した。世界初のマイクロプロセッサ4004が成功裏に開発された理由に、アイデア自身の素晴らしさもあつたが、応用技術、アーキテクチャ、論理、回路それぞれの設計者が非常にうまく仕事の引継ぎをしたことも成功の理由の第一にあげられると思われる。

### 3. マイクロプロセッサの発展

世界初の4ビット・マイクロプロセッサ4004はTTL(Transistor-Transistor-Logic)回路の置き換えが主であつて、10進演算とハードウェア回路網で作った論理回路をソフトウェアで置き換えることを可能にさせた。第1世代の8ビット・マイクロプロセッサ8008はインテリジェント・ターミナル内のキャラクタの操作だけに特化した命令体系だけを集積したため、命令セットや性能や機能やシステム・インタフェースに多くの問題があり広くは使用されなかった。第1世代の8008を大幅に改良した第2世代の8ビット・マイクロプロセッサ8080やモトローラ社の6800は、インテリジェント・ターミナルやキャッシュ・レジスタやプリンタなどに広く使用され、マイクロプロセッサの本格的な発展が始まった。

1972年ごろになるとフロッピー・ディスクと4KビットのDRAMの二つの重要な技術が市場に登場して、ディスク・オペレーティング・システム(DOS)が可能となった。応用分野が制御機器からデータ・プロセッシング機器へと広がる傾向がみえた。その新たな応用分野へ入るべく8080の改良版である8ビット・マイクロプロセッサZ80が開発され、初期のパソコンやゲームや高速プリンタなどに大量に使用された。Z80は8080と命令レベルでの互換性を保持し、データ・プロセッ

シングに適した強力な命令の追加や高性能、低消費電力、システム・インタフェースの容易さ、低価格などによって大きな市場を取った。また、ブロック転送命令や DRAM リフレッシュ制御機能などの応用に適した機能の集積が始まった。マイクロプロセッサが多く応用分野に採用され始めると、より高性能とより大きなメモリ・スペースの要求が出現してきて、8086 や Z8000 などの 16 ビット・マイクロプロセッサが開発された。1976 年当時には、まだグラフィック機器への応用を深くは検討しなかったため、メモリ・アドレス空間の拡張には 64K バイトのサイズでのセグメンテーション方式で十分対処が可能であると判断した。すなわち、コードとデータに一本ずつのセグメントを割り当てれば 95% の応用で問題がないと予想された。また、8086 は Z80 の対抗機であったため内部レジスタは 8 本しかなく使い方にも大きな制限があったうえに、高密度な命令コードを実現するために 32 ビット命令への拡張性も考慮されなかった。

1977 年ごろからグラフィックへの応用が検討され、1980 年に開発されたモトローラ社の M68000 は豊富で制限の少ない 16 本の 32 ビット汎用レジスタと 32 ビットのリニア・メモリ・アドレスを採用した。アーキテクチャ的には最も強力で柔軟性があり C 言語と UNIX に最適であった。ただ、市場に入るのが遅すぎた。この時代までのマイクロプロセッサは、ROM を使用したプログラム埋め込み型の今で言う Embedded コントローラとして利用された。主な使用言語はアセンブラであり、データ・レジスタとしてもアドレス・ポインタとしても制限なく使用できる豊富な数のレジスタと命令の組合せが、高性能化やプログラミングの容易化のために非常に重要視された。すなわち、『初めに命令とレジスタありき、命令とレジスタが全てである』であり、広範囲の応用問題を応用に適した豊富な命令によるアーキテクチャで解決しようとしたのが CISC (Complexed Instruction Set Computer) 型マイクロプロセッサであった。

1981 年に IBM がパソコンにインテル社の 8088 を採用することにより、全てが大きく変わった。コンピュータの世界と同じく、『初めに OS ありき、OS が全てである』となった。パソコ

ンが市場に広く受け入れられると、より高い性能が要求されるようになり 32 ビット・マイクロプロセッサである 80386 や 68030 が開発された。

一方、ワークステーションは 1975 年ごろに 16 ビット・ミニコンピュータと OS に UNIX を採用して出発し、1980 年代に入ると 68000 系の 32 ビットの CISC 型マイクロプロセッサを使って成長した。やがて、1985 年ごろになると本格的な高性能なワークステーションが登場した。OS として UNIX、グラフィカル・ユーザ・インタフェースとして GUI、ネットワークとして LAN が標準装備され、プロセッサとして RISC 型 32 ビット・プロセッサが採用され、非常に高性能が要求される応用分野に使用され始めた。ただ、パソコンと異なり、『初めに応用ソフトウェアありき、応用ソフトウェアが全てである』であった。ワークステーション業界においては価値ある応用ソフトウェアが最も重要なビジネスの要因であって、プロセッサはその価値ある応用ソフトウェアを高速に実行させて高性能を提供する手段として位置づけられた。すなわち、ワークステーションにおける高性能化への諸問題をパイプライン制御技術とコンパイラ技術に最適化された命令アーキテクチャで解決したのが RISC (Reduced Instruction Set Computer) 型プロセッサであった。

#### 4. マイクロプロセッサ開発における技術的要因

1971 年に世界初のマイクロプロセッサ 4004 が誕生して以来、マイクロプロセッサは、より使いやすいアーキテクチャと、より高い性能を目指して発展してきた (図-2)。マイクロプロセッサの性能は、ある仕事の処理を実行したときの純然たるその仕事のための処理時間、で比較され、処理時間は通常下記のように表される。

$$\text{処理時間} = \text{クロックサイクル} \times \text{CPI} \\ \times \text{命令ステップ数}$$

マイクロプロセッサは右辺の三つの要因を減らすべく急速に進化してきた。クロックサイクルを減らすことは動作周波数を向上させることであり、CPI (Cycle Per Instruction: 命令の平均実行クロック数) の減少は論理構成方式、特にパイプライン制御技術や命令の並列処理技術によりなされ、命令のステップ数の減少はアーキテクチャとコン

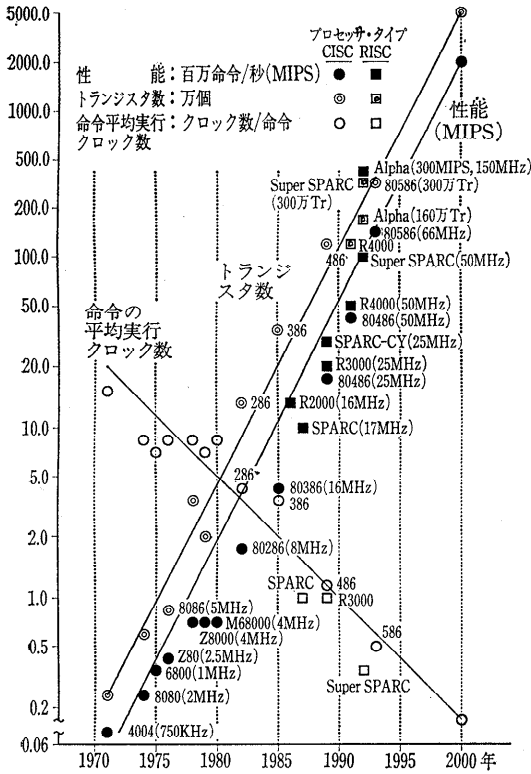


図-2 マイクロプロセッサの性能の向上

性能とトランジスタ数と命令実行クロック数と動作周波数の関係。

パイラの改良によりなされている。アーキテクチャと論理構成方式の進展は論理量すなわち総トランジスタ数により決められ、動作周波数は半導体プロセスの性能と回路技術とパイライン技術によって決められ、チップ面積は使用する総トランジスタ数と半導体プロセスにより決まる。

高性能マイクロプロセッサには高付加価値が期待できたので、新世代のマイクロプロセッサを開発するときには、ウェーハ段階での収率が 30~40% になるようにチップ面積を想定して仕様が決められた。収率が決めれば、Murphy's Probe Yield Model によりチップ面積が計算され(図-3)、使用可能なトランジスタ数が算出される。8080 が開発された 1974 年ごろでは、使用可能なトランジスタ数は五千以下であり、チップ面積が 10% 増大すると収率が 3% 下がりチップ・コストが 10% 以上増大した。仕様を決めるに当たって論理やパターン設計を考慮しなかったり、計画性のないパターン設計を行ったりすると、チップ面積は 20% ほど増大してしまう。したがって、マイクロプロセッサの開発とは応用分野の要求を満たしつ

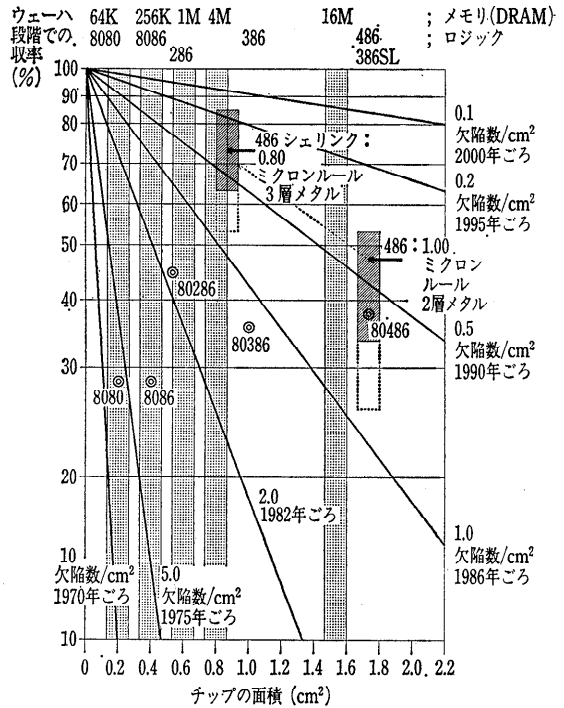


図-3 マイクロプロセッサのウェーハ段階での収率予想収率に影響を与える欠陥密度は半導体メーカーや半導体プロセスの成熟度によって2~4年の差がある。製品が量産に入りコストの問題が生じるころには次世代のプロセスを使用して収率の向上を図る。

つ、仕様とチップ内のハードウェア・アーキテクチャとレイアウトと消費電力の間での最適化設計を行うことでもとも言える。

半導体プロセスは約3年に1回進化しており、トランジスタの性能向上とともに、トランジスタや配線における実装密度が約56% ずつ改良されており、欠陥密度 (Defect Density) も5年間で約2倍ずつ改善され続けている。したがって、新世代半導体プロセスを使用するときには、約40%の収率を保ちつつ、約1.6倍(有効面積では2倍)のチップ面積に約3倍のトランジスタを集積化することが一般的となり、今日に続いている。CISC型マイクロプロセッサは4004の時代から586の時代までの21年間に3年に1回ずつ7世代分進化している。命令の平均実行クロック数による性能がほぼ同一であればビット長が8ビットから16ビット、また16ビットから32ビットへと進化したときや、同一ビット長で命令の平均実行クロック数の減少による性能を倍に上げるためにシリコン面積は1.8~2.2倍増大している。すなわち、3年に1回ずつ新世代のマイクロプロセッサ

を開発するためには命令のアーキテクチャの進化か命令の実行クロック数による性能の進化かのどちらか一つの選択が必要であった。初期の CISC 型 32 ビット・マイクロプロセッサ 80386 では、複雑なメモリ管理機能やページング機能を同一チップ内に集積したため、使用可能なトランジスタ数の制限により、最も速い命令でも 2 クロックを必要とし、RISC 型プロセッサと比較して半分の性能しか達成できなかった。このことが CISC 型マイクロプロセッサと RISC 型プロセッサの性能の論争を引き起こした原因の一つでもあった。

半導体プロセスの進化により、1992 年には 0.8 ミクロン・ルールの半導体プロセスを使用し、収率を 40% と仮定すると、15.5 ミリ角のチップ (300 万トランジスタ) が製造可能となった。1995 年には 0.5 ミクロン・ルール半導体プロセスを使って 2 センチ角のチップ (700 万トランジスタ) が出現し、2000 年には 0.25 ミクロン・ルール半導体プロセスを使って 2.8 センチ角のチップ (5000 万トランジスタ) が出現すると予測される。一方、動作周波数の進展をみてみると、4004 では 750 KHz の動作周波数を使用した。すなわち、1970 年代に AM 波で出発したマイクロプロセッサは、1990 年代前半に FM 波の領域に達し、西暦 2000 年には 0.25 ミクロン・ルールの半導体プロセスを使って 500 MHz 以上の中帯域バンドの無線波の領域に達すると予測される。

### 5. マイクロプロセッサの将来への進展

より高い性能を目指すワークステーションのシステムにおける特徴 (高性能 CPU, グラフィカル・ユーザ・インタフェース GUI, ネットワーク LAN やマルチメディア) は少しずつパソコンにも導入されている。また、高性能 RISC プロセッサに利用されているスーパースケラ技術を初めとする多くの設計に関するハードウェア技術やコンパイラ技術も大幅にかつ迅速に CISC プロセッサにも活用されている。したがって、CISC 型プロセッサと RISC 型プロセッサの差は徐々になくなり、違いは命令セットそのものになるであろう。プロセッサの性能向上に大きな影響を与える、高動作周波数、命令の並列処理、消費電力などの技術的要素に限界が少しずつみえはじめてきた。

CISC 型マイクロプロセッサの性能を MIPS 値

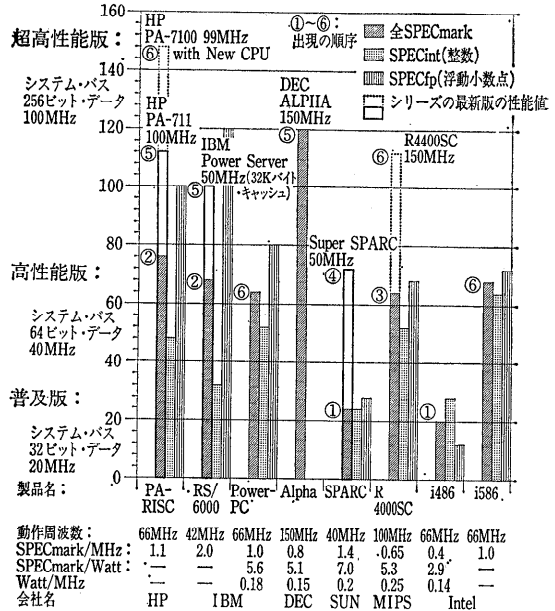


図-4 SPECmark 値によるプロセッサの性能比較

次世代プロセッサには前世代のプロセッサの 2~3 倍の性能が要求される。システムの構築は使用するプロセッサの性能とシステム・バスの性能の組合せにより行われる。SPECmark とは、実際のアプリケーション・プログラムから 10 個を選び、オーバヘッドを除いたプログラムそのものが動いている時間をテストし、結果を米 DEC の「VAX-11/780」に対する相対値で表したものである。ワークステーションにおけるベンチマークの標準。

で単純に比較すると過去 21 年間で約 1400 倍に性能が向上した。そのうち動作周波数による性能向上が 88 倍であり、命令の平均実行クロック数の減少による性能向上が約 16 倍であった。データ長を含めた命令セットの発展を考慮に入れると、5 千倍以上の性能の向上が達成された。性能の向上と使用した総トランジスタの進展を比較するとマイクロプロセッサの将来が展望される (図-2)。一般的に言って、使用する総トランジスタ数の増加に比例して性能の向上がみられる。ただし、1 命令を 1 クロック以内で実行するためには膨大な論理量を必要とするので、並列処理可能な命令数の今後の改良は 1 世代あたり 0.70 ぐらいにしかない。

最先端の高性能プロセッサを分類すると (図-4)、超高付加価値を追求する超高性能ワークステーション用超高性能プロセッサと大量生産を目指す高性能ワークステーション用やパソコン用高性能プロセッサと普及型システム用普及型プロセッサがある。それらの違いは、超高性能プロセッサでは使用する動作周波数が高性能プロセッサ

サの2倍以上であることである。いずれの場合にも、性能向上に果たした動作周波数の改良は、命令のパイプライン制御や並列処理制御技術の改良に比較して、非常に大きい。動作周波数に対する性能は1MHzあたり0.8~2.0 SPECmarkとなっている。500MHz以上への動作周波数向上と設計手法は今後とも重要な研究課題である。特に、何千万個のトランジスタを集積したチップを1GHzに近い動作周波数で設計させることはたとえCADが完備されたとしても容易な作業ではない。非常に優秀な設計者のノウハウをデータ・ベース化させることが必須となる。

一方、消費電力を考えると、3.3ボルトの低電圧の電源を利用しても、1MHzあたり0.12~0.2ワットの電力を消費している。性能に対しても1SPECmarkあたり0.14~0.2ワットの消費電力を必要としている。現時点において、100SPECmarkの性能を実現するために約10~20ワットの消費電力が要求されている。要求されている性能に対して、現在の半導体プロセスは約10倍ほど余計に電力を消費しているのが現状である。また、歴史的にプロセッサの性能向上とともに消費電力も必ず上昇してきた。したがって、西暦2000年までに、現在の半導体プロセスと比較して同一消費電力に対する性能が100倍ほど優れた半導体プロセスの開発が必要とされる。

西暦2000年までに、マイクロプロセッサは3世代分進化し、5千万個のトランジスタを使用すると命令の平均実行クロック数は0.2となり、最高動作周波数は500MHzに向上し、性能は2000MIPSに達するであろう。ただし、全体の性能は最新の超高性能プロセッサと比較してわずか15~20倍の向上にしかすぎない。上記したように、新世代のプロセッサを開発する際の技術的要素である並列処理技術や動作周波数や消費電力に限界がみえてきている。したがって、従来の開発手法や半導体プロセスに対してのインクリメンタルな改良では性能向上や新たな応用分野への応用に関しては大きな飛躍は望めないことになる。近未来的には、極低消費電力で動作する半導体プロセスやコンパイラ技術と密接に結ばれた超並列処理が可能なアーキテクチャを迅速に研究・開発する必要がある。また、ビジネス的に重要ないくつか

の特定のアプリケーション・ソフトウェアを高速に実行させるための特定分野向けコンパイラ技術がより重要視されるであろう。同時に、応用分野における特異な要求とその実現方法を深く研究することによりまったく新たなアイデアを創出することが非常に重要となる。マルチメディアへの応用に対して新たなDSP(Digital Signal Processor)アーキテクチャが提案され開発されたことはその流れの一つである。『初めに応用技術ありき、応用技術が全てである』を念頭に置き研究・開発を行うことが21世紀への最も重要な課題となると予想される。

### 参 考 文 献

- 1) Faggin, F., Shima, M., Hoff, M. E., Feeney, S. and Mazor, S.: The MCS-4 an LSI Microcomputer System, IEEE '72 Region Six Conf.
- 2) Shima, M., Faggin, F. and Mazor, S.: An N-Channel 8-Bit Single Chip Microprocessor, IEEE International Solid State Circuits Conference, pp. 55-57 (Feb. 1974).
- 3) Shima, M., Faggin, F. and Ungermann, R.: Z-80 Chip Set Heralds Third Microprocessor Generation, Electronics, pp. 89-93 (Aug. 19, 1976).
- 4) Shima, M.: Two Versions of 16-Bit Chip S-pan Microprocessor, Minicomputer Needs, Electronics, pp. 81-88 (Dec. 21, 1978).
- 5) Shima, M.: Demystifying Microprocessor Design, IEEE Spectrum, pp. 22-30 (July 1979).
- 6) 嶋:「マイクロコンピュータの誕生と発展」『エレクトロニクス・イノベーションズ』日経エレクトロニクス・ブック, pp. 159-185 (1981. 4. 20.).
- 7) 嶋:マイクロコンピュータの誕生:わが青春の4004, 岩波書店 (1987. 8).

(平成4年12月1日受付)



嶋 正利

昭和42年東北大学理学部化学第二学科卒業。ビジコン社に入社後渡米し、インテル社で世界初のマイクロプロセッサ4004の開発に参加した。1972年にインテル社に入社し、8080の開発に従事。1975年にはザイログ社に移って、Z80, Z8000を開発した。1980年、インテル・ジャパンのデザイン所長として帰国。1986年に新しいマイクロプロセッサを開発するブイ・エム・テクノロジー社を設立し、現在副会長。平成4年筑波大学工学博士。