

# BLACKfin DSP への MPEG-2 トランスコーダの実装

永吉 功<sup>†</sup> 花村 剛<sup>†</sup> 市川 正浩<sup>†</sup>

<sup>†</sup> 株式会社 メディアグルー 〒169-0072 東京都新宿区大久保 2-4-12 新宿ラムダックスビル 8 階  
E-mail: †{isao,hana,masa-i}@mediagluco.jp

あらまし 本稿では、DSP 上で動作可能な MPEG-2 MP@ML 対応のビデオデコーダおよびトランスコーダについて報告する。まず、本開発で使用した BLACKfin DSP の特徴について述べる。特に、DSP による実現手段は、機能追加・変更に対して、回路自体の変更を伴わずに対応可能である点を特徴とする。次に、本開発で試作した評価ボードの概要を説明し、評価実験により MPEG-2 ビデオストリームのデコードおよびトランスコード処理がリアルタイムに動作可能であることを示す。

キーワード DSP, ビデオデコーダ, ビデオトランスコーダ, MPEG-2

## An Implementation of MPEG-2 Transcoder on BLACKfin DSP

Isao NAGAYOSHI<sup>†</sup>, Tsuyoshi HANAMURA<sup>†</sup>, and Masahiro ICHIKAWA<sup>†</sup>

<sup>†</sup> Media Glue Corp. Ramdax Bldg. 8th floor, 2-4-12 Ohkubo, Shinjuku-ku, Tokyo, 169-0072 Japan  
E-mail: †{isao,hana,masa-i}@mediagluco.jp

**Abstract** In this paper, we report a MPEG-2 MP@ML video decoder and transcoder which runs on DSP. First, we introduce the features of BLACKfin DSP that we used in this development. We show that the DSP approach is able to change or add its functionalities without any changes on the hardware circuits. Next, we explain the evaluation board for the DSP. In the examinations, we show that decoding and transcoding for MPEG-2 video bitstream are running in real-time on the BLACKfin DSP.

**Key words** DSP, Video Decoder, Video Transcoder, MPEG-2

### 1. ま え が き

DSP(Digital Signal Processor)の性能向上により、従来では専用の回路で実現されていた MPEG ビデオコーデックが DSP 上のソフトウェアとして実現可能となりつつある。DSP を用いることで、IC チップの回路変更を伴わず、共通のデバイス上でソフトウェアの置き換えにより複数の機能が実現可能となる。

そこで、本稿では Analog Devices 社製 DSP BLACKfin533 シリーズ上で MPEG-2 MP@ML 準拠のビデオトランスコーダおよびデコーダを開発したので報告する。

### 2. アーキテクチャ

#### 2.1 DSP 上での実現機能

本製品で使用した BLACKfin シリーズは Analog Devices と Intel との共同開発によるものであり、16bit 固定

小数点 DSP と 32bit RISC 機能を単体チップ上に実現したものである。特に、低消費電力と映像処理に特化した専用命令を備えることにより、ビデオ信号処理を安価なデバイス上で実現可能となった。MPEG-2 MP@ML を対象としたビデオデコード処理では、4[Mbit/sec]以上の符号化速度でビットストリームが入力され、720×480以上の解像度を持つ復号映像を毎秒 29.97 枚の速度で出力する必要がある。そのため、PC 用ソフトウェア以外の実現方法としては、従来では ASIC 等の専用の回路を開発する必要があった。

これに対して、筆者らは BLACKfin DSP 上のソフトウェアとして動作可能な MPEG-2 MP@ML 対応のビデオトランスコーダおよびデコーダを開発した。DSP 上で実現される機能を以下に列挙する。また、対応ストリームの仕様を表 2.1 に示す。

- MPEG-2 ビデオデコード・再生機能 [1]

表 2 評価ボード仕様

チップ構成	プロセッサ (DSP)	BLACKfin(ADSP BF533) 600MHz
	コントローラ (MCU)	Net+ARM ( NetSilicon NET+50)
	メモリ	SDRAM 128 MByte
OS		μClinux (MCU 上で動作)
インタフェース	ネットワーク	100BASE-TX Ethernet
	ビデオ出力端子	コンポジット出力 ×1, S ビデオ出力 ×1 (NTSC, PAL に対応)
面積		128 [mm] × 95 [mm]
電源		12 [V]

表 1 対応ストリーム仕様

入力符号化 ストリーム	符号化形式	MPEG-1 Video (ISO/IEC11172-2 準拠) MPEG-2 Video (ISO/IEC13818-2 準拠)
	プロファイル	MP@ML, MP@LL, SP@ML
	ビットレート	MP@ML, SP@ML : 4 ~ 10 [Mbps] MP@LL, SIF(MPEG-1) : 最大 2 [Mbps]
復号映像 フォーマット	解像度	YUV 4:2:2 8bit 輝度信号 720×480, 色差信号 360×480
	フレームレート	29.97, 24[Hz]

- MPEG-2 ビデオトランスコード機能
  - ビットレート変換機能 [2]
  - 階層ストリーム変換機能 (ストリーム分離) [3]
  - 変換前ストリーム復元機能 (ストリーム合成) [3]

各機能は、DSP へ読み込む実行コードを選択することによって切替可能であり、ハードウェア自身に対する変更は伴わない。

## 2.2 評価ボードの概要

2.1 に示す機能を確認するための評価ボードを試作した (図 2)。仕様を表 2 に、構成を図 1 にそれぞれ示す。

コントローラチップ (MCU) は 100BASE-TX Ethernet コントローラ機能を持ち、ストリームは Ethernet 経由でボードへ入力される。MCU からは ENI ポートにより SDRAM を DSP との共有メモリとして使用可能である。DSP は ENI ポートに対してリクエスト信号を発行すると、MCU は ENI ポート経由で入力ストリームを SDRAM の所定のメモリ番地へ展開する。そして、該当のメモリ番地から DMA 転送することで入力ストリームが DSP へ読み込まれる。

DSP はビデオ出力用の専用パラレルポートインタフェース (PPI) を持ち、復号画像の画素情報は DSP からは 4:2:2 形式で本インタフェースより出力されて、D/A 変換器 (Video DAC) へ転送される。また、音声信号はシリアルポートインタフェース (SPORT) から出力可能となっており、本インタフェースを用いて音声用の D/A 変換器 (Audio DAC) に接続される。ただし、本評価ボードでは



図 2 評価ボード

音声出力は使用しない。Video DAC は画素情報を NTSC もしくは PAL 形式のアナログ信号へ変換し、コンポジット端子あるいは S 端子より復号映像信号を出力する。

## 3. 動作手順

本節では、本機上での DSP の実行手順について説明する。ボードの制御は、ホスト PC からの telnet 接続により行う。評価ボードは IP アドレスを持ち、また MCU 上で組み込み用 Linux が動作しているので、Linux OS がインストールされた PC と全く同様の操作により制御可能である。

DSP の起動の前に、BLACKfin 用のコンパイラより生成されるオブジェクトコード (以下、実行コードと呼ぶ) を評価ボードへ転送する。実行コードの転送には FTP を使用するため、ホスト PC 上で FTP サーバが起動している必要がある。

### 3.1 Step1: 実行コードの読み込み

#### (1) 評価ボードへの接続

ホスト PC より telnet により評価ボードへ接続する。以降のボードに対する操作は全て telnet で起動した仮想端末上で行う (図 3)。

#### (2) 実行コードの転送

評価ボード上で FTP クライアントを起動し、ホスト PC へ接続する。ビデオトランスコードあるいはデコー

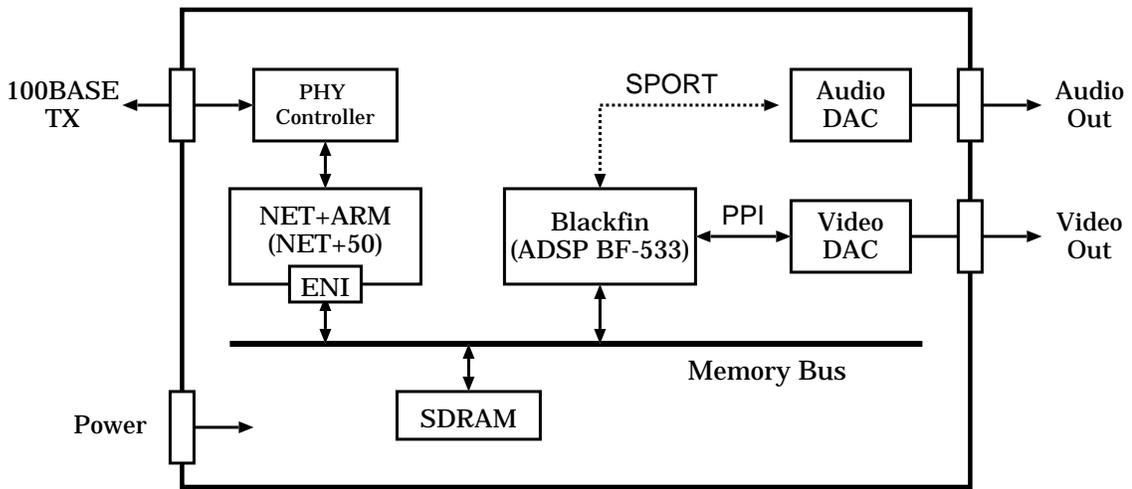


図 1 評価ボード構成図

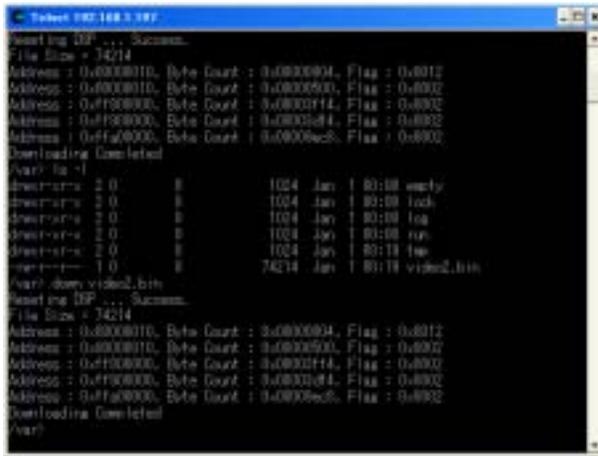


図 3 評価ボード制御画面

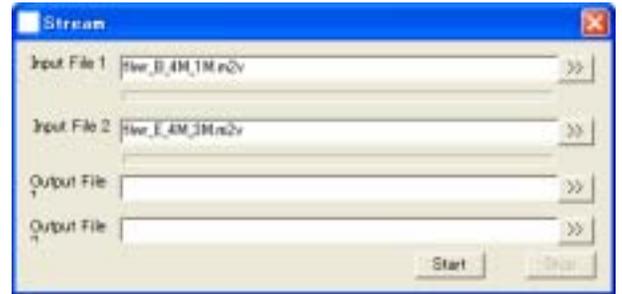


図 4 ストリーム転送サーバプログラム

ダの実行コードを評価ボードへ転送する。

### (3) DSP への実行コードの読み込み

(2) でボード側へ転送した実行コードを DSP へ読み込む。読み込みには本機専用のコマンドを実行して行う。成功するとカラーバー信号が映像出力端子より出力される。

#### 3.2 Step2: ストリーム転送クライアントプログラムの読み込み

ホスト PC から評価ボードへのストリーム転送用のクライアントプログラムの実行コードを読み込む。Step1 と同様の手順で FTP 接続を確立させて、本プログラムの実行コードを評価ボードへ転送し、DSP へ読み込む。

#### 3.3 Step3: プログラムの実行

##### (1) ストリーム転送サーバプログラムの起動

ホスト PC 上でストリーム転送サーバプログラムを起動する(図 4)。入力ストリームのファイル名を指定し、評価ボードへ転送を開始する。

##### (2) 実行コードの起動

DSP へ読み込まれたプログラムを実行し、トランス

コードあるいはデコード処理を開始する。本処理は、評価ボード上の専用コマンドを実行することにより行う。

## 4. 評価実験

開発した MPEG-2 デコーダおよびトランスコーダの性能を評価する。評価用ビットストリームの符号化条件を表 3 に示す。トランスコーダへの変換ビットレート(基本ストリームのビットレート)は 2[Mbps] とした。

各処理における 1 秒当たりの所用サイクル数を表 4 に示す。使用した DSP の動作周波数は 600[MHz] であるから、合計のサイクル数(総サイクル数)が 600[Mclocks/sec] 以下ならばリアルタイム処理が可能となる。

表 4 より、どの処理においても総サイクル数は 600[Mclocks/sec] 以下であり BLACKfin DSP 上でのリアルタイム処理が実現可能であることが確認できる。ビデオデコード処理は他と比較して総サイクル数が多く、特に動き補償処理(MC)および復号画像出力処理(Image Output)に多くのサイクル数を消費していることが確認できる。これらの処理はフレームバッファに対する演算であり、このときに外部メモリ(SDRAM)へのアクセスを伴うためと考えられる。

表 4 各処理における所用サイクル数 [Mclocks/sec]

	復号・再生	レート変換	ストリーム分離	ストリーム合成
VLD	111.2	215.0	215.0	73.0
IQ	29.3			
IDCT	51.0	-	-	-
MC	185.3	-	-	-
Image Output	42.59	-	-	-
Q	-	6.0	6.0	74.0
VLC	-	45.0	45.0	95.0
VLD(E-Stream)	-	-	-	137.0
VLC(E-Stream)	-	-	100.0	-
Total	490.0	285.0	385.0	376.0

表 3 実験用ストリーム符号化条件

符号化方式	MPEG-2 Video MP@ML
符号化レート	6 [Mbps]
テスト画像	Flower Garden
画像フォーマット	ITU-R BT.601 4:2:0 Format 輝度信号 704pel × 480 line 色差信号 352pel × 240 line
フレームレート	29.97[frame/sec]

一方、レート変換処理の総サイクル数は 300[Mclocks/sec] 以下であり、リアルタイムの 2 倍以上の速度で動作可能である。本稿で実装したトランスコーダには、動き補償ループを省略した簡略化方式 [4] を採用した。本方式では、レート変換機能を復号処理 (VLD)、逆量子化処理 (IQ)、再量子化処理 (Q)、符号化処理 (VLC) だけで実現できるが、符号化器と復号器間の予測参照画像の不一致に起因するドリフト誤差による画質低下を伴う。しかし、DCT 処理、動き補償処理に要する演算コストを排除可能となり、処理能力が限られたデバイス上への実装に対しては有効な方式と言える。さらに、フレームバッファへのアクセスも伴わないので原理的にはメモリチップ自体も不要となる。したがって、1 個の DSP 上でトランスコード処理は完結されて、設計コストの低減も可能となる。

次に、評価ボードの実機での動作確認を行った (図 5)。これより MPEG-2 ビデオデコード処理を BLACKfin DSP 上で実現可能であることを確認した。

## 5. まとめと今後の展開

本稿では、DSP で動作可能な MPEG-2 MP@ML 対応のビデオデコーダおよびトランスコーダを開発した。現在、DSP の最適化は進行中にあり、さらなる高速化が見込めている。また、音声を含む MPEG-2 PS 等の多重化ストリームへの対応については、実装作業を行っている段階にある。今後は、MPEG-4、H.264 への対応を予定している。



図 5 評価ボードによる MPEG-2 デコード処理

近年の PC の性能向上により、PC 上での実現性は確実に becoming になりつつある。しかし、開発技術の普及を加速化のためには PC 以外のデバイスへの展開が重要になる。このとき、複数の符号化方式の対応やデバイスの設計コストの低減、多機能化による付加価値等の要求を考慮すると、専用のハードウェアチップではなく DSP や組み込みプロセッサ上でのソフトウェアによる実現が有効となる。本稿では、BLACKfin DSP 上で実現したことで、MPEG-2 ビデオデコーダの実装方法および本 DSP の応用の新たな形態を示した。

## 文 献

- [1] 笠井 裕之, 永吉 功, 花村 剛, 亀山 涉, 富永 英義: “MPEG-2 ビデオトランスコーダのための再量子化パラメータ禁止領域制御方式”, 信学論 B, **J85-B**, No.2, pp. 278-286 (2002).
- [2] ISO/IEC 13818-2, IS: “Generic Coding of Moving Picture and Associated Audio, Recommendation H.262” (1995).
- [3] 永吉 功, 花村 剛, 笠井 裕之, 富永 英義: “MPEG-2 ビットストリーム分離・合成によるスケーラブル映像符号化方式”, 信学論 D-II, **J84-D-II**, No.12, pp. 2525-2540 (2001).
- [4] H. Sun, W. Kwok and J. W.Zdepski: “Architecture for MPEG Compressed Bitstream Scaling”, IEEE Trans. on Circuits & Syst. for Video Technology, **Vol.6**, No.2, pp. 191-199 (1996).