

3次元グラフィックス動画システムCUBE

前信 潔 大木 健 脇 康 若山順彦 西澤貞次
松下電器産業株式会社 情報通信研究センター

パーソナルコンピュータをホストとする、実時間3次元グラフィックス動画システムCUBEを開発した。CUBEは、5つのステージから成る非同期パイプラインアーキテクチャをもつグラフィックスエンジンと、このグラフィックスエンジンを用いて3次元グラフィックスアニメーションを実現する実時間環境AEE (Animation Execution Environments) で構成される。

CUBEのグラフィックスエンジンでは、従来のグラフィックスシステムでボトルネックとなっていた隠れ面除去およびスムーズシェーディングを、先に開発した専用プロセッサHSSP (Hidden Surface and Shading Processor) によって処理することにより、約1000ポリゴンで構成される物体の対話型アニメーションを、毎秒約10コマの速度で生成できた。

A Real-Time Three-Dimensional Graphics System: CUBE

Kiyoshi MAENOBU Takeru OHGI Yasushi WAKI Yorihiro WAKAYAMA Teiji NISHIZAWA
Matsushita Electric Industrial Co., Ltd. Information and Communications Research Center
1006, Kadoma, Kadoma, Osaka 571, Japan

We have developed a real-time three-dimensional graphics system, which we named CUBE, with a 16-bit personal computer as its host computer. CUBE consists of a graphics engine with a five-stage asynchronous pipeline architecture and real-time animation environment which controls the graphics engine.

The engine uses three chips of a special purpose processor, which we have developed before, to resolve the problems of hidden-surface removal and smooth shading. CUBE can generate images for an interactive animation containing 1,000 polygons in a scene at a speed of 10 scenes per second.

1. まえがき

3次元グラフィックスは、人間の直感に訴え創造的活動を促すことから、CAD/CAMの分野に限らず広く用いられるようになってきた。しかしながら、3次元グラフィックスの処理には膨大なデータに対する高速な演算が要求されるため、スーパーコンピュータやグラフィックス専用ワークステーションなどの高価なシステムでしか利用できず、パーソナルコンピュータや通常のワークステーションでは、高速なグラフィックス表示は望めなかった。商用システム以外にも、これまでに種々のグラフィックス専用マシンに関する研究^[1, 2]がなされているが、依然として専用マシンの域を出ず、個人ユーザレベルまで普及するには至っていない。

一方、半導体技術の進歩による集積度の向上に伴い、種々の専用プロセッサの開発も盛んになってきている。3次元グラフィックスの分野においても種々の専用プロセッサが開発されており、既に商用機に用いられているもの^[3, 4]もある。3次元グラフィックスプロセッサの開発の初期においては、幾何学処理の高速化を図った専用プロセッサの開発^[3]も見られたが、近年非常に高速な汎用の浮動小数点プロセッサやDSPが利用できるようになり、専用プロセッサ化の対象は幾何学処理の部分から、隠れ面除去やシェーディングなどの表示処理の部分に移行してきた^[5, 6]。

我々もパーソナルコンピュータなどの低価格なシステム上で高速な3次元グラフィックス表示を利用できるようにすることを目的に、専用プロセッサの開発を進めてきた。そして、その最初のプロセッサとして、スキャンライン単位に、Zバッファ法による隠れ面除去とグーローシェーディングの2つの処理を同時に、かつ各画素について並列に処理する専用プロセッサHSSP (Hidden Surface and Shading Processor)^[7]を先に開発した。

このたび、実システム上でのHSSPの動作確認を行うために、HSSPを用いた3次元グラフィックス動画システムCUBEを開発した。CUBEでは、グーローシェーディングを施した約1,000個のポリゴンから成るシーンを用いた対話型アニメーションを、毎秒約10コマの速度で生成することができた。

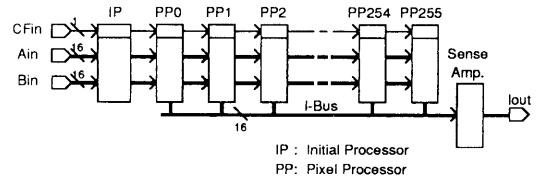


図1 HSSPのブロック図

本稿では、最初にHSSPの概要を紹介した後、CUBEについて詳しく述べる。

2. HSSPの概要^[8]

HSSPは、スキャンライン単位にZバッファ法による隠れ面除去とグーローシェーディングの2つの処理を同時に、かつスキャンライン内の全画素について並列に処理する3次元グラフィックス専用カスタムVLSIである。

図1にHSSPのブロック図を示す。HSSPは1次元のシストリックアレイ構造をもち、1つの画素の処理に1つのプロセッシングエレメント（ピクセルプロセッサ：PP）が割り当てられている。1つのHSSPは、256個のPPと、複数のHSSPを並列に使用するための前処理を行う初期化プロセッサ（IP）と、各PPで求められた画素データを出力するためのバスで構成されている。各PPは16ビットの加算器と、そのPPの担当する画素の輝度の値を格納する16ビットのバッファと、その画素のZ値（奥行き情報）を格納する16ビットのバッファをもっている。

3次元グラフィックスの処理単位であるポリゴンは予めセグメントと呼ばれる単位に分割される（図2参照）。HSSPには処理の対象となっているスキャンライン（平面）上にあるすべてのセグメントのデータが順次入力され、PPのアレイ内を流れていく。各PPでは加算器を用いて時分割で、隠れ面除去のためのZ値の比較やバッファの更新、更にグーローシェーディングのための輝度の補間などの処理を行う。セグメントのデータは、そのセグメントの端点のX座標やZ座標や輝度の値、セグメントのX軸方向の長さ、X軸方向に対するZ座標や輝度の増分値などで構成される。1つのセグメントのデータは5つのサイクル（50nsec/サイクル）に分けて入力され、各PPは流れてくるセグメントのデータを1セグメン

ト当たり5サイクルで処理する。

HSSPは1チップでは1スキャンラインで最大256画素までしか処理できないが、複数のHSSPを並列に用いたり、1つのHSSPを時分割に繰り返して動作させることにより、最大2048画素（8個並列時）まで処理画素数を拡張することができる。例えば2個のHSSPを用いて512画素の処理を行うときには、一方のHSSPが偶数番目の画素の処理を、もう一方のHSSPが奇数番目の画素の処理を担当する。

3. CUBEの概要

3.1 特徴

CUBEは、周囲光と拡散反射光を考慮した輝度計算モデルによるグーローシェーディングを施した3次元グラフィックス画像によるアニメーションを、パーソナルコンピュータ上で実時間表示することを目指したシステムである。

CUBEは次のような特徴をもつ。

- (1) 実時間画像生成を指向した多段のパイプラインアーキテクチャ

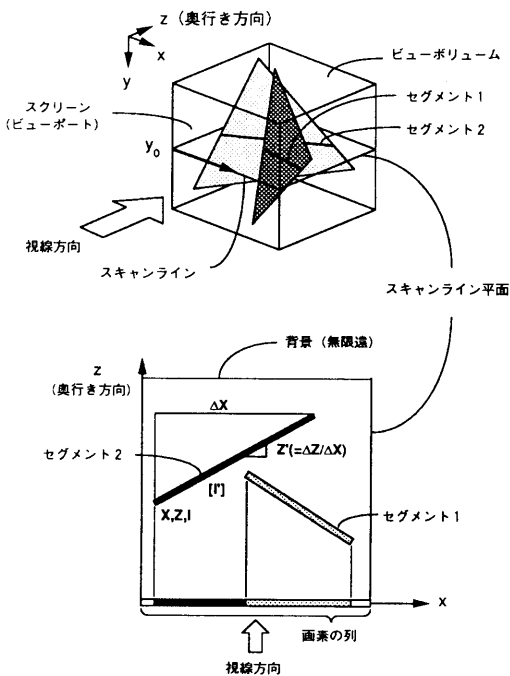


図2 スキャンライン平面とセグメント

- (2) アニメーション実行環境AEE (Animation Execution Environments)による実時間アニメーションの実現

- (3) 専用プロセッサHSSPによる隠れ面除去およびシェーディング処理の高速化

これらの特徴については以下の各章で詳しく述べる。

3.2 システム構成

図3にCUBEの全体システム構成および機能ブロック図を示す。CUBEは、グラフィックスエンジンと、このグラフィックスエンジンを制御するホストコンピュータと、これらのハードウェアを用いて実時間アニメーションを実行するためのソフトウェアとで構成される。

3.2.1 ホストコンピュータ

図3に示すように、ホストコンピュータはグラフィックスエンジンとの間に、ポリゴンインターフェースとビデオインターフェースと呼ぶ2系統のインターフェースをもつ。

ポリゴンインターフェースは、グラフィックスエンジンを制御するためのコマンドを入力したり、グラフィックスエンジンが処理すべき物体の幾何学データを供給するためのインターフェースである。

ビデオインターフェースは、ホストコンピュータが生成したテキストやウィンドウ枠などの2次元図形から成る2次元画像と、グラフィックスエンジンが生成した3次元グラフィックス画像とを合成するために、2次元画像のデジタルデータ

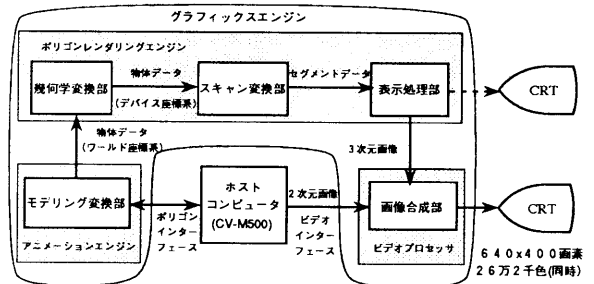


図3 CUBEのシステム構成

とその同期信号などをグラフィックスエンジンに供給するためのインターフェースである。

ホストコンピュータとして、マイクロプロセッサ i 8 0 2 8 6 (I n t e l) を CPU とする、16ビットパーソナルコンピュータ CV-M500 (松下電器) を用いている。CRTの解像度は 640×400 画素である。

3. 2. 2 グラフィックスエンジン

図3に示すようにグラフィックスエンジンは、アニメーションエンジン (モデリング変換部)、ポリゴンレンダリングエンジン (幾何学変換部、スキャン変換部、表示処理部) およびビデオプロセッサ (画像合成部) の3つの独立したハードウェアで構成されている。ポリゴンレンダリングエンジンの内部は更に3つの機能ブロックで構成されている。従って、CUBEのグラフィックスエンジンは、3次元グラフィックスの処理の流れに対応して、合計5つの機能ブロックで構成されていることになる。これら5つのブロックの機能を以下に示す。

- (1) モデリング変換部: アニメーションのための動きの生成、ワールド座標系への座標変換
- (2) 幾何学変換部: 視野変換、透視変換、クリッピング、ビューポート変換
- (3) スキャン変換部: ポリゴンデータから H S S P の処理単位であるセグメントデータへの変換
- (4) 表示処理部: H S S P による隠れ面除去とシェーディング、ビデオ信号の生成
- (5) 画像合成部: 生成された3次元画像とホストコンピュータから入力された2次元画像との合成

CUBEのグラフィックスエンジンでは、処理の高速化を図るためこれらの5つの機能ブロックをパイプライン状に接続しており、各ブロック間には1シーン (約1000ポリゴン) に相当する中間処理結果を格納するための、ダブルバッファ構造をもつパイプラインバッファを設けている。

更にホストコンピュータとの間のポリゴンインターフェース部分にもダブルバッファが設けられており、ホストコンピュータを含めた各機能プロ

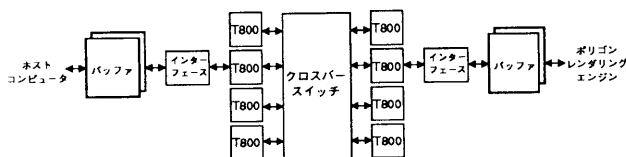


図4 アニメーションエンジンの構成

ックが、完全に独立に並列動作できるようになっている。

以下の各章ではグラフィックスエンジン内の各部について、更に詳しく述べる。

4. アニメーションエンジン

アニメーションエンジンでは、ホストコンピュータから登録される物体の形状管理、動きの補間、物体を定義する固有の座標系から3次元ワールド座標系への座標変換、アニメーション生成のための時間管理などの処理を行なっている。

4. 1 ハードウェア構成

図4にアニメーションエンジンのハードウェア構成を示す。アニメーションエンジンは、これらの処理を実行するマルチプロセッサネットワークを中心に、ホストコンピュータとのポリゴンインターフェース、ホストコンピュータから登録された物体データを格納するバッファ、処理後のワールド座標系における物体データを格納するバッファおよびポリゴンレンダリングエンジンとのインターフェースで構成されている。

マルチプロセッサネットワークは、8個の32ビットマイクロプロセッサ T800 (I n m o s) と、それらを結合するクロスバースイッチで構成されている。各々の処理を行なう複数のプロセスは、このマルチプロセッサネットワーク上に割当てられ並列に実行される。並列化の基本的な考え方は、処理を物体単位で独立に行ない、必要に応じてプロセッサ間通信あるいはプロセス間通信を行なうことである。

4. 2 アニメーション実行環境

アニメーション実行環境は、アニメーションエンジン上で動作するソフトウェアであり、ホスト

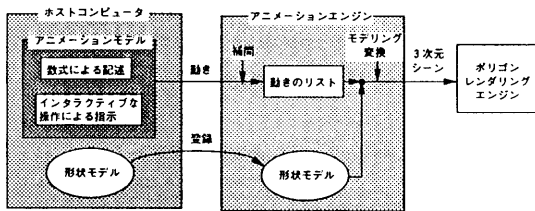


図5 アニメーション実行環境

コンピュータ上で実行されるアプリケーションに対して、実時間の3次元アニメーションを実現するための描画環境を提供している。

アニメーション実行環境では、図5に示すモデルの管理を想定している。ホストコンピュータでは、物体の形状を表す形状モデルと物体の動きを生成するためのアニメーションモデルを保持する。アニメーションモデルの表現方法としては、例えば運動方程式による記述であるとか、マウスなどのポインティングデバイスによる動きの指定などが考えられる。アニメーションモデルはホストコンピュータで解析され、物体の動きが生成される。

アニメーションエンジンでは、ホストコンピュータから登録される物体の形状モデルを管理し、逐次ホストコンピュータから登録される物体の動

きに合わせて、3次元シーンの画像生成をホストコンピュータにおける処理とは非同期に行なう。

つまり、ホストコンピュータからの動きの登録によりアニメーションの生成を駆動する制御構造（モーション駆動型アニメーション制御）になっている。この制御構造により、従来問題となっていたホストコンピュータとグラフィックスエンジン間のデータ転送時のバスネックを解消し、またホストコンピュータを負荷の大きい画像生成処理から解放することにより、性能の低いホストコンピュータ上でも実時間のアニメーション生成が可能となっている。

5. ポリゴンレンダリングエンジン

ポリゴンレンダリングエンジンは、アニメーションエンジンから入力される物体データをもとに、3次元グラフィックス画像を生成し、一旦フレームメモリに格納した後、それらの画像をビデオ信号としてビデオプロセッサに出力する。

5.1 ハードウェア構成

図6にポリゴンレンダリングエンジンの構成を示す。ポリゴンレンダリングエンジンは、既に述べたパイプラインの構成要素となる3つの機能ブロック（幾何学変換部、スキャン変換部、表示処

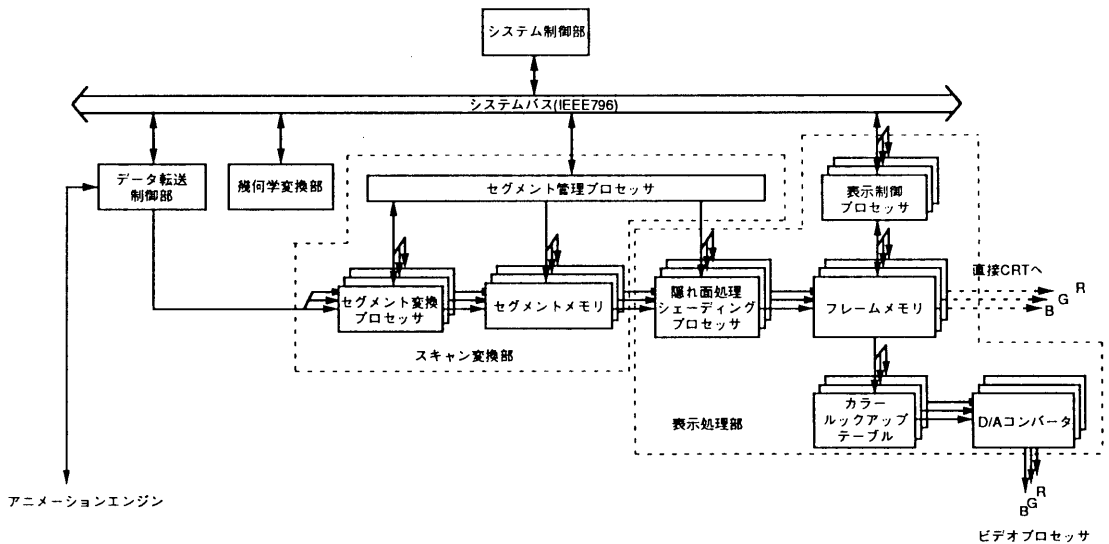


図6 ポリゴンレンダリングエンジンの構成

理部) 以外に、ポリゴンレンダリングエンジン全体を制御するシステム制御部と、ポリゴンレンダリングエンジン内部やアニメーションエンジンとの間でのデータのDMA転送を行うデータ転送制御部で構成されている。システムバスとして16ビットのIEEE796バスを採用している。

システム制御部は、システムバスを介してポリゴンレンダリングエンジン内の各機能ブロックを制御するブロックであり、CPUとして16ビットマイクロプロセッサMN1613(松下電器)を用いている。

データ転送制御部は、アニメーションエンジン内のバッファに用意された物体データをシステムバスを介して幾何学変換部に転送したり、幾何学変換部で処理を終えた物体データをセグメント変換部に転送する。DMAコントローラとしてディスプレイプロセッサMN8355(松下電器)を使用し、いずれの転送においても約2MB/秒の速度で転送できる。またこのブロックはシステム制御部がアニメーションエンジンと通信するためのインターフェースも備えている。

幾何学変換部は、2つの浮動小数点プロセッサWTL1032/1033(Weitak)で構成され、マイクロプログラム制御によって座標変換やクリッピングの処理を行う。最高16MFLOPS(単精度)の演算性能をもつ。

スキャン変換部は、セグメント変換プロセッサとセグメントメモリとセグメント管理プロセッサとで構成されており、幾何学変換部から入力された物体のポリゴンデータをセグメントに変換し表示処理部に出力する。セグメント変換プロセッサとセグメントメモリは、同一のハードウェアがR、G、Bの各色毎に用意されている。モノクローム画像を生成する際にはそれらのハードウェアを1組だけ使用し、更に2組を追加するだけでカラー画像の生成に対応できるように拡張性を考慮している。セグメント変換プロセッサとセグメント管理プロセッサにはそれぞれ1つずつの固定小数点DSP、MN1909(松下電器)を用いて処理を行っている。

表示処理部は、スキャン変換部から入力されるセグメントを隠れ面処理・シェーディングプロセッサHSSPで処理し画像データに変換する。生成された画像データは一旦ダブルバッファ構成の

フレームメモリ(1024×512画素、R、G、B各8ビット)に書き込まれる。表示制御プロセッサはフレームメモリに格納された画像データを読み出すためのタイミング信号を発生する。読み出された画像データはカラールックアップテーブル(オプション)に入力された後、ビデオプロセッサに出力される。またD/Aコンバータも備えており、生成された画像を直接CRTに出力することも可能である。更に表示制御プロセッサとして用いているディスプレイプロセッサMN8355のデータ転送機能を用いて、生成された画像データをシステムバスからアニメーションエンジンを経由して、ホストコンピュータに格納することも可能である。表示処理部もまたR、G、B各色毎に3組の同一のハードウェアで構成されており、モノクローム画像を生成するときには1組のみを使用するようになっている。

5.2 スキャン変換と表示処理

図7にスキャン変換部と表示処理部における処理の概念を示す。幾何学変換部で処理された物体のデータは、ポリゴン毎にセグメント変換プロセッサによってセグメントに変換される。変換されたセグメントは、1シーン分の全セグメントを格納できるダブルバッファ構成のセグメントメモリ(容量:64Kセグメント)に一旦格納される。このとき同時にセグメント変換プロセッサは、各ポリゴンが存在し得るスキャンラインの位置に関する情報を出力する。

セグメント管理プロセッサはこの情報を用いて、セグメントメモリ内に格納されているセグメントをソーティングし、各スキャンライン毎にアクティブとなるセグメント(=そのスキャンラインを含むスキャンライン平面と交わってできたセグメント)を抽出して、表示処理部のHSSPに対して供給する。このように、一旦セグメントメモリにセグメントデータを格納することにより、セグメントへの変換までのポリゴン単位の処理と、HSSP以降のスキャンライン単位の処理における処理単位の違いを吸収している。またセグメントメモリをダブルバッファ構成にしたことにより、これらの処理が完全に独立して行えるようになっている。

表示処理部では、スキャンライン毎にすべての

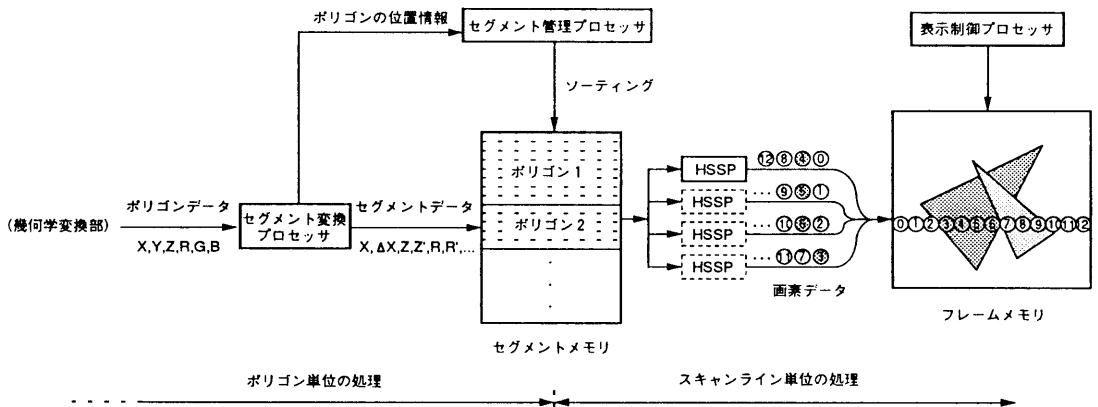


図7 スキャン変換と表示処理

アクティブなセグメントを順次HSSPに入力し、隠れ面除去とシェーディングの処理を同時に行う。2章で述べたように1つのHSSPでは、1スキャンライン当たり最大256画素までしか処理できない。そこでCUBEでは1つのスキャンラインにつき、1つのHSSPを時分割に4回繰り返して動作させ、CRTの解像度である640画素に相当する処理を行っている。このときHSSPは各々4画素おきの160画素についての処理を行う。

6. ビデオプロセッサ

ビデオプロセッサは、パーソナルコンピュータの画像にNTSC信号の画像を合成するためのビデオプロセッサCV-MAV501^[9](松下電器)を改造したものである。本来のビデオプロセッサでは、入力されたNTSC信号をA/D変換(R, G, B各6ビット)してフィールドメモリに取り込むようになっているが、NTSC信号の代わりにポリゴンレンダリングエンジンの出力す

るデジタルのビデオ信号を、直接入力できるように改造している。ビデオプロセッサは内部にそれぞれの入力画像を取り込むためのフレームメモリやフィールドメモリをもち、一旦それらのメモリに画像を取り込んで同期を合わせてから、読み出されたそれぞれの画像を合成してホストコンピュータのCRTに出力する。

7. CUBEの性能評価

CUBEの総合性能を評価するために、2種類のアニメーションについて画像生成速度を測定した。またCUBEの処理パイプラインのボトルネックを調べるために、幾何学変換部のデータ入力側と出力側のバッファの(幾何学変換部から見た)待ち時間も測定した。画像生成において、光源は点光源(移動可能)とし、輝度計算には環境光と拡散反射光のみを考慮した計算モデルを用いた。

評価結果を表1に示す。表1において、処理速度は各アニメーションの起動後、約15秒間経過してからの30フレームの平均として求めた。ま

表1 画像生成速度

	全ポリゴン数 (幾何学変換前)	全ポリゴン数 (幾何学変換後)	全セグメント数	平均セグメント数	画像生成速度		待ち時間の割合(%)	
					(フレーム/秒)	(ポリゴン/秒)	(入力バッファ)	(出力バッファ)
アプリケーション1	251	125	2,066	15.05	21.99	5519.1	0	52.9
アプリケーション2	1,020	503	4,567	9.01	9.78	9975.7	17.1	38.6

た、幾何学変換後の全ポリゴン数が減少しているのは、視点に対する裏面除去やクリッピングによるものである。全セグメント数と平均セグメント数は幾何学変換後のポリゴンを対象とした値である。

表1から、いずれの場合においてもスキャン変換部の処理が遅いため、幾何学変換部が出力バッファの空くのを待っていることがわかる。従って、スキャン変換部がボトルネックとなっていることがわかる。このことは、画像生成速度の観点からも説明できる。5. 2節で述べたように、スキャン変換部以降の処理はポリゴン数よりも、ポリゴン当たりの平均セグメント数に依存している。一方、表1の測定結果から、前者のアプリケーションの平均セグメント数が後者の約1.7倍であり、逆に画像生成速度は後者の方が約1.8倍になっており、スキャン変換部がボトルネックとなっていることがわかる。

また、後者のアプリケーションでは、更にモデリング変換部(アニメーションエンジン)からのデータ入力に対する待ち時間が発生している。これは幾何学変換部の処理時間がポリゴン数にのみ依存するのに対して、モデリング変換部の処理は生成すべき動きの複雑さや移動する物体と静止している物体の割合などのアプリケーションの内容に大きく依存しているためである。

8. あとがき

パーソナルコンピュータ上で実時間の3次元グラフィックスアニメーションを実現するシステムCUBEについて述べた。CUBEのグラフィックスエンジンはアニメーションを指向したパイプラインアーキテクチャを採用している。更に、従来のグラフィックスシステムにおいてボトルネックとなっていた隠れ面除去とシェーディングの処理を専用プロセッサ化することにより高速化を図った。その結果、実際の対話的なアニメーションにおいて、毎秒約10,000ポリゴンの総合表示性能を得ることができた。

現在、性能評価の結果にもとづいて、新たなボトルネックとなるスキャン変換部の専用ハードウェア化を検討中である。また、このシステムの機能を縮小した、パーソナルコンピュータ用の3次元グラフィックスアドインボードを開発中である。

今後はこのシステムの一層の高速化を図るとともに、高度なレンダリング手法に対して益々高まりつつある要求を、どのようなグラフィックスアーキテクチャに実現するかを検討していく予定である。

最後に、本研究を進めるにあたり有益な助言や協力を頂いた関係各位に深謝する。

《参考文献》

- [1] 安部美乃夫他: "画像生成システムSIG 2," 情報処理学会、グラフィックスとCAD研究会、37-9(1989)
- [2] 吉田雅治他: "画像生成計算機SIGHT-2," 情報処理学会、計算機アーキテクチャ研究会、77-6(1989)
- [3] J.H.Clark: "The Geometry Engine: A VLSI Geometry System for Graphics," Proc. of SIGGRAPH '82, pp.349-355(1982)
- [4] R.W.Swanson, et al.: "A Fast Shaded-Polygon Renderer," Proc. of SIGGRAPH '86, pp.95-101(1986)
- [5] H.Fuchs, et al.: "Pixel-Planes: A VLSI-Oriented Design for a Raster Graphics Engine," VLSI Design, 2(3), pp.20-28(1981)
- [6] M.Ohashi, et al.: "A 32b 3-D Graphics Processor Chip with 10M pixel/s Gouraud Shading," Digest of Tech. Papers, IEEE ISSCC '88, pp.168-169,352(1988)
- [7] T.Nishizawa, et al.: "A Hidden Surface Processor for 3-Dimension Graphics," ibid, pp.166-167,351(1988)
- [8] 大木 健他: "シェーディング機能を有した隠れ面処理プロセッサ," 電子情報通信学会、コンピュータシステム研究会、CPSY 87-57(1988)
- [9] 辰己敏一他: "パソコン用ビデオプロセッサ," 電子情報通信学会、画像工学研究会、IE88-76(1988)